

S4 Circuitos Digitales

Lenin G. Falconí

2024-05-13

Outline

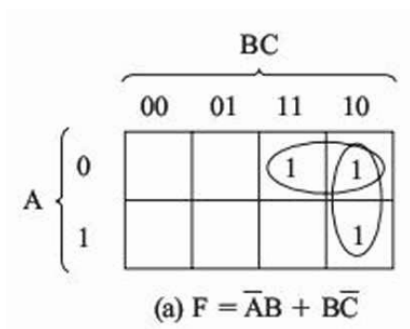
- 1 Circuitos Digitales
- 2 Simplificación de Expresiones Booleanas con Mapas K
- 3 Multiplexor
- 4 Circuito Combinacional de Alarma Básico
- 5 Simulación Matlab
- 6 Taller de Ejercicios
- 7 Referencias

Diseño de Circuitos Combinacionales:

- Determinar la Tabla de Verdad del problema o Deducir la Función Booleana
- Aplicar el Álgebra de Boole o el Mapa de Karnaugh para simplificar el circuito
- Realizar el circuito como una combinación de suma de productos (i.e. SOP) o productos de sumas (i.e. POS)

Simplificación de Expresiones Booleanas con Mapas K

- Es un método gráfico para simplificar expresiones booleanas
- Puede ser utilizado tanto para obtener la representación SOP o POS
- Consiste en formar tablas de un orden 2^n , donde n es el número de variables de entrada del problema.



Procedimiento Mapas K para Min-Terms I

- 1 Formar una tabla con 2^n celdas
- 2 Colocar los 1 en las ubicaciones o celdas correspondientes
- 3 Proceder a agrupar los 1 **adyacentes** en grupos de potencias de 2. Tratar de formar el menor número de grupos y que contengan la mayor cantidad de 1s.
- 4 En los grupos formados, las variables que cambian de valor de 0 a 1 (y viceversa) se eliminan. Las variables que no cambian de valor se mantienen.
- 5 Se combinan todos los grupos de expresiones mediante una suma de productos.
- 6 Las variables se representan complementadas si el valor en la celda del grupo (i.e. min-term) es 0.

Ejemplo Circuito Multiplexor I

Un multiplexor es un circuito digital que conecta varias entradas a una única salida. Dadas n líneas de control, el circuito puede direccionar hasta 2^n señales. La Tabla 1 representa la lógica para el caso de $n = 2$. Obtenga el circuito digital en compuertas.

Cuadro: Tabla de Verdad de un Multiplexor

S2	S1	F
0	0	D0
0	1	D1
1	0	D2
1	1	D3

Solución Circuito Multiplexor I

Dado que nos interesa que el valor de cada entrada digital D_i se obtenga en la salida, no sería factible hacer una reducción booleana o de mapa de K. Por tanto, la ecuación booleana sería:

$$F = \bar{S}_2\bar{S}_1D_0 + \bar{S}_2S_1D_1 + S_2\bar{S}_1D_2 + S_2S_1D_3$$

Ejemplo Sistema de Alarma Básico I

Considere la Figura 1 que representa una máquina de estado para un sistema de alarma básico de un cuarto o bodega. El sistema está conformado de un sensor de apertura de puerta S_p , un sensor de apertura de ventana S_v , un sensor de movimiento S_m y un interruptor I que enciende o activa la alarma.

Ejemplo Sistema de Alarma Básico II

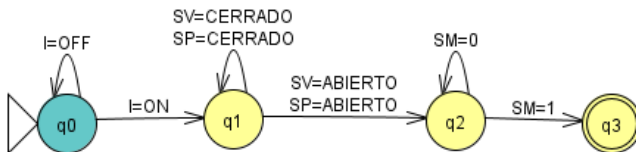


Figura: Máquina de Estado Finito de Alarma

Ejemplo Sistema de Alarma Básico III

- 1 Infiera el comportamiento del sistema a partir de la máquina de estado
- 2 Deduzca la tabla de verdad del sistema, pues se pretende obtener una solución a través de compuertas lógicas al problema.
- 3 Obtenga una función simplificada booleana usando Mapas K.
- 4 Implemente el Circuito.

Asuma que:

- Abierto = 0
- Cerrado = 1
- Switch en ON = 1
- Switch en OFF = 0
- Sensor de Movimiento ON = 1
- Sensor de Movimiento OFF = 0

Solución Sistema de Alarma Básico I

A partir de la máquina de estado se puede inferir que:

- 1 El sistema no funciona cuando el switch de activación de la alarma esta en OFF.
- 2 Cuando el sistema se activa (i.e. $I = 1$), se monitorea los sensores S_p y S_v .
- 3 Si uno de los sensores se activa se pasa al estado q_2
- 4 En el estado q_2 se espera la activación del sensor de movimiento. Si éste pasa a 1, entonces detecta movimiento y se pasa al estado final q_3 , activando la alarma.

Dado que el sistema depende de las señales I , S_p , S_v y S_m , se tiene un total de 2^4 posibles combinaciones o estados. Sin embargo, los estados donde $I = 0$ (OFF) conlleva a la no activación del sistema y por tanto de la alarma. En consecuencia, la Tabla 2 presenta el comportamiento lógico esperado del sistema

Solución Sistema de Alarma Básico II

Cuadro: Tabla de Verdad Circuito de Alarma

I	S_p	S_v	S_m	F
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

Para simplificar se usa el Mapa de Karnaugh como se muestra en la Tabla 11

Cuadro: Mapa de Karnaugh

	S_v, S_m			
I, S_p	00	01	11	10
00				
01				
11		1		
10		1	1	

Solución Sistema de Alarma Básico III

En el Mapa se puede formar dos grupos de 2 (contando filas y columnas en el contenido):

- El formado en la segunda columna con los 1 de la tercera y cuarta fila
- El formado en la 4 fila y las columnas 2 y 3.

De ahí que realizando las reducciones de Karnaugh se obtiene:

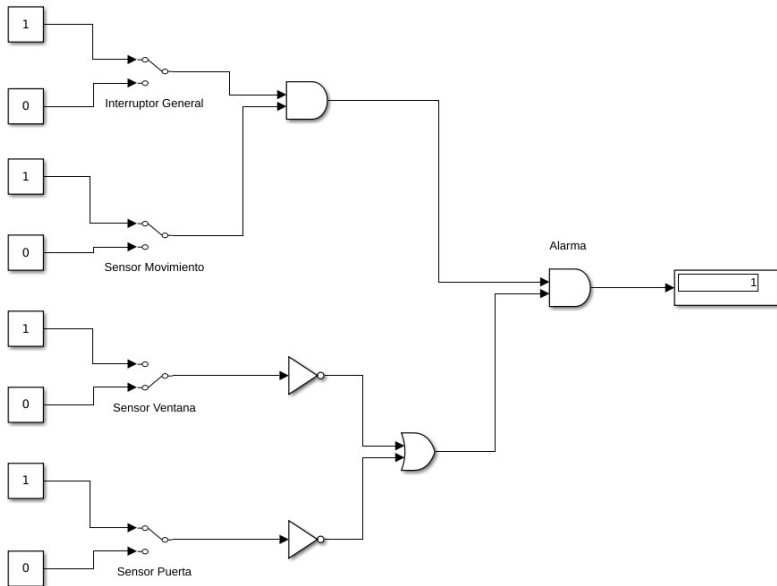
$$F = I\overline{S_p}S_m + I\overline{S_v}S_m$$

que puede escribirse como:

$$F = IS_m(\overline{S_p} + \overline{S_v})$$

La Figura 2 muestra el circuito a implementar

Solución Sistema de Alarma Básico IV



Para hacer la simulación de circuitos digitales en Matlab se requiere usar Simulink. Para esto

- ➊ Abra Matlab o Matlab Online
- ➋ En la ficha *home* seleccionar *Simulink*
- ➌ Se abre una pantalla en la que puede seleccionar abrir un modelo en blanco (Blank Model) o abrir un archivo. Puede encontrar archivos en GitHub
- ➍ Para colocar los elementos necesarios puede dar doble clic en cualquier parte del área de trabajo y a lo que se despliegue el cuadro de búsqueda de bloques escriba el nombre de un bloque que requiera que puede ser:
 - manual switch
 - constant
 - and, or, not, xor, nand, nor
 - display

- 5 Configure las compuertas. Puede alterar el número de entradas digitales dando doble clic sobre la compuerta respectiva.
- 6 Realice las conexiones de los bloques según sea el diseño del circuito
- 7 Configure la simulación: El Stop Time de la pestaña *SIMULATE* se coloca en **inf**. Esto permitirá que modifique las conexiones a las constantes y pueda visualizar el resultado.
- 8 Ejecute la simulación dando clic en RUN

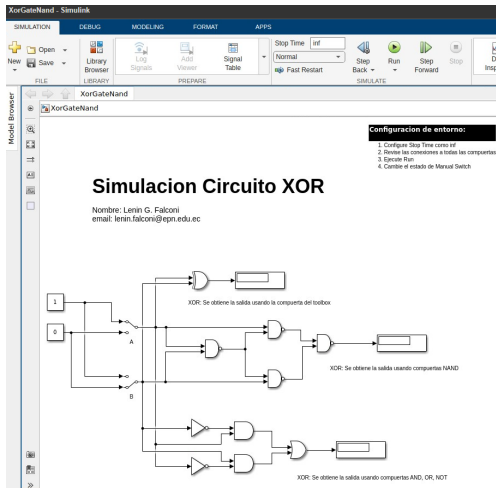


Figura: Simulación XOR

Taller I

Dada la siguiente tabla de verdad, simplificar utilizando Mapa de Karnaugh y obtener el respectivo circuito combinacional. Simular el resultado. Resp:

$$F = \bar{A}\bar{B} + C$$

A	B	C	F
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Obtener un circuito combinacional que realice la suma binaria. Para esto, considere que el sumador se resuelve integrado en cascada diferentes etapas que suman los dígitos de los sumandos y el acarreo, que inicia en 0.

Consulte [2], página PDF 777 a 780 y [1], páginas 435 a 438.

- 1 Obtenga la Tabla de Verdad
- 2 Deduzca las expresiones booleanas reducidas
- 3 Implemente el circuito en Matlab y realice la simulación

- [1] William Stallings. *Computer organization and architecture: designing for performance*. Pearson Education India, 2022.
- [2] William Stallings, Antonio Cañas Vargas y Alberto Prieto Espinosa. *Organización y arquitectura de computadores*. Pearson Educación, 2006.