THEORY

Problem background

Chips & Circuits

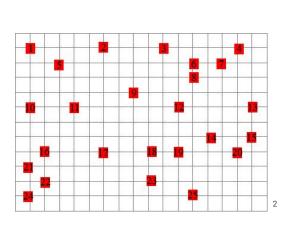
Problem background, Chips & Circuits

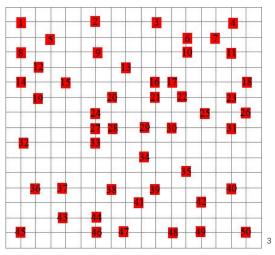
Door: Jurre Brandsen, Lennart Klein en Thomas de Lange

14 november 2017

The problem

Chips & Circuits is een opdracht zoals beschreven op de heuristieken-wiki. In deze opgave moeten *gates* op een chip met elkaar worden verbonden met draden. De benodigde verbindingen staan in een *netlist*. Hierin staan paren van *gates* die verbonden moeten worden. Er worden twee chips met *gates* gegeven:





Target

Het doel van de opdracht is het creëren van alle verbindingen uit de *netlist* waarvoor zo min mogelijk draad nodig is. Hoe minder draad wordt gebruikt (en hoe minder lagen nodig zijn), hoe beter de oplossing.

Constraints

- 1. De chip is een driedimensionaal raster van totaal 8 lagen diep.
- 2. De gates staan op bovenste laag van de chip.
- 3. De wires mogen elkaar niet kruisen.
- 4. Elk punt op het raster is:
 - a. leeg
 - b. een gate
 - c. een wire (onderdeel van 1 verbinding)
- 5. De locaties van de gates zijn gegeven en mogen niet worden aangepast
- 6. Elke gate heeft 5 punten voor aansluiting met een wire
- 7. Alle verbindingen in de gegeven *netlist* moeten worden getekend.

¹ http://heuristieken.nl/wiki/index.php?title=Chips_%26_Circuits

² http://heuristieken.nl/wiki/index.php?title=File:Print1.gif

³ http://heuristieken.nl/wiki/index.php?title=File:Print2.gif

Complexity

De opgave van Chips & Circuits is een **constrained optimization problem**. Zo'n probleem kenmerkt zich als volgt: als aan alle constraints is voldaan, is er een oplossing. Elke oplossing voldoet, maar sommige oplossingen zijn kwalitatief beter dan andere. Het probleem is het zoeken naar de meest efficiënte oplossing.

State space

De state space van dit problem is te berekenen met de volgende functie:

$$\dot{x}(S) = ?????$$

Score function

Het berekenen van de kwaliteit van een oplossing, is de volgende score functie van toepassing:

$$score(s) = (W \times 1) + (W_d \times 100)$$

Hierin is \mathbf{s} één enkele oplossing. De \mathbf{W} is het totaal aantal *wires* in de oplossing (alle rasterpunten met een *wire*). De \mathbf{W}_d is het totaal aantal lagen (in de diepte) dat *wires* bevat. In deze score functie weegt 1 gebruikte laag van de chip even zwaar als 100 *wires*. Gezien de twee gegeven *chips* met gates, is het totaal aantal *wires* op 1 laag gemiddeld 300. Zo zijn beide variabelen in balans.

Upper bound

De maximale upper bound van dit probleem is:

$$ub(S) = (w \times h \times d) - g$$

Hierin is S de set van oplossingen. De w is de breedte van het raster, h de hoogte van het raster, h de diepte van het raster. Het totaal aantal *gates* op het raster is h.

Dit is de upper bound, omdat in dit geval **alle** beschikbare rasterpunten worden bezet door een *wire*. Daarmee is de maximale hoeveelheid *wires* bereikt.

Lower bound

Het vinden van een lower bound zal gebeuren door het algoritme. Tevens is het vooraf onduidelijk of de twee printplaten oplosbaar zijn. Een lower bound waar de oplossing in ieder geval nooit onder zal scoren is:

$$lb(S) = C \times 1$$

Hierin is **S** de set van oplossingen. **C** is het aantal verbindingen op de chip (zoals genoemd in de *netlists*).De **1** is de kortst mogelijke afstand tussen twee *gates*.