

大连理工大学

课程名称: 计算机组成与结构 试卷: A 考试形式 闭卷

授课院(系): 软件学院 考试日期: 2020 年 1 月 13 日 试卷共 6 页

	一	二	三	四	五	六	七	八	九	十	总分
标准分	20	30	20	10	20						100
得分											

一、填空题(每题 2 分, 10 小题, 共 20 分)

1. 已知 $x=0.1011$, 那么用五位二进制表示的 $[x]_{移}$ = _____.

2. 设 $A=+9/16$, $B=-13/32$, 设定点机的机器字长为 8 位(含一位符号位),

则 $[A+B]_{补}$ = _____.

3. 假设变址寄存器 IX 的内容为 $1000H$, 指令中的形式地址为 $2000H$, 地址中 $2000H$ 中的内容为 $3000H$, 地址 $3000H$ 中的内容为 $4000H$, 地址中 $4000H$ 的内容为 $5000H$, 地址 $5000H$ 的内容为 $6000H$, 则变址寻址方式下访问到的操作数是_____.

4. 假设某系统总线在一个总线周期中并行传输 4 字节信息, 一个总线周期占两个时钟周期, 总线的时钟频率为 $100MHz$, 则总线带宽是_____.

5. 现有四级流水线, 分别完成取指令, 指令译码并取数, 运算, 回写 4 步操作, 现假设完成各部操作的时间依次为 $100ns$, $100ns$, $80ns$, 和 $50ns$, 则该计算机每段流水线的工作时间应设置为_____.

6. 如果要支持多重中断, 终端服务程序需要在保护现场步骤之后_____.

7. 假定用若干 $2K \times 4$ 位的芯片组成一个 $8K \times 8$ 位的存储器, 则地址线 $0B1FH$ 所在的芯片的最小地址的十六进制形式是_____.

8. 假设磁盘采用 DMA 方式与主机交换信息, 其传输速率为 $2Mbps$, 而且 DMA 的预处理需 1000 个时钟周期, DMA 完成传送后处理中断需 500 个时钟周期. 如果平均传输的数据长度为 $4KB$, 试问在硬盘工作时, $50MHz$ 的处理器用于进行 DMA 辅助操作(预处理和后处理)的时间比率为_____.

9. 某 32 位字长存储器采用小端方式(低位字节地址作为字地址), 储存 32 位 int 型变量 $x=12345678H$, 其字地址为 $00002000H$, 则该地址储存的字节内容为_____.

10. 设浮点数字长 16 位, 其中阶符 1 位, 阶码 5 位, 数符 1 位, 尾数 9 位, 阶码和尾数均用补码表示, 则能表示的规格化补码最大负数的对应的十进制真值是_____.

二. 单项选择题(每题 2 分, 15 小题, 共 30 分)

1. 世界超算史上第一个获得六连冠的计算机是()

- A. 神威*太湖之光
- B. 天河一号
- C. 地球模拟器
- D. 美洲豹

2. 用一台 $40MHz$ 的处理器执行标准测试程序他所包含的指令类型和相应所需的时钟周期及

占比如下表所示, 求有效 MIPS 速率 ()

- A. 2.24
- B. 17.86
- C. 3
- D. 20

3. 在计数器定时查询方式下, 若每次计数均从上一次停止的地方开始, 下列说法正确的是 ()

- A. 每个设备使用总线机会大致相等
- B. 设备号小的优先级高
- C. 设备号大的优先级高
- D. 设备使用总线的优先级次序固定

4. 某计算机的控制器采用微程序控制方式, 微指令中的操作控制字段采用字段直接编码法, 共有 34 个微指令, 构成 5 条互斥类, 分别包含 8, 4, 10, 7 和 5 个微命令, 则操作控制字段至少有 ()

- A. 5 位
- B. 15 位
- C. 17 位
- D. 34 位

5. 在下列几种存储器中, CPU 不能直接访问的是 ()

- A. 硬盘
- B. 内存
- C. Cache
- D. 寄存器

6. 下列选项中, 属于总线接口标准是 ()

- A. CRT
- B. USB
- C. DMA
- D. DDR

7. 下列关于中断方式和 DMA 方式比较的叙述中, 不准确的是 ()

- A. 中断方式请求的是 CPU 处理时间, DMA 方式请求的是总线使用权
- B. 中断响应发生在指令执行结束后, DMA 响应发生在机器周期结束后
- C. 中断方式中数据传输通过软件完成, DMA 方式下数据传送由硬件完成
- D. 中断的完整工作流程是纯软件方式, DMA 的完整工作流程是纯硬件

8. 计算机操作的最小时间单位是 ()

- A. 时钟周期
- B. 工作周期
- C. 机器周期
- D. 指令周期

9. 某字节长为 8 位的计算机中, 已知整形变量 x, y 的机器数分别为

$[x]_{\text{机}} = 11110000$, $[y]_{\text{机}} = 10111000$, 若整型变量 $z = 4 * x + y / 2$, 则 z 的机器数为 ()

- A. 10011100
- B. 00100100
- C. 10101010
- D. 溢出

10. 超越进位加法器的基本工作特点是 ()

- A. 采用较快的元器件
- B. 节约芯片面积

缺选项

11. CPU 采用内部总线, 关于数据通路说法正确的是 ()

- A. ALU 两个输入端都可以直连总线
- B. ALU 一个输入端和输出端可连总线
- C. ALU
- D. 寄存器

12. 缺选项

13. 会引起指令流水线阻塞的是 ()

- A. 旁路技术
- B. 增加部件
- C. 条件转移
- D. 分支预测

14. 将流水线每级进一步划分为多级的多发技术为 () 技术。

- A. 超流水线
- B. 超长指令字
- C. 复杂指令集
- C. 超标量

15. 缺选项

三. 计算题 (每题 5 分, 4 小题, 共 20 分)

1. 已知 10 进制数 $X = -5/256$, $Y = +59/1024$, 按机器补码浮点运算规则计算 $X - Y$, 结果用二进制表示, 浮点数格式如下: 阶符取两位, 阶码取三位, 数符取两位, 位数取九位 (尾数舍入采用 $\cdot 0$ 舍 1 入)

2. 已知与传输有效数据位 0111, 按配偶校检原则, 传输的汉明码是多少?

3. 在 5 个功能段指令流水线中, 假设每段执行时间为 100ms, 对于完成 40 条指令的流水线而言, 其加速比是多少? 该流水线的实际吞吐率是多少?

4. 采用布斯法求 $x \times y$ 的二进制真值。其中 $x = -0.10101$, $y = +0.10011$ 。要求写出运算过程。

四、设计题 (每题 10 分, 1 小题, 共 10 分)

设 CPU 有 16 根地址线, 8 根数据线, 并用 MREQ (低电平有效) 作为访存控制信号, R/W 作为读写控制信号, 高电平读、低电平写。现有如下存储行: RAM: 1Kx4 位、2Kx8 位、4Kx8 位,

ROM: 2Kx8 位、4Kx4 位、8Kx8 位, 以及 74138 译码器, 门电路可自选。试从上述规格中选出合适的芯片, 画出 CPU 和存储芯片的连接图, 要求满足: 最小 4K 地址为系统程序区, 4096~16383 地址范围为用户程序区, 与之相邻的 8K 地址为系统程序工作区。注意做好符号标注。

五. 问答题

1. 设某机有 3 个中断源, 其优先级按①→②→③降序排列。假设所有中断源的中断处理时间均为 1 秒, 共计发生 6 次中断请求, 中断请求顺序为①②③②①③, 且发生时间依次为 0.5 秒、1 秒、2 秒、3 秒、3.5 秒、6 秒, 请画出 CPU 执行程序的轨迹。提示: 横坐标为时间, 纵坐标为主程序和中断程序(主程序的纵坐标为 0, 3 个中断服务程序的纵坐标依次为 1、2、3)

2. 设某机主存容量为 4MB, cache 容量为 16KB, 每个字节块内有 8 个字, 每字 32 位, 设计一个四路组相连映射的 cache 组织, 要求画出主存地址字段中各段的位数; 设 cache 的初态为空, CPU 依次为主存的第 0, 1, 2, ……89 号单元读出 90 个字, 并重复按此次序读 8 次, 求命中率。

3. 某计算机的 CPU 主频为 100MHz, CPI 为 5 (即执行每条指令平均需要 5 个时钟周期)。假

定某外设的数据传输率为 0.5MB/s，采用中断方式与主机进行数据传送，以 32 位为传输单位，对应中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。试问：在中断方式下，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？当该外设的数据传输率欲提升到 20MB/s 时，是否还可以使用中断方式？请说明理由。

4. 设相对寻址的转移指令占 3 个字节，第一个字节是操作码，第二、三字节是相对位移量，而且数据在存储器中采用高字节地址为字地址的存放方式。假设 PC 当前值为 4000H。试问当当前运算结果为 0 时，执行“JZ*+35”和“J7*_ 17 指令时，该指令的第二、第三字节的机器码各为多少？

计算机组成与结构 2020 年正考答案:

一、

1. 1.0101 2. 0.0111010 3. 4000H 4. 20MBPs 5. 100ns

6. 开中断 7. 0800H 8. 1.5% 9. 78563412 10. -2^{-32}

解析:

1: $[x]_{\text{原}} = [x]_{\text{补}} = 0.1011$, $[x]_{\text{移}}$ 将符号位取反

2: $A_{\text{补}} = 0.1101110$, $B_{\text{补}} = 1.1001100$, $[A+B]_{\text{补}} = 0.0111010$

3: $IX + \text{形式地址} = 3000H$, $3000H$ 的内容为 $4000H$

4: $4 / (2 \cdot \frac{1}{10}) = 20MBPs$

5: 取最大

7: $0B1F$ 在 $0800H \sim 0FFFH$ 地址区间内

8:

$4KB / 2MBPs = 0.002s$, $(1000 + 500) / (0.002s) = 750000$, $(750000 / 50 \times 10^6) \times 100\% = 1.5\%$

9: 小端存储

10: 见书 P230

二、

1.B 2.B 3.A 4.C 5.A

6.B 7.D 8.A 9.D 10.没有选项无法作答

11.C 12.没有选项 13.C 14.D 15.没有选项无法作答

解析:

2: $40 / (1 \times 60\% + 2 \times 18\% + 4 \times 12\% + 8 \times 10\%) = 17.86$

9: 根据补码一位乘

11: ALU 只能有一个输入端与总线相连, 其输出需通过暂存器与总线相连

三. 计算题

1. $X = -\frac{5}{256}$, 化为浮点数为: $11,101; 00.101000000$

$Y = \frac{56}{1024}$, 化为浮点数为: $11,100; 00.111000000$

$[X]_{\text{补}} = 11,011; 00.011000000$, $[Y]_{\text{补}} = 11,100; 00.001000000$

$[\Delta j]_{\text{补}} = [j_X]_{\text{补}} - [j_Y]_{\text{补}} = 11,011 + 00,100 = 11,111$, $\Delta j = -1$, 则 x 尾数右移一位, 阶

码加一, 即: $[X]'_{\text{补}} = 11,100; 00.001100000$

$[S_X]'_{\text{补}} - [S_Y]'_{\text{补}} = [S_X]'_{\text{补}} + [-S_Y]_{\text{补}} = 00.001100000 + 11.111000000 = 00.000100000$,

得: $[X-Y]_{\text{补}} = 11,100; 00.000100000$,

规格化: $[X-Y]_{\text{补}} = 11,001;00.100000000$, $X-Y = 11,111;00.100000000$

2. 因为 $n=4$, 又 $2^k \geq n+k+1$, 所以 $k=3$

二进制序号	1	2	3	4	5	6	7
名称	C_1	C_2	1	C_4	0	1	1

$$C_1 = 3 \oplus 5 \oplus 7 = 0, C_2 = 3 \oplus 6 \oplus 7 = 1, C_4 = 5 \oplus 6 \oplus 7 = 0.$$

所以 0111 偶校验汉明码是: 0001111。

$$3. \textcircled{1} \text{ 加速比: } \frac{40 \times 5}{5 + (40-1)} = \frac{200}{44} \approx 4.545$$

$$\textcircled{2} \text{ 实际吞吐量: } \frac{40}{5 \times 100ns + (40-1) \times 100ns} = \frac{40}{500 + 3900} \approx 9 \times 10^6 \text{ 条指令/s}$$

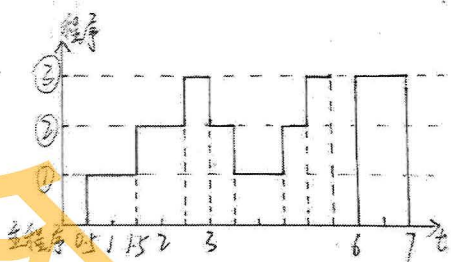
$$4. \because x = -0.10101, y = +0.10011, \therefore [x]_{\text{补}} = 1.01011, [y]_{\text{补}} = 0.10011$$

部分积	乘数
00.00000	10011
+	11.01011
11.01011	
11.10101	11001
+	11.01011
11.00000	
11.10000	01100
11.11000	00110
11.11100	00011
+	11.01011
11.00111	
11.10011	10001

$$\therefore [x \cdot y]_{\text{补}} = 1.1001110001, x \cdot y = -0.011000111.$$

五. 问答题

1.



2.① ∵ 每个字块 8 个字，每个字 32 位

∴ 主存字段中字块内地址字段为 5 位，其中 3 位为字地址，2 位为字节地址

∴ Cache 容量为 $16KB = 2^{14}B$ ，字块大小为 2^5B

∴ Cache 共有 2^9 块，即 $c=9$

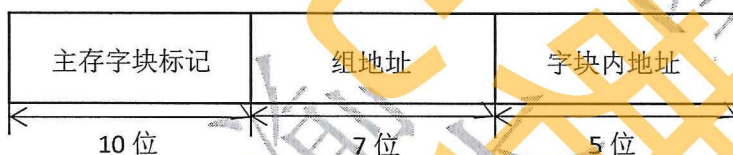
∴ 四路组相连

∴ $2^r = 4$ ，∴ $r=2$ ，则 $q=c-r=9-2=7$ 位

∴ 主存为 $4MB = 2^{22}B$

∴ 主存地址字段中主存字块标记为 $22-7-5=10$ 位

∴ 主存地址字段各段格式如下图：



② ∵ 每个字块有 8 个字

∴ CPU 读第 0 号单元时未命中，须访存，接着 CPU 读 1~7 号单元均命中

同理，CPU 读第 8、16、24、32、40、48、56、64、72、80、88 均未命中

∴ CPU 在连续读 90 个字中共有 12 次未命中

∴ 命中率为： $\frac{90 \times 8 - 12}{90 \times 8} \times 100\% \approx 98.3\%$

3.① 由题，时钟周期 = $\frac{1}{100M}$ ，指令周期 = $\frac{1}{100M} \times 5 = \frac{1}{20M}$

∴ 平均指令执行速度为 $20MIPS$

中断方式下，每 32 位 (4B) 被中断一次

∴ 每秒中断次数： $\frac{0.5MB}{4B} = 0.125 \times 10^6$ 次

又：中断服务程序包含 18 条指令，其它开销约为 2 条指令且每条指令平均需要 5 个时钟

周期，故：1s 内用于中断的时钟周期数为： $(18+2) \times 5 \times 0.125 \times 10^6 = 0.125 \times 10^8$

∴ CPU 用于该外设 I/O 的时间占全部 CPU 时间的百分比为： $\frac{0.125 \times 10^8}{500 \times 10^6} \times 100\% = 2.5\%$

② 不可以，由于中断方式适用于出现的慢速外设的数据传送服务，此时应换为 DMA 方式。

4.由 PC 当前值为 4000H, 取出 3 个字节的转移指令后, PC 值修改为 4003H, 对应 JZ*+35, 该转移指令的相对位移量为 35-3=32 (十进制); 因为以高字节地址存放, 所以该指令第二个字节是 00H, 第三个字节是 20H, 对应 JZ*-17, 该位移量为-17-3=-20 (十进制); 同上, 第二个字节是 0EH, 第三个字节是 0CH。

四、设计题

$A_{15}...A_{12}$	$A_{11}...A_8$	$A_7...A_4$	$A_3...A_0$	
0000	0000	0000	0000	} 最小4K×8位 系统程序区
....				
0000	1111	1111	1111	
0001	0000	0000	0000	} 12K×8位 4096~16383 用户程序区
....				
0001	1111	1111	1111	
0010	0000	0000	0000	
....				
0011	1111	1111	1111	
0100	0000	0000	0000	} 8K×8位相邻 系统程序工作区
....				
0101	1111	1111	1111	

由题, 确定最小 4KB 的系统程序区选择 2 片 2K×8 位的 ROM; 用户程序区选择 3 片 4K×8 位 RAM; 系统程序工作区选择 2 片 4K×8 位 RAM。

