

# 大 连 理 工 大 学

姓名\_\_\_\_\_

学号\_\_\_\_\_

院系\_\_\_\_\_

班级\_\_\_\_\_

课序号\_\_\_\_\_

任课教师\_\_\_\_\_

课程名称：\_\_\_\_\_ 试卷： C 考试形式： 闭 卷

授课院（系）：\_\_\_\_\_ 考试日期：\_\_\_\_\_ 年 月 日 试卷共 8 页

	一	二	三	四	五	六	.....				总分
标准分	30	20	20	20	10						100
得 分											

得分

## 一、选择题（每题 2 分，15 小题，共 30 分）

1、冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是（ ）。

- A. 指令的寻址方式
- B. 指令和数据的寻址方式
- C. 指令周期的不同阶段
- D. 操作码的编码格式

2、以下关于计算机历史发展的叙述，错误的是（ ）。

- A. 第一台电子计算机采用的是电子管技术。
- B. 计算机发展历史依次经历了晶体管、电子管、集成电路、超大规模集成电路等阶段。
- C. 集成电路技术的发展，使电子计算机在体积和速度上有了很大改善。
- D. 早期的电子计算机，主要用于科学计算。

3、以下哪一项，不属于 CPU 的组成部分（ ）。

- A. 运算器
- B. 控制器
- C. 程序计数器
- D. I/O 系统

4、下列关于总线仲裁方式的说法中，错误的为（ ）。

- A. 独立请求方式响应时间最快，是以增加处理机开销和增加控制线数为代价的
- B. 计数器定时查询方式下，有一根总线请求（BR）和一根设备地址线，设备优先级与设备编号无关
- C. 链式查询方式对电路故障最敏感
- D. 分布式仲裁控制逻辑分散在总线各部件中，不需要中央仲裁器

5、冯·诺伊曼机可以区分指令和数据的部件是（ ）。

- A. 运算器
- B. 控制器
- C. 控制存储器
- D. 算术逻辑单元

6、计算机的主存-辅存层次，主要是为了解决什么问题（ ）

- A. 存储容量问题
- B. 速度匹配问题
- C. 数据格式兼容问题
- D. 电平匹配问题

7、总线的特性不包括以下哪一项 ( )。

- A. 设备特性 B. 功能特性
- C. 电气特性 D. 时间特性

8、设 CPU 与 I/O 设备以中断方式进行数据传送, CPU 响应中断时, 该 I/O 设备接口控制器送给 CPU 的中断向量表 (中断向量表存放中断向量) 的指针是 000AH, 000AH 单元中的值为 1200H。则该 I/O 设备的中断服务程序在主存中的入口地址为 ( )。

- A. 000AH B. 000BH C. 1200H D. 1201H

9、DMA 方式的接口电路中有程序中断部件, 其作用为 ( )。

- A. 实现数据传送 B. 向CPU提出总线使用权
- C. 进行后处理 D. 检查数据是否出错

10、设浮点数的基数为 2, 尾数用原码表示, 则以下 ( ) 是规格化的数。

- A. 1.001101 B. 0.001101 C. 1.101011 D. 0.010010

11、以下关于加法器的说法, 正确的是 ( )。

- A. 多个半加器串联可以实现两个多位二进制数的加法。
- B. 一位全加器有两个输入端, 分别为被加数和加数。
- C. 多位串行加法器的低位和高位可以同时计算。
- D. 超前进位加法器可以快速算出各位计算所需要的进位。

12、在微程序控制方式中, 以下说法正确的是 ( )。

- A. 采用微程序控制器的处理器称为微处理器
- B. 间址周期的微程序在不同指令间可以共享。
- C. 在微指令的编码中, 执行效率最低的是直接编码方式
- D. 垂直型微指令能充分利用数据通路的并行结构

13、下列关于RISC的叙述中, 错误的是 ( )。

- A. 实现同样功能, RISC 机器的程序代码行数较 CISC 机器少。
- B. RISC 处理器的单条指令执行速度较快。
- C. RISC 的内部通用寄存器数量相对 CISC 多
- D. RISC 的指令数、寻址方式和指令格式种类相对 CISC 少

14、设指令由取指、分析、执行三个子部件完成, 每个子部件的工作周期均为 $\Delta t$ , 采用常规标量流水线处理机。若连续执行10条指令, 则需要的时间是 ( )。

- A.  $10\Delta t$  B.  $11\Delta t$  C.  $12\Delta t$  D.  $13\Delta t$

15、由编译程序将多条指令组合成一条指令, 这种技术称为 ( )

- A. 超标量技术 B. 超流水技术
- C. 超长指令字技术 D. 超数据流



得分	
----	--

## 二、填空题（每空 2 分，共 10 空，共 20 分）

- 1、在规格化浮点数中，如果阶码取 5 位，含一个符号位，尾数取 8 位，含一个符号位，试问其能表示的最小正数的规格化形式是\_\_\_\_\_。
- 2、现有机器数 10101000，此数如为整数的原码表示形式，包含一个符号位，请问其真值的十进制形式为\_\_\_\_\_。
- 3、假设磁盘存储器共有 6 个盘片，最外侧两个记录面不使用，每面有 102 条磁道，每条磁道有 12 个扇区，每个扇区有 1024B 容量，请问该磁盘存储器的总容量是\_\_\_\_\_MB。
- 4、某机器指令长度为 16 位，其中操作码字段和地址码字段均为 4 位，假设其具有 15 条 3 地址指令，15 条 2 地址指令，14 条 1 地址指令，那么最多还可以设计\_\_\_\_\_条 0 地址指令。
- 5、采用双符号位的两个定点数相加，如果结果的两个符号位\_\_\_\_\_则溢出。
- 6、一般来说，指令周期分为取指周期、间指周期、执行周期和\_\_\_\_\_四个阶段。
- 7、某计算机系统软盘驱动器以中断方式与处理机进行 I/O 通信，通信以 16bit 为传输单位，传输率为 50KB/s。每次传输的开销（包括中断）为 1000 个节拍，处理器的主频为 500MHz，则磁盘使用时占用处理器时间的比例为\_\_\_\_\_。
- 8、动态存储器的刷新方式包括集中刷新、分散刷新和\_\_\_\_\_。
- 9、假设某系统总线在一个总线周期中并行传输 4B 信息，一个总线周期占用 4 个时钟周期，总线时钟频率为 20MHz，则总线带宽是\_\_\_\_\_MB/s。
- 10、若数据在存储器中以小端方式存放，则十六进制数 12345678H 按字节地址从小到大依次为\_\_\_\_\_。

得分	
----	--

### 三、问答题（每题 5 分，共 4 题，共 20 分）

- 1、设某计算机有 4 个中断源，分别为 A、B、C、D，其硬件优先次序为  $A > B > C > D$ ，现要求将中断处理次序改为  $A > C > B > D$ ，写出每个中断源对应的屏蔽字。如果每个中断服务程序的执行时间都为 40 微秒，并且 B、D、A、C 等几个中断源依次在第 10、20、70 和 120 微秒时发出中断请求，画出 CPU 执行程序的轨迹。

- 2、简述在可嵌套的中断服务程序执行过程中，都经历了哪些步骤。

- 3、假定某计算机的 CPU 主频为 80MHz，平均每条指令执行需要 4 个时钟周期，平均每条指令访存 1.5 次，主存与 Cache 之间交换的块大小为 16B，Cache 的命中率为 99%，请问该计算机的 MIPS 数是多少？平均每秒 Cache 失效的次数是多少？在不考虑 DMA 传送的情况下，主存带宽至少达到多少才能满足 CPU 的访存要求？

- 4、一条双字长直接寻址的子程序调用指令，其第一个字节为操作码和寻址特征，第二个字为地址码 5000H。假设 PC 当前值为 2000H，SP 的内容为 0100H，栈顶内容为 2746H，存储器按字节编址，而且进栈操作采用满栈递减模式，请问在 CALL 指令被读取前、CALL 指令被执行后、子程序返回后，PC、SP 及栈顶内容各是多少？

得分	
----	--

#### 四、计算题（每题 5 分，共 4 题，共 20 分）

1、假设指令流水线分为取指、译码、执行、写回等 4 个过程段，共有 30 条指令连续输入此流水线。假设时钟周期为 100ns，求流水线的实际吞吐率、加速比和效率。

2、已知 $[x]_{\text{补}}=0.1101$ ， $[y]_{\text{补}}=1.0101$ ，请用定点补码一位乘法的校正法求  $x$  和  $y$  的乘积。



- 3、已知两个浮点数  $x = 2^{(+010)_2} \times (-0.1010)$ ,  $y = 2^{(+100)} \times (-0.0011)$ , 设阶码 4 位 (含阶符 1 位), 尾数 5 位 (含尾符 1 位), 通过补码运算规则求出  $x+y$  的二进制浮点规格化结果, 并写明运算步骤。

- 4、写出 1011 对应的偶校验海明码和奇校验海明码

得分	
----	--

五、设计题（每题 10 分，共 1 题，共 10 分）

某机器主存容量为  $4K \times 8$  位，现有 RAM 存储芯片容量为  $1K \times 4$  位，及 74138 译码器和其它门电路（门电路自定）。CPU 有地址总线  $A_{15} \sim A_0$ ，双向数据总线  $D_7 \sim D_0$ 。由  $R/\overline{W}$  及  $\overline{MREQ}$  信号控制读写。要求：设计该存储系统与 CPU 连接的逻辑电路图并以十六进制形式列出每一组芯片的地址范围。



# 计算机组成与结构 2020 年补考答案:

一、

1.C 2.B 2.D 4.B 5.A

6.A 7.A 8.C 9.C 10.C

11.D 12.B 13.B 14.C 15.C

解析:

2: 依次经历: 电子管、晶体管、集成电路、超大规模集成电路

4: 优先级与设备编号有关

6: 主存-辅存主要解决存储容量问题

8: 中断程序在主存中的入口地址为中断向量表指针的值

10: 小数点后一位为 1

14:  $(4+9 \times 1) \cdot \Delta t = 13 \Delta t$

二、

1.  $0.1000000 \times 2^{1110}$  2. 40 3. 11.953125 4. 31 5. 不同

6. 中断周期 7. 5% 8. 异步刷新 9. 66 10. 78563412

解析:

1: 见书 P230

2: 10101000 即-0101000

3:  $[(6 \times 2 - 2) \times 102 \times 12 \times 1024] / (1024 \times 1024)$

4:  $[(2^4 - 15) \times 2^4 - 15] \times 2^4 - 14 = 2$

7: 每秒传输次数  $50KB / 2B = 25K$  次, 每秒 25K 次开销  $25K \times 1000$ , 比例  $\frac{25K \times 1000}{500M} = 5\%$

9:  $\frac{1}{20M} \times 4 = \frac{1}{5M}$ ,  $4B / \frac{1}{5M} = 20MB / s$

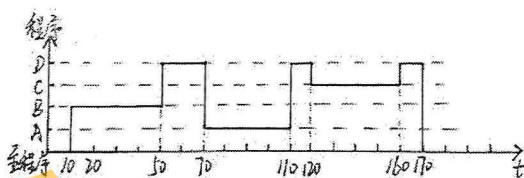
10: 小端存放

三、

1. ①

中断字	屏蔽字			
	1	2	3	4
A	1	1	1	1
B	0	1	0	1
C	0	1	1	1
D	0	0	0	1

②



2. 保护现场→开中断→设备服务→恢复现场→中断返回

$$3. \textcircled{1} \text{ 时钟周期} = \frac{1}{80M}, \text{ 指令周期} = \frac{1}{80M} \times 4 = \frac{1}{20M}$$

$$\text{平均指令执行速度} = \frac{1}{\frac{1}{20M}} = 20MIPS$$

$$\textcircled{2} 20M \times 1.5 \times (1 - 99\%) = 300K$$

$$\textcircled{3} 16B \times 300K / s = 4.8MB / s$$

4. call 指令读取前:  $PC = 2000H, SP: 0100H$ , 栈顶:  $2746H$

call 指令读取后:  $PC = 5000H, SP: 00FEH$ , 栈顶:  $2004H$

子程序返回:  $PC = 2004H, SP: 0100H$ , 栈顶:  $2746H$

四、

$$1. \text{ 实际吞吐量: } \frac{30}{4 \times 100 + (30 - 1) \times 100} = \frac{30}{400 + 2900} = 9 \times 10^6 \text{ 条指令} / s$$

$$\text{加速比: } \frac{30 \times 4}{4 + (30 - 1)} = \frac{120}{33} \approx 3.63, \text{ 效率: } \frac{30}{4 + (30 - 1)} \times 100\% = 90.9\%.$$

2.

部分积	乘数
00.0000	
+	00.1101
00.1101	0101
00.0010	1010
00.0011	
+	00.1101
01.0000	01
00.1000	
00.0100	0010
+	11.0011
	0001

11.0111	0001
---------	------

故得:  $[x \cdot y]_{\text{补}} = 1.01110001$ ,  $[x \cdot y] = 1.10001111$ 。

3.此题将  $x$  值改为  $x = 2^{(+101)_2} \times (-0.1010)$ , 以  $F$  为改后解。

$[x]_{\text{原}} = 0,101;1.1010$ ,  $[x]_{\text{补}} = 0,011;1.0110$ ;

$[y]_{\text{原}} = 0,100;1.0011$ ,  $[y]_{\text{补}} = 0,100;1.1101$ 。

①对阶:  $[\Delta j]_{\text{补}} = [j_x]_{\text{补}} - [j_y]_{\text{补}} = 0,011 + 1,100 = 1,111$ ,  $\Delta j = -1$ ,  $x$  阶码比  $y$  小 1,  $x$  尾数右移 1 位, 阶码加 1。

②求和:  $[S_x]_{\text{补}}' + [S_y]_{\text{补}}' = [S_x]_{\text{补}} + [S_y]_{\text{补}} = 1.1011 + 1.1101 = 1.1000$ ,

即:  $[x + y]_{\text{补}} = 1.1000$ ,  $x + y = 1.1000 = -(0.1000)$ 。

4.因为  $n = 4$ , 又  $2^k \geq n + k + 1$ , 所以  $k = 3$ ,

列表:

二进制序号	1	2	3	4	5	6	7
名称	$C_1$	$C_2$	1	$C_4$	0	1	1

$C_1 = 3 \oplus 5 \oplus 7 = 0$ ,  $C_2 = 3 \oplus 6 \oplus 7 = 1$ ,  $C_4 = 5 \oplus 6 \oplus 7 = 0$ 。

五、

$A_{15} \dots A_{12}$	$A_{11} \dots A_8$	$A_7 \dots A_4$	$A_3 \dots A_0$	
0000 .... 0000	0000  0011	0000  1111	0000  1111	$\left\{ \begin{array}{l} 0000H \sim 03FFH \\ 1K \times 8\text{位} \end{array} \right.$
0000 .... 0000	0000  0111	0000  1111	0000  1111	
0000 .... 0000	1000  1011	0000  1111	0000  1111	
				$\left\{ \begin{array}{l} 0400H \sim 07FFH \\ 1K \times 8\text{位} \end{array} \right.$
				$\left\{ \begin{array}{l} 0800H \sim 0BFFH \\ 1K \times 8\text{位} \end{array} \right.$

0000	1100	0000	0000	$\left. \begin{array}{l} 0C00H \sim 0FFFH \\ 1K \times 8 \text{位} \end{array} \right\}$
....				
0000	1111	1111	1111	

