



Politechnika  
Śląska

**POLITECHNIKA ŚLĄSKA**  
**WYDZIAŁ AUTOMATYKI, ELEKTRONIKI I INFORMATYKI**  
**KIERUNEK INFORMATYKA**

**Projekt inżynierski**

Aplikacja do edycji i wspomagania rozwiązywania zadań metodą TKŁ

Autor: Leszek Komorowski

Kierujący pracą: dr inż. Adam Opara

Gliwice, Styczeń 2022



pojawić się w wyrażeniu i minimalizacja może okazać się bardzo czasochłonna. Po drugie nie zabezpiecza ona układu przed zjawiskiem zwanym hazardem. O innym sposobie minimalizacji oraz o zjawiskach hazardu i wyścigu poświęcony będzie kolejny rozdział dotyczący syntezy układów cyfrowych.

### 2.2.1 Układy sekwencyjne

Jak zostało wspomniane w poprzednim podrozdziale dotyczącym układów kombinacyjnych, w tychże układach występowała prosta zależność: jeden stan wejść – jeden stan wyjść. Układ sekwencyjny od kombinacyjnego różni się tym, że ma on przynajmniej jeden taki stan wejść, któremu odpowiada kilka różnych stanów wyjść[6]. Konieczne jest zatem pamiętanie poprzednich stanów układu, by na ich podstawie wyznaczyć stan, który powinien pojawić się na wyjściu układu. Z tego powodu układy sekwencyjne nazywa się także układami „z pamięcią”.

W automacie sekwencyjnym wyróżnia się dwie części: blok pamięci oraz blok kombinacyjny wyjściowy. Pierwsza z nich odpowiedzialna jest za realizację sygnałów stanu wewnętrznego, czyli zajmuje się ona pamiętaniem poprzednich stanów wejść układu, na podstawie, których zrealizowane zostaną stany wyjścia, którymi zajmuje się część druga – blok kombinacyjny wyjściowy. Przekazywanie informacji o stanie wewnętrznym odbywa się przy pomocy pętli sprzężeń zwrotnych, czyli takich połączeń w układzie, które przekazują jego obecny stan na wejście tego układu.

Wyróżnia się dwa typy układów sekwencyjnych:

- Układy asynchroniczne – zmiany stanów wewnętrznych występują w dowolnych chwilach czasu,
- Układy synchroniczne – zmiany stanów odbywają się w ściśle określonych chwilach czasu wyznaczanych przy pomocy dodatkowego sygnału taktującego[5].

Każdy z typów można podzielić również ze względu na zależność stanu wyjść, wyróżnia się dwa rodzaje:

- Automat Moore'a – stan wyjść zależy tylko od aktualnego stanu wewnętrznego,
- Automat Mealy'ego – stan wyjść zależy od aktualnego stanu wewnętrznego oraz aktualnego stanu wejść.

W przypadku układów asynchronicznych, choć zmiany występują w dowolnych chwilach czasu, to kolejne stany wykonują się z pewnym opóźnieniem związanym z czasami propagacji<sup>1</sup> elementów, z których zbudowany jest układ. Z tego faktu wynika występowanie dwóch rodzajów stanów wewnętrznych: stabilnego oraz niestabilnego.

O stanie niestabilnym jest mowa, gdy dla danego sygnału wewnętrznego występuje zależność:  $Q(t) \neq q(t)$ , gdzie  $q$  – aktualny stan wewnętrzny, a  $Q$  – następny stan wewnętrzny. Stan  $q$  przyjmie wartość stanu  $Q$  po określonym dla danego elementu czasie propagacji, wtedy staje się on stanem stabilnym. Jeżeli chociaż jeden element bloku pamięciowego znajduje się w stanie niestabilnym, wówczas cały układ jest w stanie niestabilnym, natomiast gdy wszystkie elementy są w stanie stabilnym to układ jest w stanie stabilnym.

W związku z opóźnieniami elementów spełnione muszą zostać warunki poprawnej pracy automatów asynchronicznych, aby te mogły realizować program w oczekiwany sposób. Przyjmuje się wówczas następujące założenia:

- Układ musi nadążać za zmianami wejść – zmiana wejść powinna odbywać się tylko w stabilnym stanie układu,
- W pętlach sprzężenia zwrotnego musi występować opóźnienie – jak zostało wspomniane wcześniej, opóźnienie to występuje z powodu czasu propagacji, czasem może być jednak wymagana jego korekta dla poprawnego działania układu,

---

<sup>1</sup> Czas propagacji – opóźnienie w przekazywaniu sygnału dla danego elementu

- Elementy bloku pamięciowego powinny reagować z mniejszym opóźnieniem na sygnały wejściowe, niż na sygnały przekazywane pętlą sprzężenia zwrotnego – niezachowanie tej proporcji może spowodować błędne działanie układu spowodowane zjawiskiem hazardu (więcej o hazardzie w kolejnym rozdziale).

W układach asynchronicznych może także wystąpić zjawisko zwane wyścigiem krytycznym. Pojawia się ono, gdy zmiany stanu nie są sąsiednie logiczne – różnią się więcej niż jedną wartością. Takie zjawisko może wystąpić np. gdy podejmie się próbę dwóch sygnałów jednocześnie, co może spowodować przejście do dwóch różnych stanów stabilnych, tym samym powodując nieprawidłowe działanie całego układu.

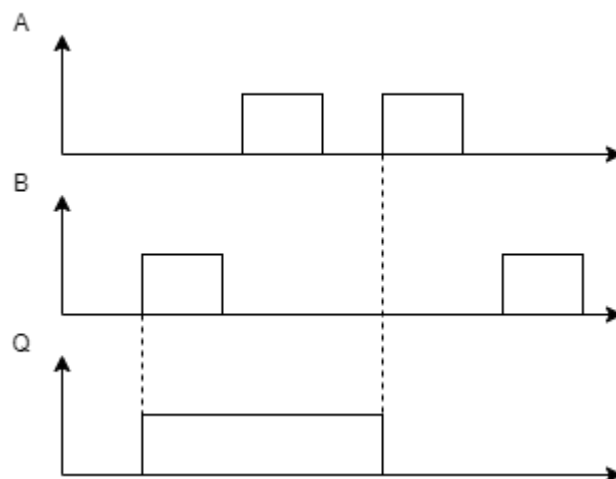
W przypadku układów synchronicznych, choć zmiana wejść może następować asynchronicznie, to ich wpływ na sygnały wyjściowe jest ograniczony sygnałem zegarowym. Opóźnienie wynikające z tego tytułu może wynosić maksymalnie jeden okres sygnału zegarowego poszerzony o czas opóźnienia danego elementu.

Istnieje wiele sposobów opisu automatów sekwencyjnych, na bazie których można je zaprojektować. Wśród nich wymienia się:

- Opis słowny,
- Przebiegi czasowe,
- Graf przejść,
- Formułę łączy.

Opis słowny układu polega jak sama nazwa wskazuje słownym opisie jego działania. Przykładem takiego opisu może być np. opis taśmociągu, w którym wykrycie przez czujnik obiektu powoduje zatrzymanie taśmociągu i wprowadzenie substancji przy użyciu dozownika. Przy opisie słownym istotnym jest podanie warunków działania układu w formie algorytmu pracy np.: „Po wykryciu obiektu przez czujnik A załącz dozownik D.” oraz informacja o ilości sygnałów sterujących np.: „Układ posiada 3 czujniki A,B,C, dozownik D oraz silnik S.”.

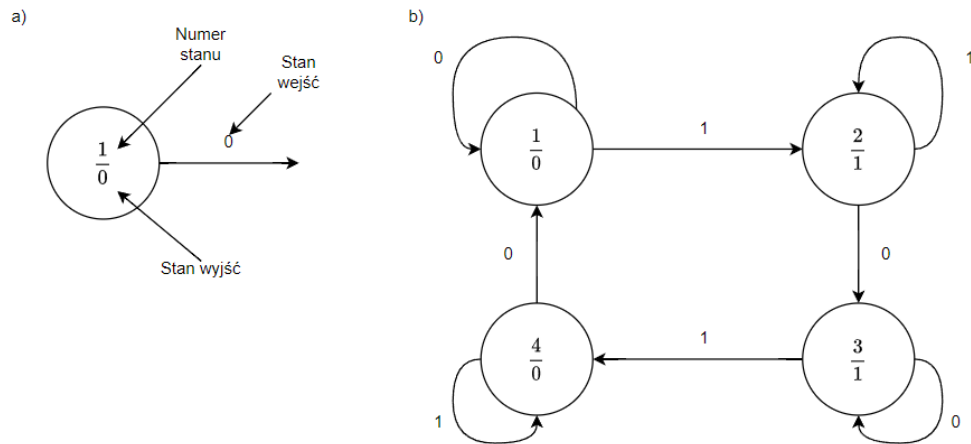
Jednym z bardziej popularnych przy projektowaniu sposobów opisu układu są przebiegi czasowe. Przedstawiają one zmiany sygnałów w układzie w czasie jego działania. Przykład przebiegów czasowych prezentuje rysunek 6.



Rysunek 1 Przykładowe przebiegi czasowe

Jak można zaobserwować na ilustracji, z przebiegów możliwe jest wywnioskowanie jak zmiany danego sygnału wpływają na wyjście układu, oznaczone na rysunku jako Q. Od razu można zauważyć, że pierwsze uruchomienie sygnału B spowodowało załączenie wyjścia Q, a drugie uruchomienie sygnału A, jego wyłączenie. Tak sporządzone wykresy są podstawą do projektowania układu, o czym więcej w rozdziale dotyczącym syntezy układów sekwencyjnych.

Kolejnym sposobem jest graf przejść, który zawiera wszystkie stany stabilne układu i przejścia między nimi[5]. Każdy węzeł grafu przechowuje informacje o numerze stanu wewnętrznego oraz o jego stanie wyjść. Przejście między węzłami oznacza się strzałkami w kierunku kolejnego węzła. Każde przejście zawiera opis dla jakiego stanu wejść jest ono możliwe. Rysunek 7 przedstawia: a) węzeł grafu b) przykładowy graf przejść.



Rysunek 2 Przykładowy graf przejść

Szczególnie przydatnym sposobem opisu pracy układu w przypadku metody Siwińskiego jest formuła łączy. Jej składnia opiera się na literałach poszczególnych sygnałów, a ich zmiany odnotowywane są znakami + oraz -. Jeżeli przyjąć  $x$  jako sygnał wejściowy, a  $q$  jako sygnał wyjściowy, to graf z rysunku 7 można przedstawić formułą łączy w następujący sposób:

$$x^+q^+x^-x^+q^-$$

By móc zaprojektować w pełni funkcjonalny układ sekwencyjny, poza dobrze sporządzonym opisem pracy automatu, istotna jest także wiedza nt. elementów, które można wykorzystać do realizacji programu. Poza omawianymi wcześniej bramkami logicznymi, można także wykorzystać elementarne układy sekwencyjne, zwane także przerzutnikami.

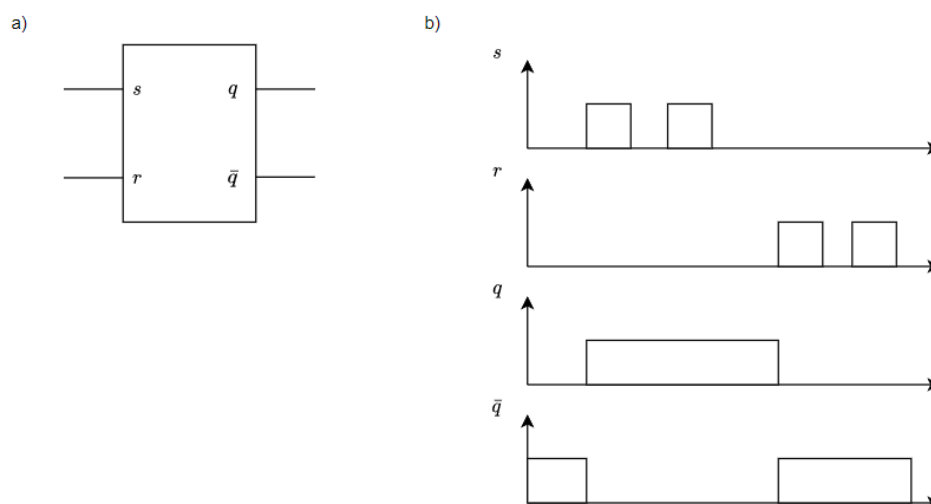
Przerzutniki asynchroniczne z reguły posiadają dwa wyjścia, w których jedno jest negacją drugiego. Do tego posiadają jedno lub więcej sygnałów wejściowych, które są także kryterium podziału przerzutników na klasy:

- A – wejścia, dla których stanem aktywnym jest stan wysoki(proste),
- B – wejścia, dla których stanem aktywnym jest stan niski(zanegowane),
- C i D – wejścia mieszane, z których jedno jest zanegowane, a drugie proste.

W przypadku przerzutników dwuwejściowych dla wszystkich klas wyróżnia się także kryterium podziału ze względu na dominujące wejście:

- Dominujące wejście wpisujące – gdy oba wejścia są aktywne, wartość na wyjściu jest stanem wysokim,
- Dominujące wejście zerujące – gdy oba wejścia są aktywne, wartość na wyjściu jest stanem niskim.

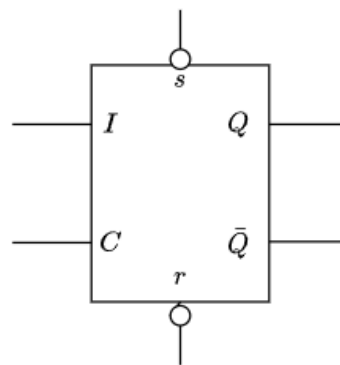
Jednym z najpopularniejszych przerzutników asynchronicznych, który ma także swój synchroniczny odpowiednik, jest przerzutnik  $sr$  i jego wariacje w zależności od klasy. Jest on specyficzny w swoim działaniu, gdyż całkowicie wyklucza stan aktywny obu wejść. Sygnał  $s$  jest sygnałem wpisującym, z angielskiego „set”, natomiast sygnał  $r$  jest sygnałem zerującym, z angielskiego „reset”. Schemat przerzutnika(a) oraz jego przebiegi(b) przedstawia rys 8.



Rysunek 3 Przerzutnik  $sr$



W przypadku przerzutników synchronicznych poza wejściami informacyjnymi, których z reguły nie ma więcej niż 2 oraz wyjściami układu (prostym i zanegowanym), pojawia się także wejście taktujące nazywane inaczej wejściem zegara, które służy wyzwalaniu sygnałów w danej chwili czasu. Dodatkowo, w wielu realizacjach spotyka się dwa wejścia wymuszające  $s$  oraz  $r$ , które działają niezależnie od sygnału zegarowego. Wówczas układ zachowuje się podobnie do asynchronicznego przerzutnika  $sr$ . Rys. 9 przedstawia schemat przerzutnika synchronicznego.

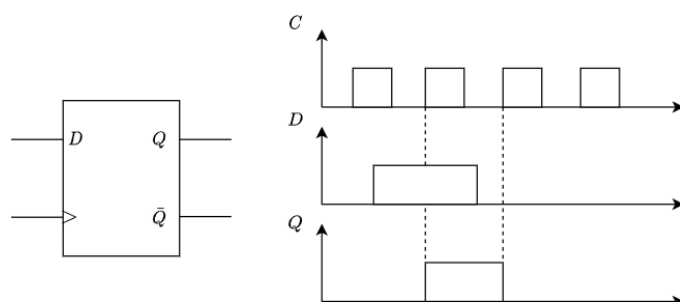


Rysunek 4 Przerzutnik synchroniczny

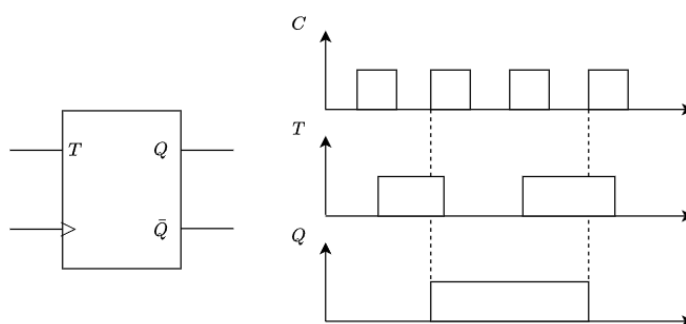
Jak zostało wspomniane wcześniej, przerzutniki synchroniczne charakteryzują się dodatkowym wejściem odpowiedzialnym za sygnał zegarowy. Wyzwalanie przerzutnika możliwe jest na kilka sposobów:

- Wyzwalanie jednostopniowe – gdy wykrywana jest zmiana sygnału taktującego: zboczem opadającym ( $C = 1 \rightarrow 0$ ) lub zboczem narastającym ( $C = 0 \rightarrow 1$ ),
- Wyzwalanie poziomem – gdy sygnał  $C$  jest w stanie niskim dla poziomu niskiego lub  $C$  jest w stanie wysokim dla poziomu wysokiego,
- Wyzwalanie dwustopniowe – zwane również Master-Slave, w idealnym przypadku wartość sygnału odczytana będzie na początku taktu zegarowego, a jego wpływ na sygnał wyjściowy zostanie zapisany wraz z końcem taktu

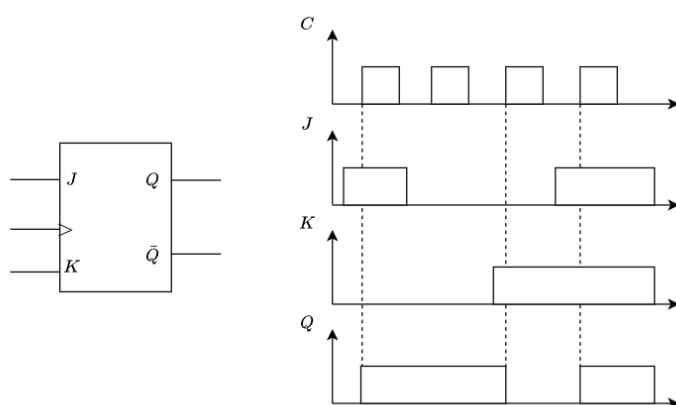
Wśród najpopularniejszych przerzutników można wymienić: D, T oraz JK. Ich schematy oraz przebiegi dla wyzwalania zboczem narastającym prezentują rys. 2.10 dla D, 2.11 dla T oraz 2.12 dla JK.



Rysunek 5 Przerzutnik D



Rysunek 6 Przerzutnik T



Rysunek 7 Przerzutnik JK