ORGANIZAÇÃO E ARQUITETURA DE COMPUTADORES

Trabalho Final

Cesar Henrique de Araujo Guibo - 11218705

Filipe Augusto Oliveira da Costa - 11219161

Guilherme Makarovsky Galvão - 5314920

Leonardo Fonseca Pinheiro - 11219241

Sarita Mazzini Bruschi

2020 São Carlos

Objetivos

O objetivo desse trabalho foi, por meio de uma plataforma de fácil acesso(website) juntar, de forma resumida, todo o apresentado em sala de aula de aula sobre conteúdo MIPS Monociclo, de modo que, qualquer Arquitetura Organização disciplina de arquitetura cursando а е computadores com acesso ao site consiga entender como funciona tal estrutura

2. Introdução

Como estudantes da disciplina, percebemos que o conteúdo de monociclo é extenso e seu material online é limitado e, em muitos lugares, confuso.

Aproveitando o excelente material fornecido através dos slides de aula e sabendo que poucas pessoas terão acesso à material de tal qualidade, resolvemos usar desse acesso para montar um site que apresente todas as informações essenciais para o estudo do Monociclo em MIPS.

Funcionamento

O site tem uma interface muito simples, com uma header estática e grudada ao topo da tela com o título do projeto, um corpo com todas as informações, com o uso de imagens e listas, principalmente e um footer com o nome dos integrantes e um link que o usuário pode usar para consulta(fornecido nos slides).

Ao longo do corpo do site, as diferentes partes do conteúdo são destacadas usando títulos, para que o usuário em busca de um conteúdo específico possa apenas descer a tela até ver o título do assunto buscado.

4. Implementação

A implementação do site foi feita com o uso de HTML e CSS(com auxílio do SCSS). Dentro do HTML foram utilizadas apenas as propriedades básicas e o css foi utilizado para estilizar o site de forma que fique esteticamente agradável, além de garantir a responsabilidade para usuários que acessem a plataforma por meio de celulares.

O site está disponível para visualização por meio do github pages em: https://leofonsecap.github.io/Organizacao-e-Arquitetura-de-Computadores

5. Conclusão

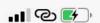
A conclusão do grupo foi que, considerando a escassez do material disponível na internet, principalmente em português, o nosso site se apresenta como uma ferramenta de fácil acesso e leitura, independente da plataforma, para o aprendizado sobre Monociclo em MIPS.

Apesar de ainda não ser totalmente inclusiva, uma vez que ainda é necessário o uso da internet, de um aparelho para acesso e um conhecimento básico prévio, dadas as circunstâncias, acreditamos que fizemos uma plataforma muito abrangente que pode ser muito útil.

Figura 1: Visão inicial do site no computador

Trabalho de Organização e Arquitetura de Computadores Arquitetura MIPS Monociclo Para entendermos o Monociclo, é necessário entender os 3 formatos de instrução: Tipos R, I e J. TIPO R: O tipo R envolve operações registrador-registrador, como por exemplo ADD e SUB. Nesse tipo, os bits são organizados da seguinte forma: op shamt funct 5 bits 5 bits 5 bits 5 bits 6 bits Onde: OP é o opcode, RS e RT são os registradores de origem, RD é o registrador de destino, SHAMT a quantidade de bits a serem deslocados e FUNCT a função a ser executada. O tipo I envolve operações com valor imediato, como por exemplo ADDI e BEQ. Nesse tipo, os bits são organizados da seguinte forma: rt constante ou endereco

Figura 2: Visão inicial no celular



Trabalho 2

Arquitetura MIPS Monociclo

Para entendermos o Monociclo, é necessário entender os 3 formatos de instrução: Tipos R, I e J.

TIPO R:

O tipo R envolve operações registradorregistrador, como por exemplo ADD e SUB. Nesse tipo, os bits são organizados da seguinte forma:

	ор	rs	rt	rd	shamt	funct
6	hits	5 hits	5 hits	5 hits	5 bits	6 hits

Onde: OP é o opcode, RS e RT são os registradores de origem, RD é o registrador de destino, SHAMT a quantidade de bits a serem deslocados e FUNCT a função a ser executada.

TIPO I:

O tipo I envolve operações com valor imediato, como por exemplo ADDI e BEQ. Nesse tipo, os bits são organizados da seguinte forma:

ор	rs	rt	constante ou endereço
6 bits	5 bits	5 bits	16 bits

Onde: OP é o opcode, RS é o registrador a ser

6. Referências

- 1. Slides das aulas 10 a 18 da professora Sarita Mazzini Brusch do Instituto de Ciências Matemáticas e de Computação(ICMC) da Universidade de São Paulo(USP)
- 2. http://www.mrc.uidaho.edu/mrc/people/jff/digital/MIPSir.h
 tml