

西安电子科技大学

2021 年硕士研究生招生考试初试试题

考试科目代码及名称 833 计算机专业基础综合

考试时间 2020 年 12 月 27 日下午 (3 小时)

答题要求: 所有答案 (填空题按照标号写) 必须写在答题纸上, 写在试题上一律作废, 准考证号写在指定位置!

一、单项选择题 (25 小题, 每题 2 分)

1. 头指针为 head 的非空循环单链表的尾结点 p 满足 ()。
A. $p \rightarrow \text{next} = \text{head}$ B. $p \rightarrow \text{next} = \text{NULL}$ C. $p = \text{NULL}$ D. $p = \text{head}$
2. 表达式 $a*(b+c)-d$ 的后缀表达式是 ()。
A. $abcd*+-$ B. $abc+*d-$ C. $abc*+d-$ D. $-+*abcd$
3. 若让元素 1, 2, 3 依次进栈, 则出栈次序不可能出现 () 种情况。
A. 3, 2, 1 B. 2, 1, 3 C. 3, 1, 2 D. 1, 3, 2
4. 假设数组 A[m] 为循环队列 Q 的存储空间, front 为队头指针, rear 为队尾指针, 则执行出队操作后 front 指针的值为 ()。
A. $\text{front} = \text{front} - 1$ B. $\text{front} = \text{front} + 1$
C. $\text{front} = (\text{front} - 1) \% m$ D. $\text{front} = (\text{front} + 1) \% m$
5. 二维数组 A 的每个元素是由 6 个字符组成的串, 其行下标 $i=0, 1, \dots, 8$, 列下标 $j=1, 2, \dots, 10$ 。若 A 按以行序为主序存储, 元素 A[8, 5] 的起始地址与当 A 按以列序为主序存储时的元素 () 的起始地址相同。设每个字符占一个字节。
A. A[8, 5] B. A[3, 10]
C. A[5, 8] D. A[0, 9]
6. 将有关二叉树的概念推广到三叉树, 则一棵有 244 个结点的完全三叉树的高度为 ()。
A. 4 B. 5 C. 6 D. 7
7. 如果含 n 个顶点的图只形成一个环, 则它共有 () 棵生成树。
A. n B. $n-1$ C. 1 D. 2
8. n 个结点的线索二叉树上含有的线索数为 ()。
A. $2n$ B. $n-1$ C. $n+1$ D. n
9. 关键路径是指 AOE (Activity On Edge) 网中 ()。
A. 最长的回路 B. 最短的回路
C. 从源点到汇点的最长路径 D. 从源点到汇点的最短路径

10. 已知用某种排序方法对关键字序列 (51, 35, 93, 24, 13, 68, 56, 42, 77) 进行排序时, 前两趟排序的结果为

(35, 51, 24, 13, 68, 56, 42, 77, 93)

(35, 24, 13, 51, 56, 42, 68, 77, 93)

所采用的排序方法是 ()

- A. 插入排序
- B. 冒泡排序
- C. 快速排序
- D. 归并排序

11. 计算机的性能可通过基准测试程序进行评测。某计算机运行基准测试程序 TS 的时间为 100 秒, 经统计其中 90 秒为 CPU 处理时间, 其余为 I/O 处理时间。若将 CPU 运行速度提高到原来的二倍, I/O 处理速度不变, 则此条件下的加速比约为 ()。

- A. 1.82
- B. 1.54
- C. 1.67
- D. 2.0

12. 设 x 为定点小数, $[x]_{\text{补}} = 1.x_1x_2x_3x_4x_5x_6x_7$, 若要求 $-\frac{1}{4} \leq x < -\frac{1}{8}$, 应满足的条件是 ()。

- A. $x_1x_2x_3$ 为 110 且 $x_4x_5x_6x_7$ 至少有一个为 1
- B. $x_1x_2x_3$ 为 110 且 $x_4x_5x_6x_7$ 任意
- C. $x_1x_2x_3$ 为 111 且 $x_4x_5x_6x_7$ 至少有一个为 1
- D. $x_1x_2x_3$ 为 111 且 $x_4x_5x_6x_7$ 任意

13. IEEE754 单精度浮点数, 其中规格化浮点数阶码 e 的取值范围 (真值) 是 ()。

- A. $-127 \leq e \leq 128$
- B. $-126 \leq e \leq 127$
- C. $-128 \leq e \leq 127$
- D. $-127 \leq e \leq 126$

14. 在单处理器系统中, 为始终保持主存与 Cache 的数据一致性, 可采用 ()。

- A. 写回法
- B. LRU 方式
- C. FIFO 方式
- D. 全写法

15. 某 CPU 机器指令采用单地址格式, 若其加法指令的地址码给定了加数, 则被加数需采用 ()。

- A. 间接寻址
- B. 直接寻址
- C. 隐含寻址
- D. 寄存器寻址

16. 某计算机字长为 32 位, 主存 512MB, 按字节编址。cache 容量为 64KB, 采用直接相连映射方式, cache 块为 8 个字。若 cache 块号为 356H, 则主存地址 () 的单元所在的块可以调入该 cache 块。

- A. 1234356DH
- B. 15625AB2H
- C. 13456AC2H
- D. 1638C2A3H

17. 某计算机的转移类指令采用相对寻址, 指令长度为 2 字节, 第 1 字节为指令操作码, 第 2 字节为相对位移量。该计算机内存按字节编址, CPU 取指令时每从内存读出一个字节, 程序计数器 PC 自动加 1。若某转移指令的操作码存放于内存地址 2000H 中,

指令中的相对位移量为 F8H, 则该指令成功转移的目的地址是 ()。

- A. 200EH
- B. 200FH
- C. 1FFBH
- D. 1FFAH

18. 下列有关微程序控制技术的说法中, 不属于微指令结构设计所追求的目标是 ()。

- A. 减少微程序执行时间速度
- B. 优化微程序设计, 提高灵活性
- C. 优化微指令设计, 减少长度
- D. 扩大控制存储器的存储容量

19. 某计算机中, CPU 对内存进行读/写的总线周期需要 4 个时钟周期, 若构成内存的存储器芯片的存取周期为 80ns, 则该 CPU 时钟频率最高可选择 ()。

- A. 10MHZ
- B. 20MHZ
- C. 40MHZ
- D. 80MHZ

20. 在计算机内部存储器中采用多体存储器的主要目的是 ()。

- A. 增加存储容量
- B. 提高访问速度
- C. 提高可靠性
- D. 降低内存单价

21. 某 16 位计算机的数据线 16 位、地址线 24 位, 内存按字节编址。选用的某型 SRAM 芯片上有数据线 4 位、地址线 14 位。现希望构成 5320000H—532FFFFH 的内存区域, 共需要 () 片该类型的 SRAM 芯片。

- A. 4
- B. 8
- C. 16
- D. 32

22. 输入输出系统中可以采用多种 I/O 控制方式, 下列 I/O 控制方式中, 主要通过程序实现的是 ()。

- A. 中断方式
- B. DMA 方式
- C. 通道方式
- D. 外围处理机方式

23. 下列关于总线的描述中, 错误的是 ()。

- A. PCI 总线支持猝发式传送方式
- B. PCIe5.0×16 总线属于并行总线
- C. 目前最新版本的 USB 总线标准是 USB4
- D. 多总线结构中, 总线之间通过桥接器相连

24. 磁记录方式 MFM 与 FM 相比较, MFM 方式的性能指标变化是 ()。

- A. 编码效率提高, 自同步能力降低
- B. 编码效率不变, 自同步能力增加
- C. 编码效率提高, 自同步能力增加
- D. 编码效率提高, 自同步能力不变

25. 阵列处理机 (array processor) 又称为并行处理机, 其核心是由多个处理单元构成的阵列。按照体系结构分类, 通常将阵列处理机划归 () 计算机。

- A. SISD
- B. SIMD
- C. MISD
- D. MIMD

二、综合应用题

1. (13 分) 已知一棵二叉树的中序遍历序列为 DGBAECHIF, 后序遍历序列为 GDBEIHFC A。

- (1) (4 分) 画出该二叉树;
- (2) (3 分) 画出该二叉树的中序线索树;
- (3) (3 分) 简述如何在中序线索树上查找给定结点 *p 的直接前驱;
- (4) (3 分) 画出该二叉树对应的森林。

2. (9 分) 已知哈希表长度为 12, 哈希函数 $H(\text{key}) = \text{key} \bmod 11$, 将关键字序列 (32, 13, 49, 55, 22, 38, 21, 23, 65, 26) 按顺序逐个插入初始为空的哈希表中, 用线性探测再散列法处理冲突。

- (1) (5 分) 试画出构造完成的哈希表。
- (2) (4 分) 分别计算在等概率情况下查找成功和不成功时的平均查找长度。

3. (17 分) 一线性表存储在带头结点的双向循环链表中。结点数据结构定义为:

```
typedef struct Node
{
    int data;
    struct Node *prior;
    struct Node *next;
} LinkNode, *LinkList;
```

L 为头指针, 有如下算法:

- (1) (5 分) 说明该算法的功能。
- (2) (12 分) 填写空缺处相应的语句。

```
void unknown (LinkList L)
{
    ...
    p=L->next; q=p->next; r=q->next;
    while (q!=L)
    {
        while (p!=L && p->data>q->data) p=p->prior;
        q->prior->next=r; (1) _____;
        q->next=p->next; q->prior=p;
        (2) _____; (3) _____; q=r; p=q->prior;
        (4) _____;
    }
}
```

4. (16 分) 试编写算法, 在给定的二叉排序树上找出任给的两个不同结点的最近公共祖先 (若在两结点 A、B 中, A 是 B 的祖先, 则认为 A、B 的最近公共祖先就是 A)。(要求尽可能写注释)。

已知二叉排序树结点类型定义为:

```
typedef struct NodeType {
    int key;
    struct NodeType *leftChild, *rightChild;
} BSTNode, *BSTree;
```

完成以下函数,在以 root 为根的二叉排序树中,返回结点 A 和 B 的最近公共祖先,其中 root、A、B 及返回值类型均为指向结点的指针类型。

BSTree NearestAncestor(BSTree root, BSTree A, BSTree B)

三、分析设计题

1. (15 分) 指令流水线中的某部件如下图 (a) 所示。该部件的逻辑电路需要 300ns, 流水线段间缓冲寄存器 r 需要 20ns。分析发现,该部件是此指令流水线的“速度瓶颈”,现在要求利用流水线技术对该部件内部进行优化设计。

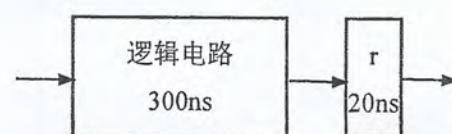


图 (a)

分析该部件内部的逻辑电路,发现其可以分为 6 个模块,依次命名为 A 到 F, 延迟时间分别为 80、30、60、50、70 和 10ns,如图 (b) 所示。

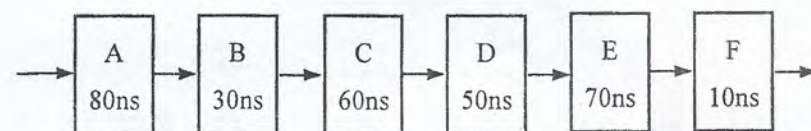


图 (b)

假设,在这些模块之间插入流水线段间缓冲寄存器 r,就可以进行子任务段的分段改造,流水线寄存器 r 的延迟时间仍然是 20ns。

(1) (5 分) 如果将该部件改造为 3 任务段流水线,为了使其吞吐率最大化,应该将 2 个流水线寄存器 r 分别插在哪里?此时的最大吞吐率是多少?

(2) (5 分) 要得到吞吐率最大的设计,该部件内部至少改造为几级流水线?流水线寄存器 r 插在哪里?此时的最大吞吐率是多少?

(3) (5 分) 在 (2) 小题的优化设计基础上,如果连续完成 100 个处理,试计算该部件流水线的实际吞吐率,以及加速比(相比改造之前的速度)。

2. (18 分) 设规格化浮点数字长为 9 位,尾数采用定点小数补码,5 位(含 1 位符号位);阶码采用定点整数移码,4 位(含 1 位符号位)。

(1) (5 分) 在此格式定义下,说明机器零在数轴上表示的区域范围,并且给出机器零的编码值。

(2) (4 分) 若 $X = -0.1101 \times 2^{-10}$, $Y = 0.1010 \times 2^{-11}$, 其中尾数和阶码均为二进制真值,请采用本题的格式定义,给出 $[X]_{\text{浮}}$ 和 $[Y]_{\text{浮}}$ 的规格化浮点数表示。

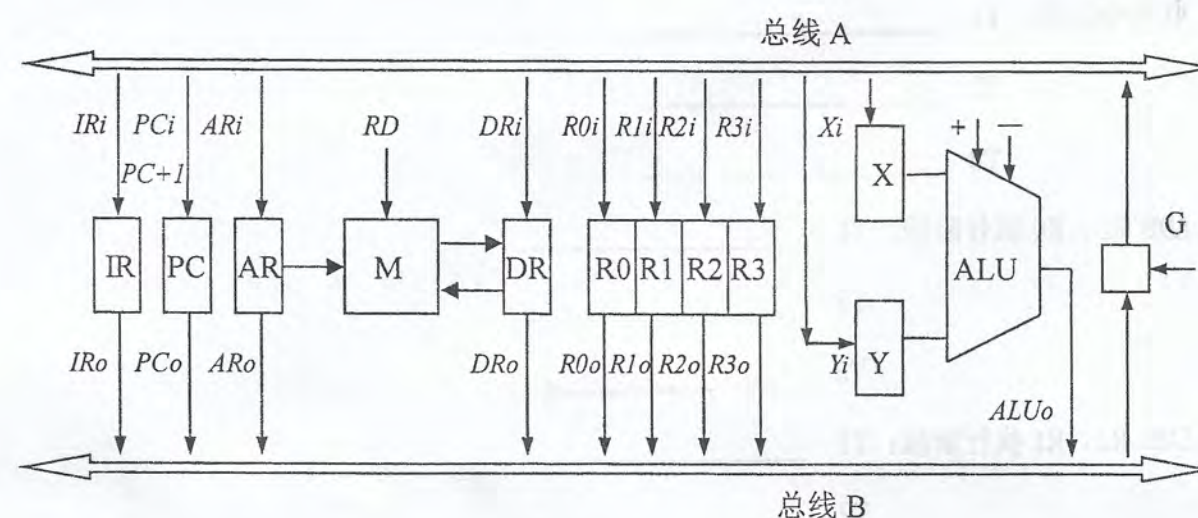
(3) (9 分) 在上面第 (2) 小题的基础上,请按照浮点数运算规则,计算 $[X \times Y]_{\text{浮}}$ 的结果。

要求:给出浮点乘法运算步骤;

舍入处理采用截断法;

尾数相乘采用布斯乘法,运算过程也要给出。

3. (12 分) 某计算机的简化结构模型如下图,该计算机采用双总线结构数据通路。



其中,IR 为指令寄存器,PC 为程序计数器(PC+1 信号控制自增功能),M 为主存(受 RD 信号控制,RD=1 读操作,RD=0 写操作),AR 为地址寄存器,DR 为数据缓冲寄存器,ALU 由加、减控制信号决定完成何种操作,控制信号 G 控制的是一个三态门电路($G=1$ 为选通状态)。

另外,XXi 是寄存器 XX 的输入控制信号,XXo 是寄存器 XX 的输出控制信号,例如 Yi 表示 Y 寄存器的输入控制信号,R1o 为寄存器 R1 的输出控制信号;+、- 控制信号控制 ALU 完成 $X+Y$ 、 $X-Y$ 运算;未标字符的线为直通线,不受控制。

该计算机可实现加法和减法运算。

例如:

加法指令 ADD R2, R0 , 其功能是 $(R2) + (R0) \rightarrow R2$, 即完成 R2、R0 寄存器的值相加, 运算结果传送到 R2 寄存器中。

减法指令 SUB R3, R1 , 其功能是 $(R3) - (R1) \rightarrow R3$, 即完成 R3、R1 寄存器的值相减, 运算结果传送到 R3 寄存器中。

(1) (3 分) 分别判断下列各组控制信号的相容性或互斥性。

- ① $I R_o, G, A R_i$ (相容或互斥)
- ② $I R_o, P C_o, A R_o, R O_o$ (相容或互斥)
- ③ $+, -$ (相容或互斥)

(2) (9 分) 例如,

微操作 $R0 \rightarrow R1$, 其对应的微操作控制信号可以是: $R O_o, G, R I_i$

微操作 $M \rightarrow DR$, 其对应的微操作控制信号可以是: $R D=1$

请参照上述微命令描述形式, 分别写出取指令阶段, 以及加法指令 ADD R2, R0 与 减法指令 SUB R3, R1 执行阶段的微操作控制信号流程 (要求都是三个节拍完成)。

取指令阶段: T1 _____

T2 _____

T3 _____

ADD R2, R0 执行阶段: T1 _____

T2 _____

T3 _____

SUB R3, R1 执行阶段: T1 _____

T2 _____

T3 _____