西安电子科技大学

2023年硕士研究生招生考试初试

考试科目代码及名称 833 计算机专业基础综合(感谢研梦学长学姐)

考试时间 2022年12月25号下午(3小时)

答题要求: 所有答案(填空题按照标号写)必须写在答题纸上,写在试卷上一律作废,准考证号写在指定位置!

一、选择题

1. 设顺序表 L 中有 n 个数据元素,则删除该表中第 k 个元素需要移动()个元素。

A. k

Вn

C. n-k

D. n+K

2. 已知操作符包括 '+'、'-'、'*'、'/'、'('和')'。将中缀表达式 a+b-a*((c+d)/e-f)+g 转换为后缀表达式 ab+acd+e/f-*-g+时,用栈来存放暂时还不能确定运算次序的操作符。若栈初始时为空,则转换过程中同时保存在栈中的操作符的最大个数是()。

A. 5

B. 7

C. 8

D. 11

3. 对 n 阶对称矩阵 A 以行序为主序方式将其下三角形的元素(包括主对角线上所有元素)依次存放于一维数组 B[1...(n(n+1))/2]中,则在 B 中确定 $ai \neq (i < j, 1 < i, j < n)$ 的位置 k 的关系为 ($ai \neq 0$)。

A. i*(i-1)/2+j

B. j*(j-1)//2+i

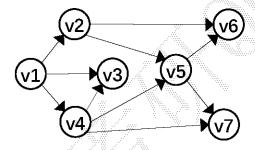
C. j*(j-1)/2+I

D. j*(j-1)/2+i

4. 下列序列中属于小顶堆的是(

公众号/B站/知乎:【研梦考研】

- A. (100, 86, 48, 73, 35, 39, 2, 57, 66, 21)
- B. (12, 14, 33, 65, 24, 56, 48, 92, 86, 33)
- C. (05, 56, 20, 23, 40, 38, 29, 61, 35, 76, 28, 100)
- D. (10, 20, 18, 21, 23, 19, 17, 33)
- 5. 下列选项中,不能构成折半查找中关键字比较序列的是()。
- A. 500, 200, 450, 300, 180
- B. 500, 450, 200, 180, 150
- C. 100, 180, 500, 200, 450
- D. 180, 200, 500, 400, 450
- 6. 以 v1 为起始结点对下图进行深度优先遍历,正确的遍历序列是()。

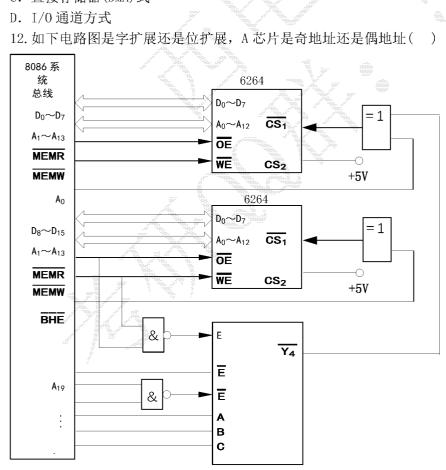


- A. v1, v2, v3, v4, v5, v6, v7
- B. v1, v2, v5, v4, v3, v7, v6
- C. v1, v2, v3, v4, v7, v5, v6
- D. v1, v2, v5, v6, v7, v3, v4
- 7. 最新的多核处理器采用那种结构?()。
- A. MPP B. Cluster C. AMP D. SMP

7. 接收端收到信息 101001010010, 采用海明码校验, 含 4 位校验位, 则发送端信息数据为(

)

- A. 10101010
- B. 10101110
- C. 101001010010
- D. 101001110010
- 8 有符号数-128 补码右移 2 位之后赋值给无符号数,该无符号数的值为()
- A. -32
- В. 32
- C. 224
- D. 96
- 9. ieee753 格式 COBO0000H 表示真值为 ()
- A -5
- B. 5
- C. -5.5
- D. 5.5
- 10.CPU 内部 Cache 是 DRAM 512M×16bit, 地址线有()条
- A. 30
- B. 14
- C. 29 公众号/B站/知乎:【研梦考研】
- D. 15
- 11. 在 PC 机中下列那种输入输出方式最适用于管理键盘()
- A. 程序查询方式
- B. 中断方式
- C. 直接存储器(DMA)式



- A. 字扩展, 奇地址
- B. 位扩展, 奇地址,
- C. 字扩展, 偶地址
- D. 位扩展, 偶地址
- 13. 关于多计算机系统,下列说法不正确的是()。
- A. 大规模并行处理机 (MPP) 使用高性能定制的通信网络实现节点之间的互联
- B. 集群(Cluster)由比较简单的非定制组件构成,结点之间一般采用商品化的网络互联
- C. 网格连接的是一组相关、并不信任的计算机, 节点分布的地理范围更广
- D. 各节点之间共享内存
- 14. 关于 SDRAM 的论述,下面错误的是()。
- A. SDRAM 集成度低,不需要刷新 B. DRAM 集成高需要刷新
- C. SDRAM 内部是单存储器
- D. DDR4 属于 SDRAM
- 15. 设指令中的地址码为 A, 变址寄存器为 X, 程序寄存器为 PC, 则变址间址寻址方式的操作数的有效地 址 EA 是 ()。
- A. ((PC) +A)
- B. ((X) +A)
- C. (X) + (A)
- D.(X) + A
- D. 只有取数/存数指令访问存储器
- 16. CPU 的 CPI 与下列 () 因素无关
- A. 时钟频率
- B. 系统结构
- C. 指令集
- D. 计算机组织

正确答案:A

- 17.16 位补码 8FAOH 扩展为 32 位应该是(
- A. 0000 8FA0H
- B. FFFF 8FA0H
- C. FFFF FFAOH
- D. 8000 8FA0H

公众号/B站/知乎:【研梦考研】

二、分析设计题

- 1、某计算机浮点数用8位二进制数编码,其中阶码用4位补码表示(含一位阶符)尾数也用4位补码表 示(含一位数符) 规定浮点数用规格化纯小数表示,不包含任何隐藏位。
- (1) 该浮点数可以表示的最大正数 (十进制) 该浮点数可以表示的最小正数是 (十 进制数,2的整数次幂形式),写出分析过程。
- (2) X 和 Y 是上述格式表示的两个浮点数

公众号/B站/知乎:【研梦考研】

X=1110: 0.101

Y=0101: 1.010,

分号左侧为阶码,分号右侧为尾数。比如 X 的阶码为 1110; X 的尾数为 0.101(小数点左侧为符号位, 小数点右侧为数值位) 求 X 与 Y 的十进制真值(如果是纯小数,可以写成 2 的整数次幂之和的形式)

(3)按照浮点数乘法运算步骤,求 X*Y 舍入方式采用截尾法,乘积用上述的格式表示,要求阶码用补码直 接运算, 尾数用布斯法求解, 求[X]被乘数, 按照下述表格的形式写出求解过程

发色并,产数用中分配不断,不LAT版本数,这些工程和由7000周日本种及程				
符号	D	A	A-1	操作说明

- 2、某计算机按字节编制,虚拟《逻辑》地址空间大小为 4GB, 主存(物理)地址空间大小为 256MB 页面大 小为 4KB, cache 采用直接映射方式, 共 4 块, 主存与 cache 之间交换的块的大小为 64B 系统运行到某 一时刻时, 页表的部分内容和 cache 地址映射标的内容分别如图 a, b 所示, 图中实页号和标记字段内容 为十六进制形式,请回答下列问题。 公众号/B站/知乎:【研梦考研】
- (1) 虚拟地址中虚页号有多少位? 物理地址中实页号多少位? 使用物理地址访问 cache 时物理地址应划 分为哪几个字段? 说明给个字段的位数及在物理地址中的位置?
- (2) 虚拟地址 00002908H 所在界面是否在主存中? 若在主存中,则该虚拟地址对应的物理地址是什么? 访问该物理地址时是否命中。cache,如果命中 cache,对应的 cache 内部地址是什么?要求地址用十 六讲制表示写出计算过程或说明理由。
- (3) 为了提高页式虚拟地址更换的速度,为该计算机配置了2路组相连的 TLB。TLB 可存放8个页表项, 若当前内容(十六进制如图 C 所示),则此时虚拟地址 000236A4H 所对应的页表项是否命中 TLB? 若 未命中 TLB, 说明理由, 若命中 TLB 求该虚拟地址对应的物理地址 (用十六进制表示) 写出计算过

行号	有效位	实页号	•••••
0	1	23B3	*****
1	0	•••••	•••••
2	1	236A	•••••
3	1	2387	•••••

a 页表部分内容

行号	有效位	实页号	•••••
0	1	23A46	•••••
1	1	236A9	••••
2	0	•••••	•••••
3	1	236A9	•••••

B cachhe 地映射表

0		
1	00001	28B7
1	00008	293A
1	00005	2631

有效位		买贝号
1	0000A	2763
0	*****	•••••
1	00003	29B4
1	80000	286D

3、某计算机的简化结构模型如下图。其中 RO, R1 为通用寄存器,SP 为维栈指针寄存器 AR, DR, PC, IR, PSW 为 CPU 内部相应功能寄存器。 公众号/B 站/知乎:【研梦考研】

相关控制信号有:

XXin 是寄存器 XX 的写信号

XXout 是寄存器 XX 的读信号

DR1in 与 DR1out 是 DR 寄存器 CPU 片内总线边的写信号; 读信号

DRSin 与 DRSout 是 DR 寄存器 CPU 系统总线边的写信号,读信号

PC+1 为控制 PC 加 1 的信号

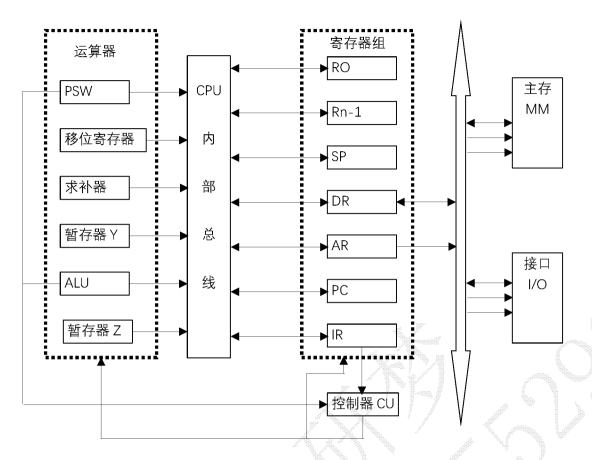
SP+1, SP-1 分别为控制 SP 自增, 自减的信号。

ADD, SUB, AND, OR 可控制计算机做加,减,与,或运算

Mread, Mwrite, IOread, IOwrite 分别为主存读, 主存写, 接口读, 接口写信号

该模型机中,加法指令。ADD (R1), R0采用了寄存器间接寻址和寄存器寻址,其功能是(R1) +R0->(R1)

下表给出了上述指令取指阶段的微操作及其对应的有效控制信号。请参照表中所示格式,给出指令执行阶段中各个节拍的微操作以及有效控制信号



- (1) 下列信号是相容还是互斥的,勾选出正确答案 公众号/B站/知乎:【研梦考研】

- 1) ARout, DRSout, Mwrite
- 2) ADD, SUB
- 3) ROout, Rlout
- 4) DRIout, IRin, PC+1

(2)下表给出了上述指令取指阶段的微操作及其对应的有效控制信号。请参照表中所示格式,给出指令执 行阶段中各个节拍的微操作以及有效控制信号

取指阶段

节拍	微操作	有效控制信号
T1	AR<-PC	PCout, ARin
T2	DR<-MM[AR], PC<-PC+1	ARout, Mread, DRSin, PC+1
Т3	IR<-DR	DRIout, IRin

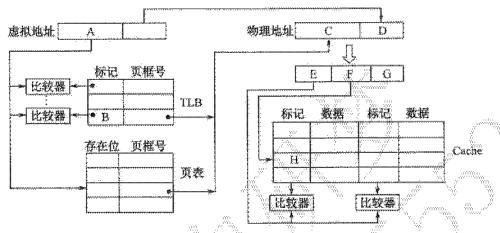
节拍	微操作	有效控制信号
T1		
T2		
Т3		
T4		
T5		
Т6		

(3) 该计算机出栈指令 "POP RO" 执行阶段的微操作, 微命令序列如下表所示

节拍	微操作	有效控制信号
T1	AR<-SP	Spout, ARin
T2	DR<-MM[AR]	ARout, Mread, DRSin
T3	RO<-DR, SP<-SP+1	DRlout, ROin, SP+1

请按照上述格式写出压栈指令"PUSH RO"执行阶段的微操作,微命令序列,要求用三个节拍完成

4. 某计算机采用页式虚拟存储管理方式,按字节编址,虚拟地址为 32 位,物理地址为 24 位,页大小为 8KB; TLB 采用全相联映射; Cache 数据区大小为 64KB 按 2 路组相联方式组织,主存块大小为 64B。存储访问过程的示意图如下。



回答下列问题:

- (1) 图中字段 A-G 的位数各是多少? TLB 标记字段 B 中存放的是什么信息?
- (2) 将块号为 4099 的主存块装入 Cache 时,所映射的 Cache 组号是多少?对应的 H字段内容是什么?
- (3) 是 Cache 缺失处理的时间开销大还是缺页处理的时间开销大? 为什么?
- (4) 为什么 Cache 可以采用直写策略,而修改页面内容时总是采用回写策略?

三. 综合设计题

- 1. 有一二叉树中序遍历的结果为 DBECFA, 后序遍历结果为 BDFACE
- (1)给出先序线索化....

公众号/B站/知乎:【研梦考研】

- (2)给出该二叉树的顺序存储表示(下标从1开始)
- (3)将二叉树转换为树(或森林)

- 2. 有一数列(31, 70, 42, 12, 28, 20, 76, 40) 公众号/B站/知乎:【研梦考研】
- (1) 使用二路归并排序让数列非倒序排列,写出每次排列后的结果
- (2) 选定第一个值作为标识,对数列进行一次快速排序,写出排序后结果。分析数列的初始化状态是否满足快速排序的最优条件,为什么?
- 3. 有一数列 (31, 70, 43, 12, 28, 20, 76, 40, 64) 构建哈希表,使用公式%11,哈希表长度为 13
- (1) 使用探测法构建哈希表,写出查找成功和查找失败的平均查找长度,并写出公式
- (2) 使用链表法构建哈希表,写出查找成功和查找失败的平均查找长度,并写出公式

```
struct LinkedList{
      int data,
      LinkedList *next
LinkedList * Function (LinkedList * p, int k) {
    1f(|p||!(p-\rangle next)) return
    int len=0
    LinkedList *start=p
    while((1)
        len++;
        p=p- \ge next;
    LinkedList *tail=p;
(2)
    while(3)
        p=p->next
    tail \rightarrow next = (4)
    p->next=null;
    return tail:
```

5. 设有向图 G 采用邻接表存储,编写算法求解从顶点 u 到顶点的一条路径,输出构成路径的顶点序列,若不存在 u 到 v 的路径则输出"nopath",需给出表示 G 的存储结构的类型定义。