

Höhere Technische Bundeslehranstalt
Salzburg

Abteilung für Elektronik

Übungen im
Laboratorium für Elektronik

Protokoll
für die Übung Nr. 14

Gegenstand der Übung

ADC

Name: Leon Ablinger

Jahrgang: 4AHEL

Gruppe Nr.: A1

Übung am: 20.01.2021

Anwesend: Leon Ablinger

Inhalt

1	Inventarliste	2
2	Messanweisung	3
3	Übungsdurchführung	5
3.1	Flash-ADC	5
3.1.1	Beschreibung des Messvorgangs	5
3.1.2	Schaltung	5
3.1.3	Dimensionierung	5
3.1.4	Stufenbreite & differentielle Nichtlinearität	6
3.1.5	Berechnung: DNL	7
3.1.6	Erkenntnis / Schlussfolgerung	7
3.2	Digitaler Decoder	8
3.2.1	Beschreibung des Messvorgangs	8
3.2.2	Schaltung	8
3.2.3	Dimensionierung	8
3.2.4	Kennlinie	1
3.2.5	Erkenntnis / Schlussfolgerung	1

1 Inventarliste

Gerätebezeichnung	Inventarnummer	Verwendung
LTSpice	V.17	Simulation

2 Messanweisung

S.Schrempf

Messanweisung ADC1

Messanweisung ADC1

Vorbereitung

Nach erfolgter Übung kann der Lernende:

- Versteht den grundlegenden Aufbau eines Flash ADC
- Kann einen Flash ADC entwerfen

Literatur

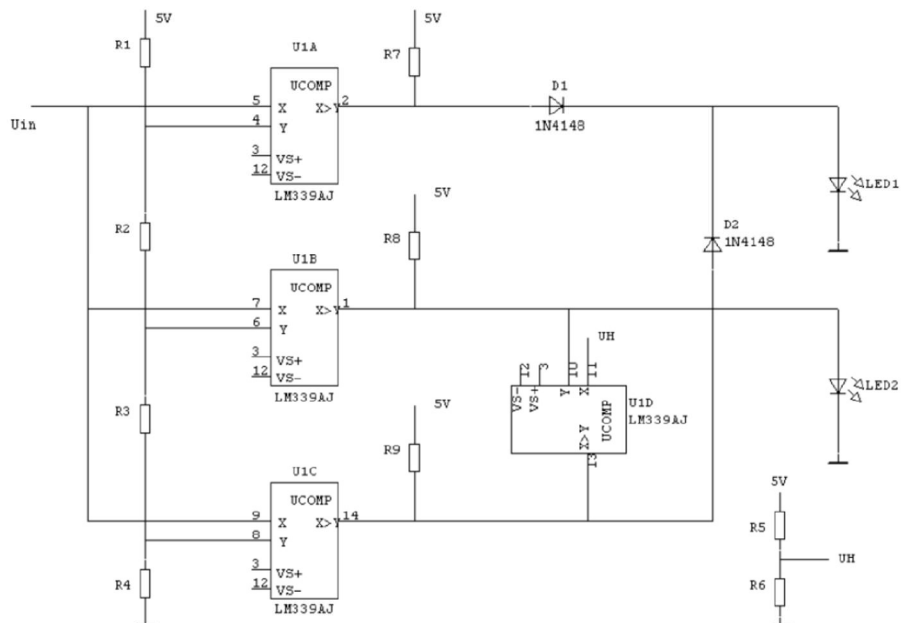
- Tietze / Schenk, Kapitel DA- und AD-Umsetzer
- Mitschrift 2Jg und 3Jg HWE-EDT und 3Jg MTRS

Mitzubringen sind Messkabel, Steckbrett, Crumb Modul

Übungsdurchführung

1. Aufbau eines Flash ADC unter Verwendung eines LM339 Komparators

Es ist die nachfolgende Schaltung zu dimensionieren und aufzubauen.



Arbeite die folgenden Punkte im Protokoll aus.

- Begründe die Dimensionierungsschritte für R1-R4, R5 und R6 sowie R7-R9.
- Aufbau am Steckbrett.
- Bestimme die Kenngrößen Auflösung, differentielle Nichtlinearität und bewerte die Monotonie (siehe Tietze / Schenk)

Abbildung 1: Messanweisung, Seite 1

2. Einsatz eines digitalen Decoders

Die analoge Auswerteschaltung sollte durch eine digitale Variante mit NAND oder NOR Gattern ersetzt werden.

Achtung der LM339 besitzt open collector Ausgänge, dimensioniere passende Pull up Widerstände.

Verwende entsprechende Treiberstufen für die LED.

Protokoll:

- 1) Messanweisung
- 2) Inhaltsverzeichnis, Inventarliste
- 3) Dimensionierung der Schaltung
- 4) Messschaltung, (bzw alternativ die LTSpice Simulation)
- 5) Verarbeitung der Messaufgaben
(Tabelle, Berechnung, Diagramm, Interpretation)
- 6) Entwurf und Aufbau der Decodervariante
- 7) Dokumentation der Funktionalität der Decodervariante

3 Übungsdurchführung

3.1 Flash-ADC

3.1.1 Beschreibung des Messvorgangs

Gemessen wurden die Spannungen des Eingangs (V_{in}), der Komparator-Referenzspannungen (U_{t1} - U_{t3}) und die Ausgänge dieser. Dadurch konnten die Kenngrößen Auflösung, differentielle Nichtlinearität und die Monotonie bestimmt und bewertet werden.

3.1.2 Schaltung

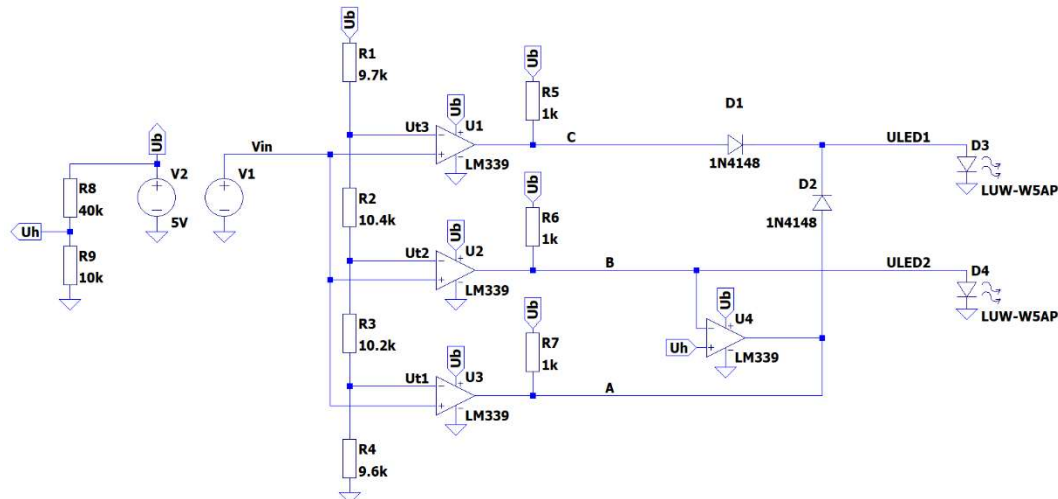


Abbildung 3: Schaltung, Flash-ADC

3.1.3 Dimensionierung

- R_1 bis R_4 : Müssen lediglich gleich groß gewählt werden. Hier $10k$ (ideal).
- R_5 bis R_7 :

Gegeben: $R_{5-7,angenommen} = 1k\Omega$
 $U_{F,LED} = 2V$
 $U_{F,D} = 0,7V$

$$I_{LED} = \frac{U_b - U_{F,LED} - U_{F,D}}{R_{5-7}} = \frac{2,3V}{1k\Omega} = 2,3mA$$

- R_8 :

$$\frac{U_H}{U_b} = \frac{R_9}{R_8 + R_9}$$

$$R_8 = \frac{U_b}{U_H} * R_9 - R_9 = \frac{5V}{1V} * 10k\Omega - 10k\Omega = 40k\Omega$$

- U_{LSB} :

$$U_{LSB} = \frac{U_b}{2^n} = \frac{5V}{2^2} = 1,25V$$

3.1.4 Stufenbreite & differentielle Nichtlinearität

Z	UT,Z V	DNL %
0	0.00	0.0
1	1.20	4.0
10	2.48	0.8
11	3.78	0.8

Tabelle 1: Mess- & Rechenwerte, Flash-ADC

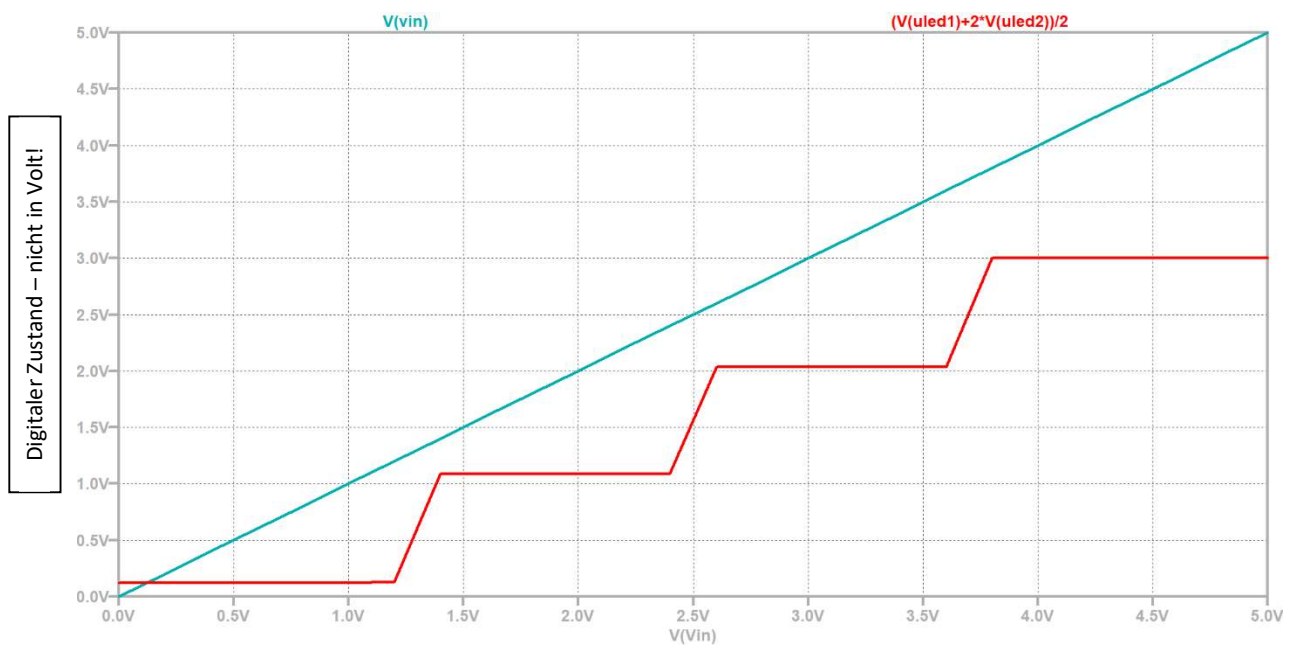
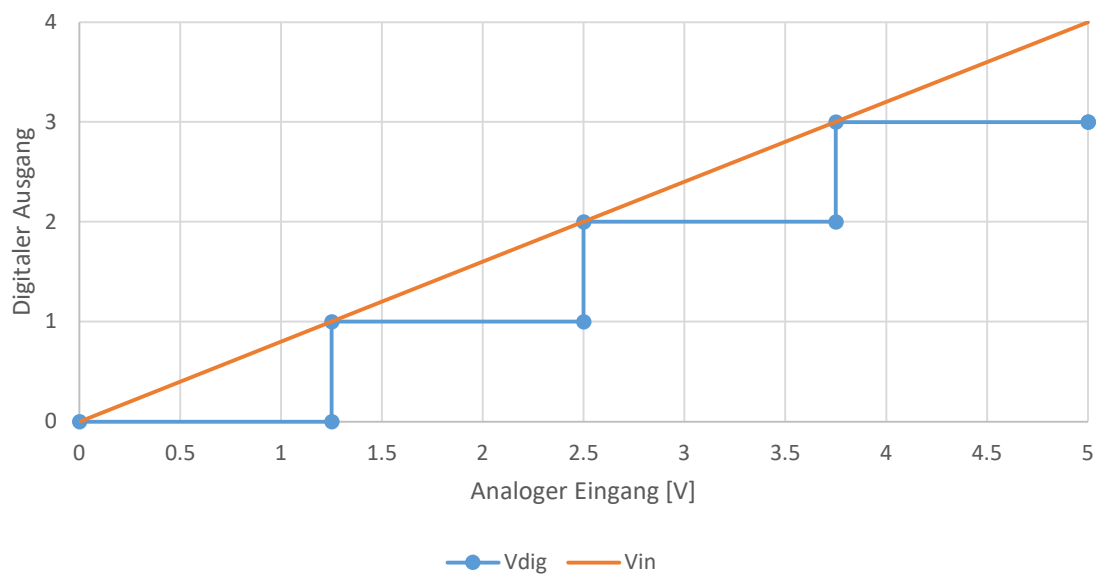


Abbildung 4: Simulationsergebnis, Flash-ADC

Stufensignal des Komparator (ideal)



3.1.5 Berechnung: DNL

$$DNL = \frac{U_{T,Z}}{U_{T,Z,ideal}} = \frac{U_{T,Z}}{Z * U_{LSB}} = \dots$$

3.1.6 Erkenntnis / Schlussfolgerung

Die Dimensionierung der Schaltung ist sehr trivial, wobei einige Besonderheiten beachtet werden müssen. Da hier LEDs als Ausgang verwendet werden, brauchen die dazugehörigen Ausgangs-Pull-Up-Widerstände einen geringen Widerstandswert, damit der von den Leuchtdioden benötigte Strom fließen kann.

Die Widerstandswerte von R1-R4 wurden leicht verändert, sodass reale Werte von $10k\Omega \pm 5\%$ vorhanden sind. Dies wirkt sich auf die realen $U_{T,Z}$ Spannungen aus, welche ideal $n * U_{LSB}$ betragen.

Diese realen Spannungen können in Abb. 4 betrachtet werden. Zu sehen ist ebenfalls, dass die einzelnen „Stufen“ eine sehr flache Anstiegszeit besitzen. Des Weiteren ist die Minimalspannung beim digitalen Zustand 0 nicht gleich 0V, sondern bei einigen 100mV. Dies ist durch die „Low Level Output Voltage“ des LM339 zu begründen, welche bis zu 700mV betragen kann.

Im Vergleich dazu ist unter Abb. 3 das Stufensignal des idealen 2-Bit Flash-ADC dargestellt.

Dadurch kann man die differentielle Nichtlinearität (DNL) berechnen, welche den relativen Unterschied des realen und idealen $U_{T,Z}$ angibt.

3.2 Digitaler Decoder

3.2.1 Beschreibung des Messvorgangs

Nun soll die analoge Auswertschaltung aus Übung 1 durch eine digitale Variante ersetzt werden, hierfür werden ausschließlich NAND-Gatter verwendet.

3.2.2 Schaltung

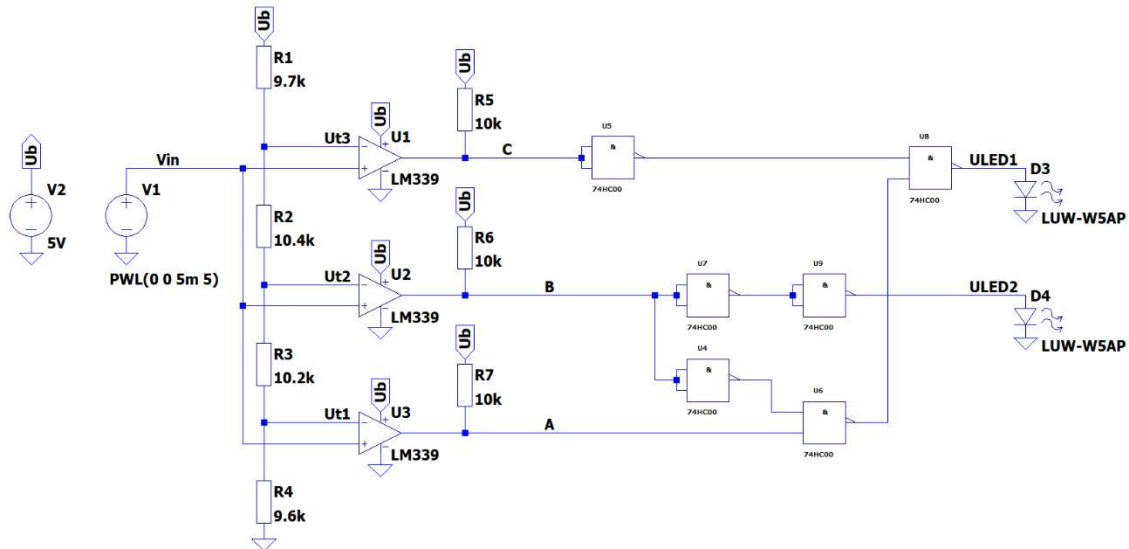


Abbildung 5: Schaltung, Flash-ADC mit digitaler Auswertung

3.2.3 Dimensionierung

C	B	A	L ₂	L ₁
0	0	0	0	0
0	0	1	0	1
0	1	0	X	X
0	1	1	1	0
1	0	0	X	X
1	0	1	X	X
1	1	0	X	X
1	1	1	1	1

L₁:

	\bar{A}	A
\bar{C}	0	1
C	X	X
\bar{B}	B	\bar{B}

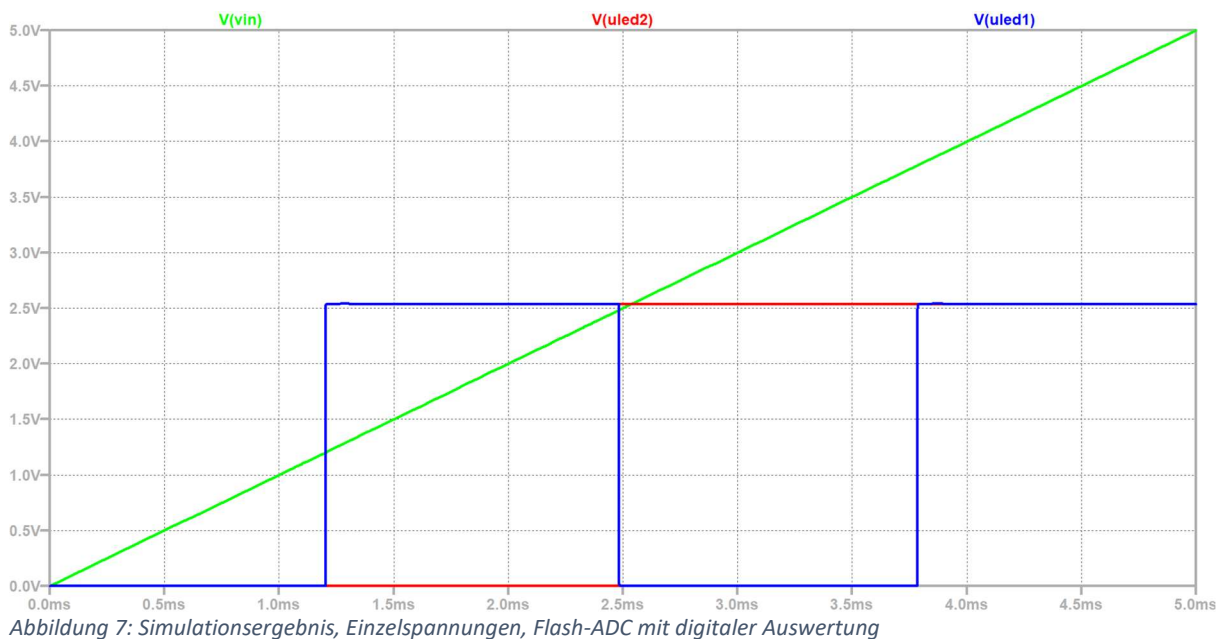
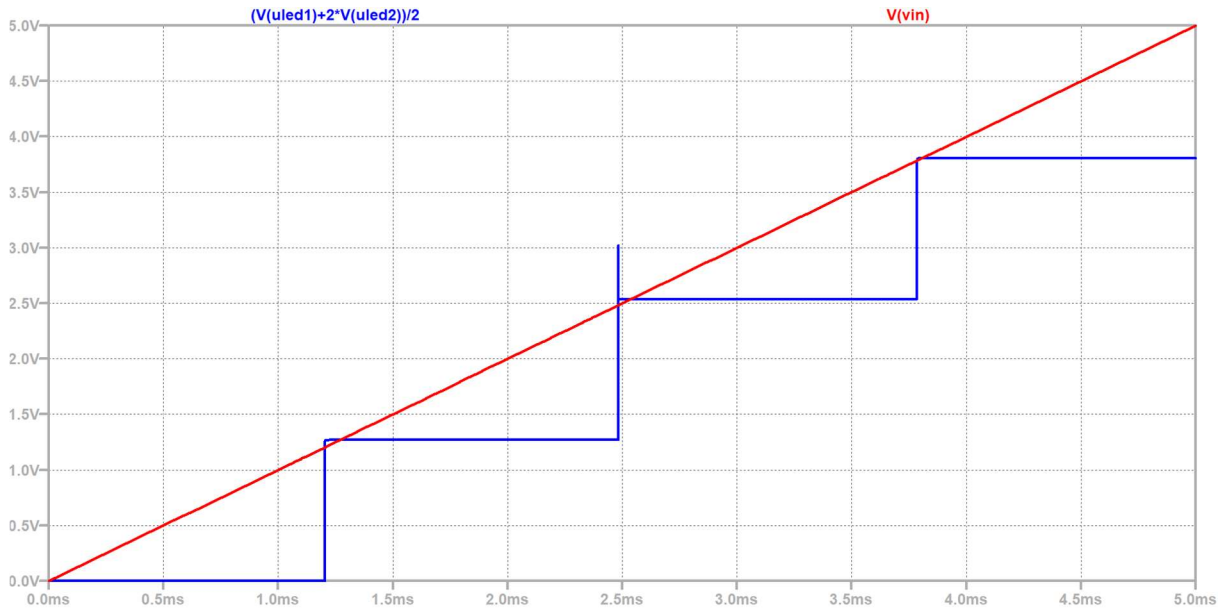
$$L_1 = \overline{C \vee A \wedge \bar{B}}$$

L₂:

	\bar{A}	A
\bar{C}	0	1
C	X	X
\bar{B}	B	\bar{B}

$$L_2 = B$$

3.2.4 Kennlinie



3.2.5 Erkenntnis / Schlussfolgerung

Bei der Kennlinie in Abb. 6 ist zu erkennen, dass die Stufen wesentlich genauer und steiler sind, sowie die nicht mehr vorhandene *Low Level Output Voltage*, da nur mehr digitale Bausteine verwendet werden.

Die realen Schwellspannungen $U_{T,Z}$ sind weiterhin bei den in der ersten Übung gemessenen Werte, da nur die Auswertschaltung abgeändert wurde. Der Impuls bei der zweiten Zustandsänderung tritt auf, da sich die digitalen Ausgangsspannungen der Gatter an diesem Punkt überlagern (siehe Abb. 7).

Unterschrift: Leon Ablinger

<u>Datum:</u>	<u>Note:</u>	<u>Punkte:</u>	<u>Unterschrift:</u>
----------------------	---------------------	-----------------------	-----------------------------