

Höhere Technische Bundeslehranstalt
Salzburg

Abteilung für Elektronik

Übungen im
Laboratorium für Elektronik

Protokoll
für die Übung Nr. 03

Gegenstand der Übung

Wienbrücke mit JFET

Name: Leon Ablinger

Jahrgang: 4AHEL

Gruppe Nr.: A1

Übung am: 07.10.2020

Anwesend: Leon Ablinger

Inhalt

1	Inventarliste	2
2	Einleitung	2
3	Übungsdurchführung	3
3.1	Widerstandsmessung des FETs	3
3.1.1	Beschreibung des Messvorgangs	3
3.1.2	Schaltung	3
3.1.3	Berechnung	3
3.1.4	Tabelle	4
3.1.5	Kennlinie	4
3.1.6	Erkenntnis / Schlussfolgerung	4
3.2	Oszillation – ohne FET	5
3.2.1	Beschreibung des Messvorgangs	5
3.2.2	Schaltung	5
3.2.3	Dimensionierung	5
3.2.4	Oszillogramme	6
3.2.5	Erkenntnis / Schlussfolgerung	6
3.3	Oszillation – mit FET	7
3.3.1	Beschreibung des Messvorgangs	7
3.3.2	Schaltung	7
3.3.3	Oszillogramme	7
3.3.4	Erkenntnis / Schlussfolgerung	8

1 Inventarliste

Gerätebezeichnung	Inventarnummer	Verwendung
DC Power Supply	Messplatz 1/6	Spannungsversorgung
Unitest Hexagon 710	013340980	Spannungsmessung
Unitest Hexagon 710	011130503	Spannungsmessung

2 Einleitung

Das Ziel der Übung ist, ein vertieftes Verständnis für die Wienbrücke und das Verhalten eines FETs als spannungsgesteuerten Widerstand zu entwickeln.

3 Übungsdurchführung

3.1 Widerstandsmessung des FETs

3.1.1 Beschreibung des Messvorgangs

In dieser Übung soll die Widerstandskennlinie des FETs dokumentiert werden. Dafür werden zwei Spannungsmessungen durchgeführt. Der Spannungsabfall am Vorwiderstand R_V und jener zwischen Drain und Source des FETs.

3.1.2 Schaltung

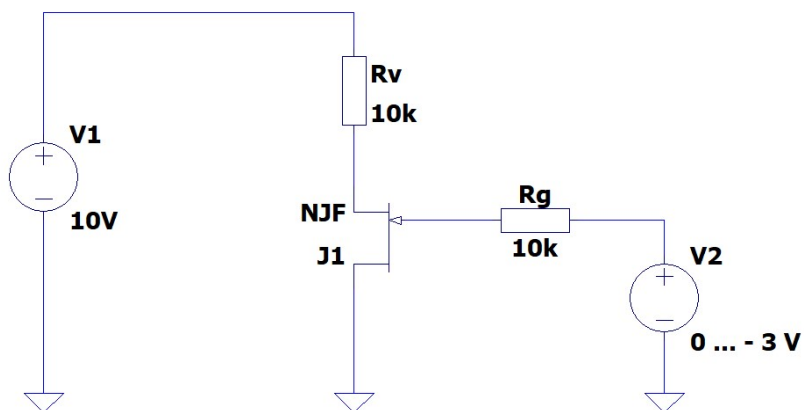


Abbildung 1: Schaltungsaufbau, Widerstandsmessung des FETs

3.1.3 Berechnung

$$R_{DS} = \frac{U_{DS}}{I_D}$$

$$I_D = \frac{U_V}{R_V}$$

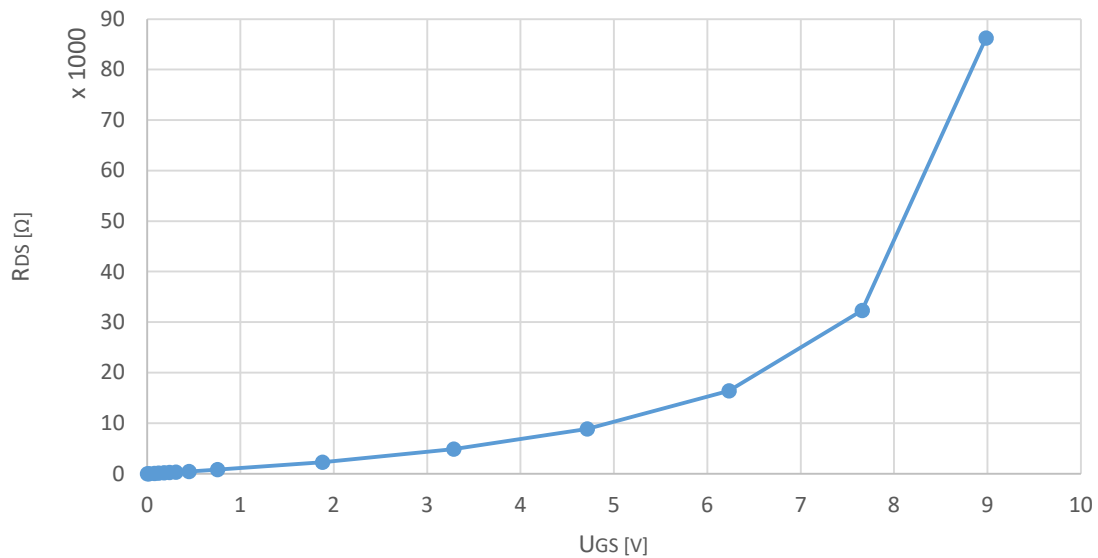
3.1.4 Tabelle

U_{DS} V	U_V V	R_V Ω	U_G V	I_D uA	R_{DS} Ω
8,982	1,042	10000	0,08	104,2	86199,62
7,656	2,371	10000	1,50	237,1	32290,17
6,230	3,800	10000	3,01	380,0	16394,74
4,710	5,322	10000	4,51	532,2	8850,06
3,281	6,752	10000	6,03	675,2	4859,30
1,876	8,155	10000	7,53	815,5	2300,43
0,751	9,283	10000	8,99	928,3	809,01
0,447	9,584	10000	9,51	958,4	466,40
0,306	9,726	10000	9,77	972,6	314,62
0,239	9,792	10000	9,88	979,2	244,08
0,179	9,854	10000	10,00	985,4	181,65
0,121	9,912	10000	10,11	991,2	122,07
0,078	9,953	10000	10,19	995,3	78,37
0,019	10,013	10000	10,30	1001,3	18,98
0,000	10,074	10000	10,41	1007,4	0,00

Tabelle 1: Messwerte, Widerstandsmessung des FETs

3.1.5 Kennlinie

Widerstandskennlinie



3.1.6 Erkenntnis / Schlussfolgerung

In der Kennlinie ist zu erkennen, dass der Widerstand unter 3V Gate-Source-Spannung annähernd gleichmäßig ansteigt und anschließend exponentiell wächst.

3.2 Oszillation – ohne FET

3.2.1 Beschreibung des Messvorgangs

Nun soll ein Oszillator mittels Wienbrücke realisiert werden. Hierfür werden nur die beiden Versorgungsleitungen für den OPV benötigt. Anschließend wird der Spannungsverlauf per Oszilloskop zwischen Out und Ground gemessen.

3.2.2 Schaltung

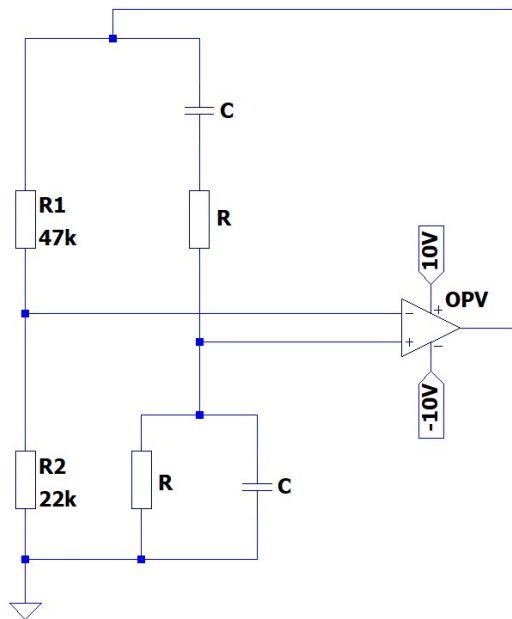


Abbildung 2: Schaltungsaufbau, Oszillation – ohne FET

3.2.3 Dimensionierung

- R und C:

Gegeben: $f = \frac{1}{2\pi \cdot R \cdot C}$, $C = 4,7nF$, $f = 10kHz$

$$R = \frac{1}{2\pi \cdot f \cdot C} = \frac{1}{2\pi \cdot 10kHz \cdot 4,7nF} = 3386 \Omega$$

3.2.4 Oszillogramme

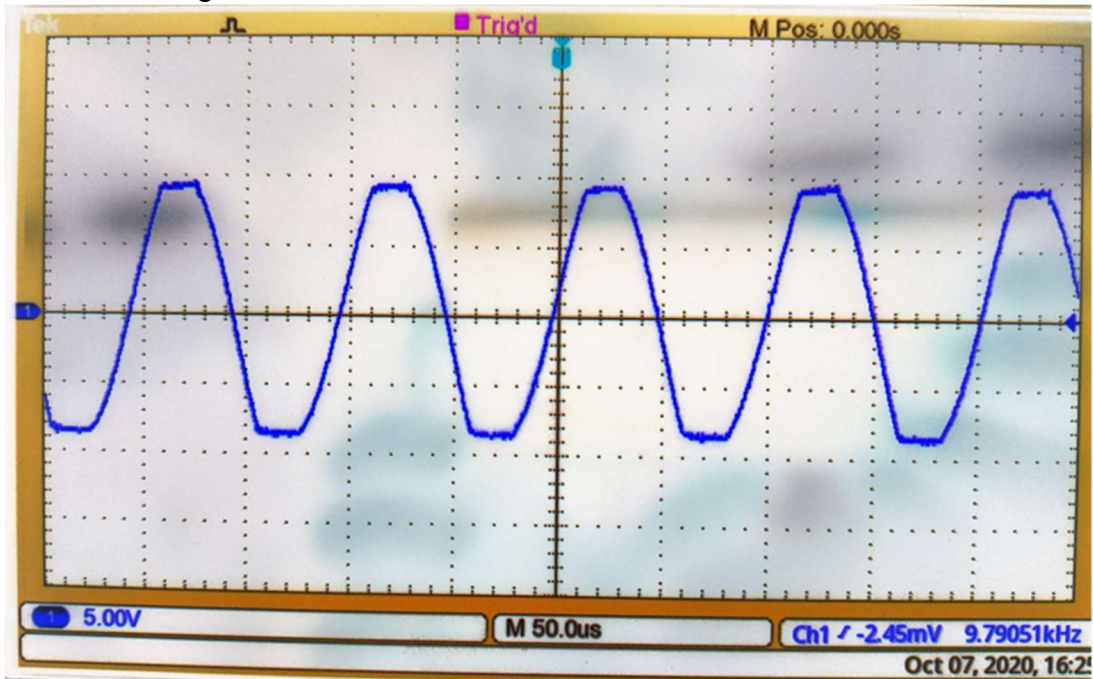


Abbildung 3: Spannungsverlauf, Oszillation – ohne FET

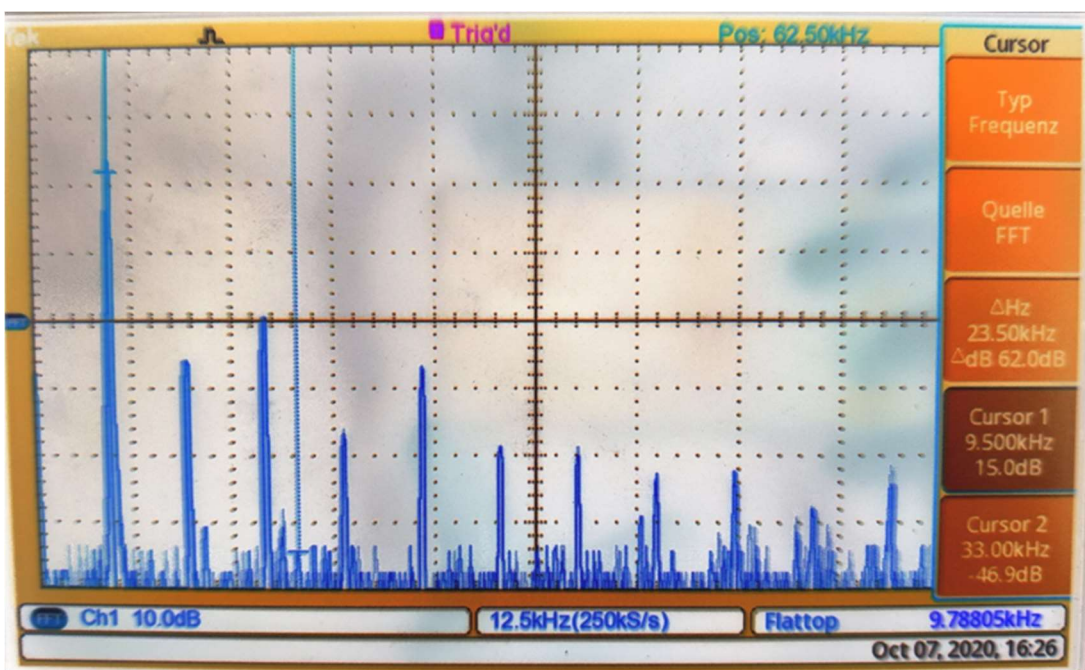


Abbildung 4: Fourier-Transformation, Oszillation – ohne FET

3.2.5 Erkenntnis / Schlussfolgerung

Am Spannungsverlauf, Abbildung 3, ist erkennbar, dass das Ausgangssignal ein unreines Wechselsignal ist, welches in folgender Übung zu einem sauberen Sinus optimiert wird. Des Weiteren kann durch die Fourier-Transformation die Frequenz der Grundwelle, 10kHz, sowie die Oberwellen des Signals ermittelt werden.

3.3 Oszillation – mit FET

3.3.1 Beschreibung des Messvorgangs

Zusätzlich zur bereits aufgebauten und dimensionierten Wienbrücke wird ein FET als spannungsgesteuerter Widerstand eingeführt und dient dazu, das Ausgangssignal zu einem lupenreinen Sinus zu optimieren.

3.3.2 Schaltung

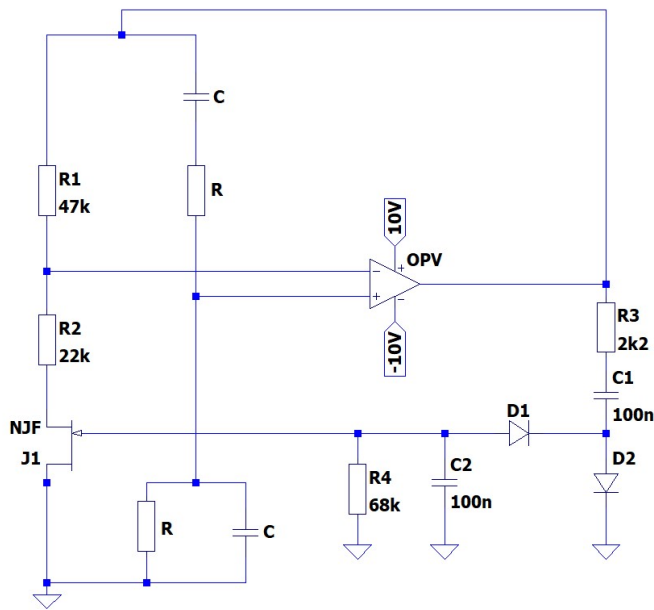


Abbildung 5: Schaltungsaufbau, Oszillation – mit FET

3.3.3 Oszillogramme

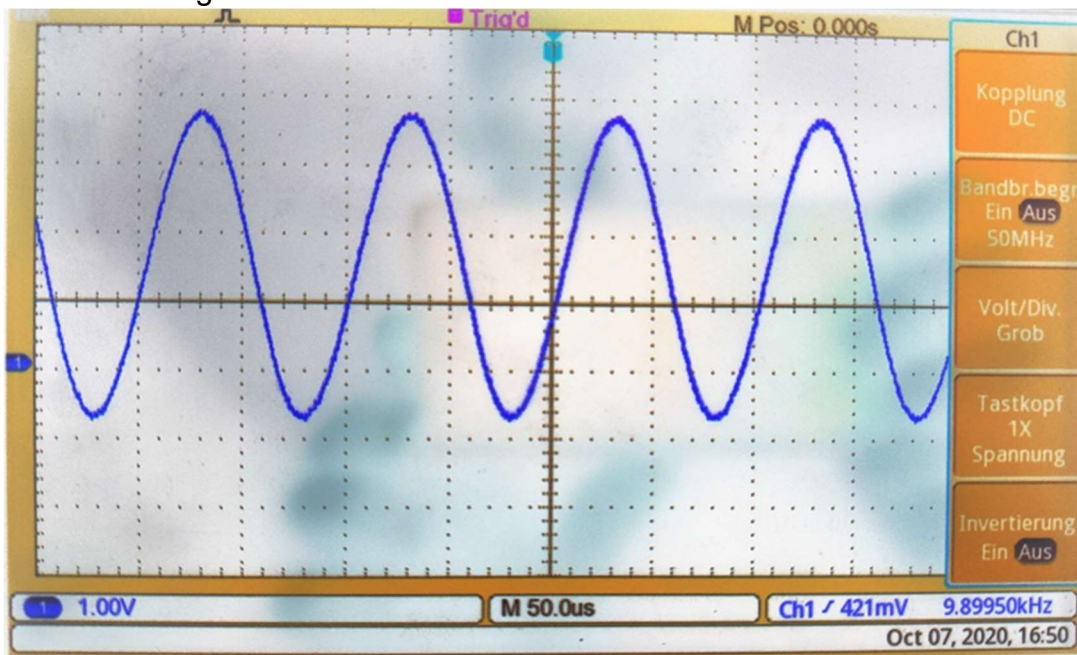


Abbildung 6: Spannungsverlauf, Oszillation – mit FET

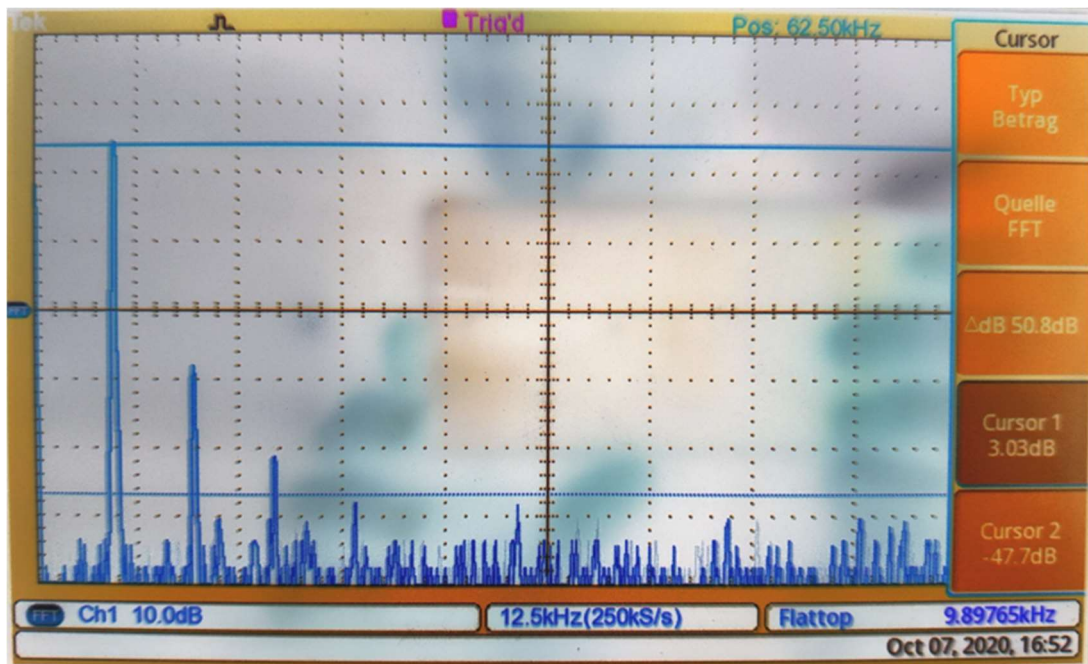


Abbildung 7: Fourier-Transformation, Oszillation – mit FET

3.3.4 Erkenntnis / Schlussfolgerung

Im Vergleich zur vorherigen Übung ist im Spannungsverlauf auslesbar, dass das Ausgangssignal durch den FET, der seinen Widerstand der Schaltung entsprechend anpasst, einem Sinus deutlich ähnlicher ist. Durch die Fourier-Transformation wird erneut die Grundwelle bei 10kHz und die deutlich in der Anzahl und Amplitude verminderten Oberwellen sichtbar.

Unterschrift: _____

<u>Datum:</u>	<u>Note:</u>	<u>Punkte:</u>	<u>Unterschrift:</u>
----------------------	---------------------	-----------------------	-----------------------------