

## Esercitazione 2 – Architettura dei Sistemi di Elaborazione - 19/12/2016

### Circuiti combinatori e sequenziali

1. Si costruisca un circuito multiplexer con 8 dati in input, un output e 3 input di controllo, che sia effettivamente in grado di calcolare il valore di verità di una funzione booleana a *quattro* variabili.  
La funzione da calcolare è la seguente:  $\bar{A} \bar{B} \bar{C} \bar{D} + \bar{A} B \bar{C} D + A \bar{B} \bar{C} \bar{D}$
2. Un chip MSI molto comune è il sommatore a 4 bit. È possibile agganciare quattro di questi chip per ottenere un sommatore a 16 bit? Disegnarlo, se possibile. Quanti pin avrà il nuovo sommatore?
3. Si studi un circuito flip-flop pilotato dal fronte di salita del clock. Lo si modifichi in modo tale che sia pilotato dal fronte di discesa del clock.
4. Si ha una parola a 4 bit, 1100. Utilizzando il codice d'errore basato sulla distanza di Hamming, quanti e quali sono i bit del codice di correzione corrispondente? Quanti sarebbero per una parola a 8 bit?
5. Si scriva in notazione polacca inversa le seguenti espressioni
  - $6*(4-3)$
  - $(7/3)/((1-4)*2)+1$
  - $(5*2+7)-4/2+1$
6. Scrivere le istruzioni Assembly utili per ottimizzare l'utilizzo della CPU per il calcolo della moltiplicazione tra un numero X e un valore  $n$  intero e non negativo.