

Paulo
6º G-1



TÉCNICO
LISBOA

18,3

INSTITUTO SUPERIOR TÉCNICO

MEAER

ELETRÓNICA GERAL

Laboratório 2 - Conversor Digital Analógico

Trabalho realizado por:

Alice Lourenço
Diogo Janeiro
Mariana Tavares

Número:

86606
86623
86664

Turno 6^a feira

2019/2020

1 Introdução

Este trabalho laboratorial é realizado no âmbito da cadeira "Eletrônica Geral" e tem como objetivo o estudo de um conversor Digital-Analógico do tipo R-2R utilizando para isso a montagem da figura 1.

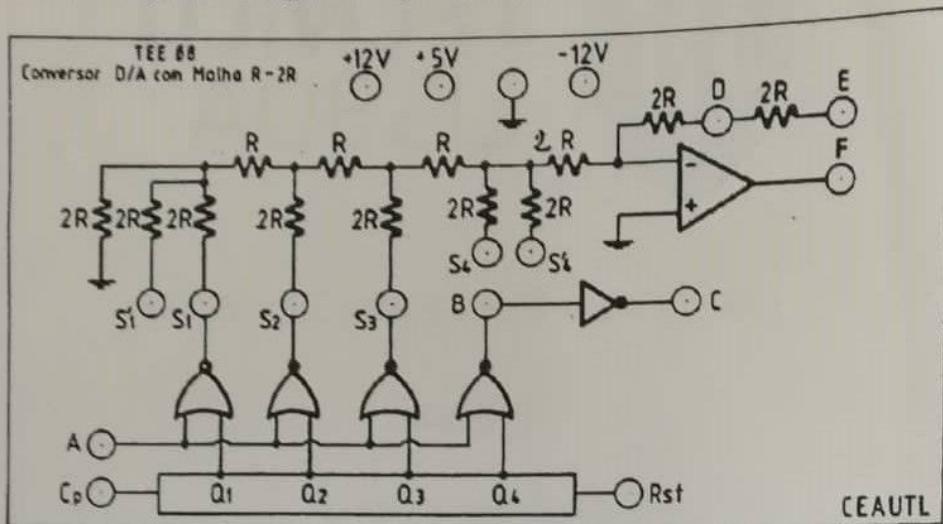


Figura 1: Módulo experimental utilizado durante a sessão laboratorial.

Um conversor Digital-Analógico converte um sinal digital, neste caso o sinal que entra pelos terminais S_n que é fornecido pelo contador, num sinal analógico, neste caso a diferença de potencial à saída do AmpOp, V_0 .

Com a montagem da figura 1 é possível ter várias configurações para o conversor Digital-Analógico, consoante as ligações efetuadas na placa. Assim, ao longo do trabalho, além do estudo da montagem base, analisada na secção 2, foram também estudadas pequenas alterações a essa montagem e feita a sua respetiva análise. Cada montagem diferente corresponde a uma das várias secções em que o trabalho se encontra dividido. Começa-se por estudar a montagem base, em que as resistências de entrada (resistências ligadas a S_n) têm o valor $2R$. Em seguida, estuda-se a influência das resistências de entrada na saída do conversor, alterando apenas um dos valores das resistência de entrada. Nas duas últimas secções calcula-se o tempo de estabelecimento para a situação de entrada que provoca uma maior alteração na saída ("0000" \leftrightarrow "1111") e utiliza-se a passagem "0001" \leftrightarrow "1110", negando a entrada S_4 , para observar a existência de *glitches*.

2 Estudo funcional do conversor D/A

2.1 Análise teórica

A montagem utilizada nesta secção está representada esquematicamente no circuito da figura 2.

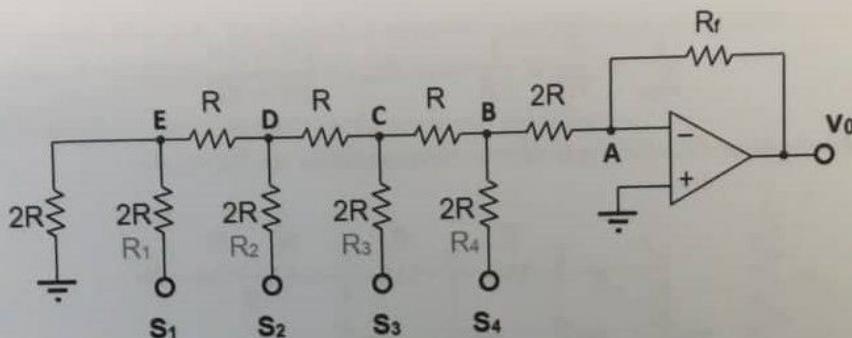


Figura 2: Desenho esquemático do circuito utilizado nesta secção do trabalho laboratorial.

No conversor as entradas S_n vão ter pesos diferentes consoante a posição em que se encontram no circuito uma vez que isso vai fazer com que a corrente que tem origem nessa entrada se divida mais ou menos até chegar à entrada do AmpOp. A corrente que tem origem em S_1 é a corrente que percorre o maior caminho até chegar ao AmpOp, e consequentemente a menor. Quanto menor o caminho percorrido, maior o valor da corrente. Conclui-se assim que ter a entrada S_1 ligada é diferente de ter a S_2 ligada, por exemplo, porque se traduz num valor diferente de corrente que chega ao AmpOp, ou seja, as entradas S_n têm diferentes pesos. Assim, a soma de corrente total (soma das correntes que têm origem nos vários S_n à entrada do AmpOp) vai ser diferente e única para cada conjugação possível de "0" e "1" em S_n (número binário). Como V_0 depende diretamente da soma de corrente total vai ter um valor único consoante as entradas S_n que tiverem ligadas, isto é, será uma combinação linear das mesmas.

Intuitivamente, já se sabe o que acontece mas é possível determinar os valores específicos que V_0 vai ter consoante as entradas que tiverem ligadas.

Começa-se por analisar a relação que existe entre as correntes geradas em cada S_n com a parte dessa corrente que efetivamente chega a A (entrada do AmpOp). Para fazer esta análise utiliza-se o teorema da sobreposição, anulando todas as fontes de tensão à exceção daquela que se está a analisar. Começando por analisar S_1 o circuito a analisar reduz-se ao circuito da imagem 3.

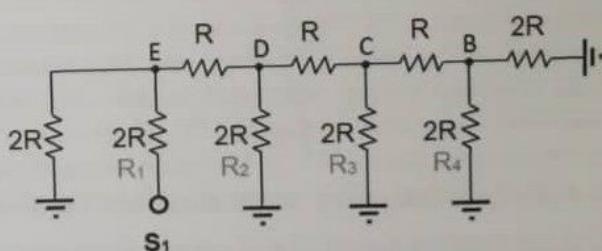


Figura 3: Utilização do teorema da sobreposição para cálculo da corrente em A. Começa-se por analisar a contribuição de S_1 .

Em A existe uma massa virtual uma vez que como o AmpOp tem realimentação da entrada negativa, a diferença de potencial na entrada negativa do AmpOp (u^-) vai ser igual à sua entrada positiva (u^+). Como u^+ está ligado à massa, em u^- há uma massa virtual.

A partir do circuito da figura 3 é possível criar um circuito em que se reduzem as resistências à direita de S_1 a uma única resistência equivalente. Assim, começando da direita para a esquerda, tem-se $R_4=2R$ em paralelo com uma resistência de $2R$, cuja resistência equivalente é uma resistência com valor R:

$$\frac{1}{R_{eq}} = \frac{1}{2R} + \frac{1}{2R} \Leftrightarrow R_{eq} = \frac{2R \times 2R}{2R + 2R} = R$$

Obtém-se deste modo o circuito equivalente representado na figura 4.

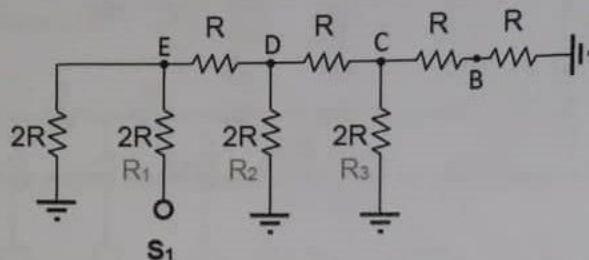


Figura 4: Redução das duas resistências mais à direita da figura 3 a uma resistência equivalente.

Continuando a reduzir as resistências a resistências equivalentes a partir da direita, tem-se agora duas resistências de valor R, em série. O valor da respetiva resistência equivalente corresponde à soma das duas e portanto a 2R. O circuito fica desta forma reduzido a um circuito similar àquele de que tínhamos partido inicialmente (figura 3) só que com menos um ramo. Conclui-se assim que, uma vez que os ramos são todos simétricos, o mesmo vai acontecer para os seguintes dois ramos, ou seja, o valor da resistência equivalente à direita de todos os pontos de interseção de ramos é 2R. Obtém-se assim o seguinte circuito equivalente:

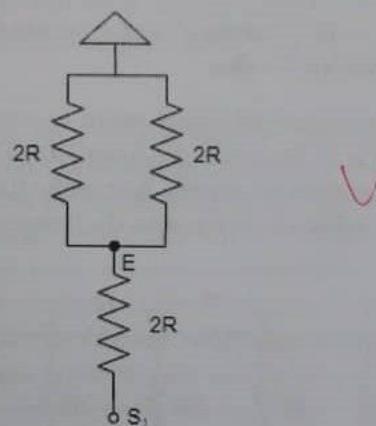


Figura 5: Redução das resistências à direita da figura 3 a uma só equivalente.

Utilizando o circuito da figura 5 consegue-se obter o valor da corrente que sai de S₁ em função da diferença de potencial que existe nesse ponto:

$$I_{S_1} = \frac{V_{S_1}}{2R + 2R//2R} = \frac{V_{S_1}}{3R}$$

O denominador corresponde à resistência equivalente do circuito da figura 5 e no qual $2R//2R = R$, como calculado anteriormente.

I_{S₁} é a corrente gerada em S₁ mas nem toda esta corrente chega efetivamente a A. O próximo passo é calcular que parte desta corrente chega a A. O primeiro ponto em que a corrente se divide (e que temos um

divisor de tensão) é o ponto E e pela imagem 5 é possível perceber que a resistência é igual quer a corrente vá para a direita ou para a esquerda.

Um divisor de corrente é caracterizado pela seguinte relação:

$$I_1 = \frac{R_2}{R_1 + R_2} I$$

✓

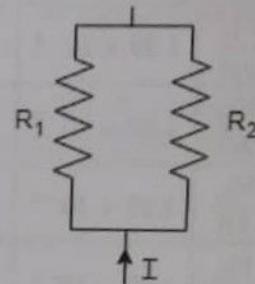


Figura 6: Esquema de um divisor de corrente.

Usando a fórmula do divisor de corrente é intuitivo perceber que a corrente se vai dividir em duas partes iguais. A corrente que segue para o AmpOp é $I_{S_1}/2$.

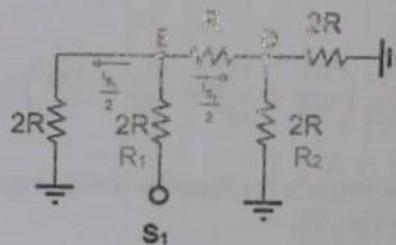


Figura 7: Circuito de ajuda ao cálculo da corrente que tem origem em S_1 que chega ao ponto A.

O próximo ponto em que a corrente se divide é o D. Como já foi analisado anteriormente sabemos que a resistência equivalente ao circuito que está à direita de D (ponto de interseção de dois ramos) é $2R$. A resistência que liga D a S_2 também é $2R$ pelo que volta a aparecer um divisor de corrente em que a resistência é igual nos dois caminhos possíveis. Assim, a corrente volta a dividir-se em metade. A corrente que segue para o AmpOp tem agora o valor de $I_{S_1}/2^2$. O mesmo raciocínio pode ser aplicado a C e B pelo que a corrente originária em S_1 que chega ao AmpOp é $I_{S_1}/2^4$, ou seja, a corrente que teve origem em S_1 a dividir por 2^i , em que n é o número de interseções de ramos que a corrente passa.

Falta agora calcular a contribuição de S_2 , S_3 e S_4 para a corrente em A. No entanto é intuitivo perceber que em cada um destes casos a montagem equivalente vai ser igual à da figura 5 porque os ramos têm todos a mesma configuração de duas resistências de valor $2R$ em paralelo, que se reduzem a uma de valor R , que fica por sua vez em série com uma de valor R dando origem a uma resistência equivalente de valor $2R$.

Deste modo pode-se não só generalizar o valor da corrente que tem origem em S_1 para todos os S_n como a maneira como a corrente se divide quando chega a alguma interseção de dois ramos, isto é, a parte da corrente que tem origem num S_n que chega a A é $I_{S_n}/2^i$. Aplicando estas conclusões a todo o circuito chega-se às seguintes conclusões (I_{S_n} refere-se à corrente que sai de S_n e I_n refere-se à parte dessa corrente que chega ao ponto A):

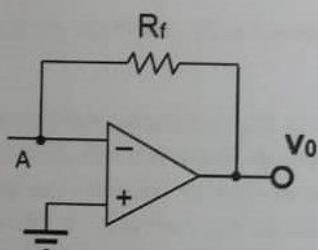
Tabela 1: Cálculo das correntes I_{S_n} e I_n .

n	I_{S_n} (A)		I_n (A)		
	$V_{S_n} = 5V$	$V_{S_n} = 0V$	$V_{S_n} = 5V$	$V_{S_n} = 0V$	
1	$\frac{V_{S_1}}{3R}$	1.39×10^{-4}	0	$\frac{V_{S_1}}{3R \times 2^4}$	8.68×10^{-6}
2	$\frac{V_{S_2}}{3R}$	1.39×10^{-4}	0	$\frac{V_{S_2}}{3R \times 2^3}$	1.74×10^{-5}
3	$\frac{V_{S_3}}{3R}$	1.39×10^{-4}	0	$\frac{V_{S_3}}{3R \times 2^2}$	3.47×10^{-5}
4	$\frac{V_{S_4}}{3R}$	1.39×10^{-4}	0	$\frac{V_{S_4}}{3R \times 2^1}$	6.94×10^{-5}

Aplicando o teorema da sobreposição calcula-se o valor total da corrente que chega ao AmpOp e que corresponde à soma de todos os I_n . De salientar que o valor de V_{S_n} é igual V_{ref} quando o valor lógico de S_n (b_n) é 1, e 0 quando $b_n = 0$, o que permite calcular a corrente em função dos bits do sinal digital que entra no conversor.

$$I_{Total} = I_1 + I_2 + I_3 + I_4 = \frac{1}{3R} \left(\frac{V_{S_1}}{2^4} + \frac{V_{S_2}}{2^3} + \frac{V_{S_3}}{2^2} + \frac{V_{S_4}}{2^1} \right) = \frac{V_{ref}}{3R} \left(\frac{b_1}{2^4} + \frac{b_2}{2^3} + \frac{b_3}{2^2} + \frac{b_4}{2^1} \right) \quad \checkmark$$

Estando na posse das correntes à entrada do AmpOp ~~vai-se~~ agora necessário relacionar essa corrente com o valor da tensão à saída do AmpOp, V_0 .



Para descobrir a relação entre V_0 e I_{Total} (corrente em A) procedeu-se à análise do AmpOp. Como o AmpOp tem uma realimentação negativa tem-se que

$$u^- = u^+ = 0$$

Além disso, como não entra corrente no AmpOp, tem-se que:

$$u^- - V_0 = R_f I_{Total} \iff V_0 = -R_f I_{Total} \quad (1)$$

~~$V_0 (S_i)?$~~

~~expressões?~~

Figura 8: AmpOp utilizado no conversor digital analógico.

É agora possível calcular qual o valor da saída do conversor para todas as combinações possíveis do valor binário de entrada.

$$V_0 = -R_f \frac{V_{ref}}{3R} \left(\frac{b_1}{2^4} + \frac{b_2}{2^3} + \frac{b_3}{2^2} + \frac{b_4}{2^1} \right) \quad \checkmark \quad (2)$$

Esta equação pode ser rescrita da seguinte forma:

$$V_0 = -R_f \frac{V_{ref}}{3R} \left(\frac{b_1}{2^4} + 2^1 \frac{b_2}{2^4} + 2^2 \frac{b_3}{2^4} + 2^3 \frac{b_4}{2^4} \right) \quad \checkmark \quad (3)$$

Torna-se assim intuitivo perceber que as correntes, quando existem (quando o respetivo b_n está ativo), são todas múltiplas da corrente de valor mais baixo. Isto faz com que ao representar a tensão correspondente a todos os números binários que são possíveis de representar com $(b_4b_3b_2b_1)_2$, a diferença de tensão entre dois números seguidos seja sempre um valor fixo e correspondente ao valor de tensão para $(b_4b_3b_2b_1)_2 = 0001$ (valor de tensão em que a corrente total respetiva é só o valor da menor corrente), ou seja, a diferença de tensões entre patamares é -0.208 para $R_f = 2R$ e de -0.417 para $R_f = 4R$.

Simulando a aplicação de um relógio que conte $(Q_4Q_3Q_2Q_1)_2$ de 0 a 15, o valor de $(b_4b_3b_2b_1)_2$ decresce de 15 a 0 (devido à ligação com a porta NOR, estando A inativo). A tabela abaixo encontra-se assim ordenada de acordo com as entradas do sistema ao longo do tempo.

Tabela 2: Cálculo da tensão resultante V_o .

Número representado pelo contador (Q)	b_1	b_2	b_3	b_4	I_{Total}	$\frac{V_o}{R_f = 2R} \text{ (V)}$	$\frac{V_o}{R_f = 4R} \text{ (V)}$
0	1	1	1	1	0.00013018	-3.125	-6.25
1	0	1	1	1	0.0001215	-2.917	-5.833
2	1	0	1	1	0.00011278	-2.708	-5.417
3	0	0	1	1	0.0001041	-2.5	-5.0
4	1	1	0	1	0.00009548	-2.2917	-4.583
5	0	1	0	1	0.0000868	-2.083	-4.167
6	1	0	0	1	0.00007808	-1.875	-3.75
7	0	0	0	1	0.0000694	-1.667	-3.333
8	1	1	1	0	0.00006078	-1.458	-2.917
9	0	1	1	0	0.0000521	-1.25	-2.5
10	1	0	1	0	0.00004338	-1.042	-2.083
11	0	0	1	0	0.0000347	-0.833	-1.667
12	1	1	0	0	0.00002608	-0.625	-1.25
13	0	1	0	0	0.0000174	-0.417	-0.833
14	1	0	0	0	0.00000868	-0.208	-0.417
15	0	0	0	0	0	0	0

Para mais fácil comparação dos resultados foi feita a sua representação gráfica em função do número decimal representado pelo contador $(Q_4Q_3Q_2Q_1)_2$.

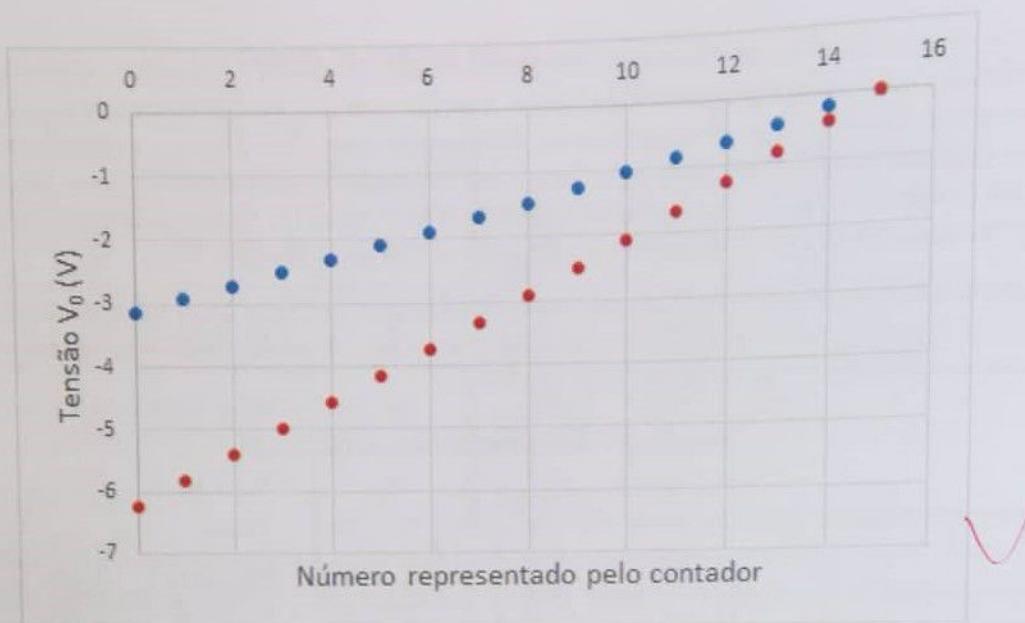


Figura 9: Resultados teóricos para $R_f = 2R$, a azul; e para $R_f = 4R$, a vermelho.

É ainda possível prever qual será a relação entre o V_0 dos dois ensaios. Utilizando a equação 1 e uma vez que a única coisa que se altera de um ensaio para o outro é o valor da resistência R_f tem-se que $V_{0_{4R}} = 2 \times V_{0_{2R}}$. Outra conclusão que também é possível retirar é que a diferença de voltagem entre patamares vai ser o dobro para $R_f=4R$ do que era para $R_f=2R$.

2.2 Trabalho experimental

A montagem do circuito para esta parte da sessão laboratorial é feita a partir do módulo experimental representado na figura 1. De forma a garantir que o sinal digital de entrada é a negação do valor dado pelo contador, A tem que ser ligado à massa (garantindo assim que o valor que passa pelo NOR é o que tem origem no contador). Pretende-se também que a entrada seja fornecida diretamente pelas saídas das quatro gates NOR pelo que B deve ser ligado a S_4 . O contador deve estar a funcionar e portanto o Rst deve estar desativado e portanto ligado à massa. Pretende-se simular o circuito para dois valores de R_f o que implica mudar as ligações do circuito. Ligando D a F, tem-se que $R_f = 2R$ e ligando E a F, tem-se que $R_f = 4R$. Ao clock é aplicada uma onda quadrada positiva, que varia entre 0 e 5V e que tem uma frequência de 100kHz.

Os resultados obtidos no osciloscópio encontram-se representados nas figuras 10 e 11.



Figura 10: Resultados experimentais para $R_f=2R$; onda quadrada aplicada, a verde; V_0 , a amarelo.

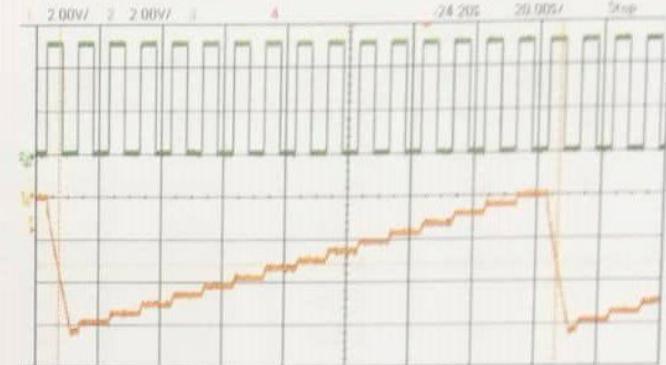


Figura 11: Resultados experimentais para $R_f=4R$ - onda quadrada aplicada, a verde; V_0 , a amarelo.

De salientar que a escala para o sinal de saída do conversor (sinal a verde) apresenta escalas diferentes para cada gráfico.

Usando os dados obtidos a partir do osciloscópio é possível calcular a média da tensão em cada patamar e representar graficamente os valores obtidos para cada valor do contador (figura 12).

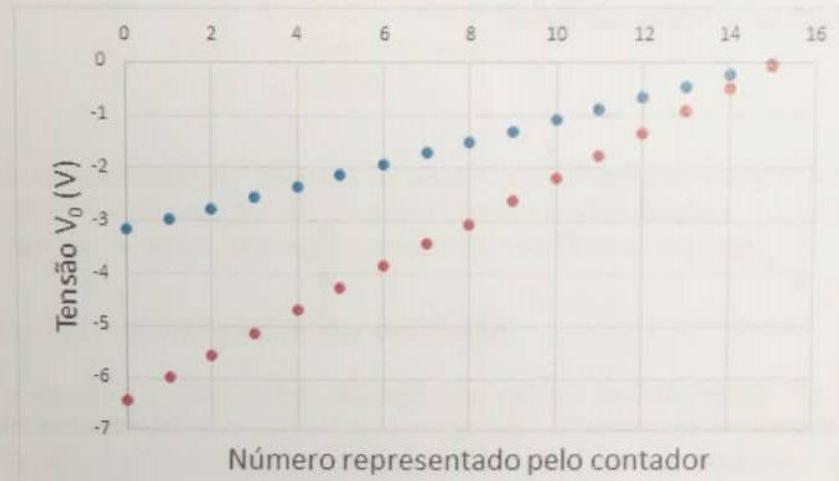


Figura 12: Resultados experimentais para $R_f = 2R$, a azul; e para $R_f = 4R$, a vermelho.

2.3 Comparação de resultados

Na tabela 3 apresenta-se a média dos valores experimentais obtidos assim como o seu respetivo erro (calculado em relação aos valores teóricos da tabela 2). Apresenta-se ainda o rácio entre as voltagens V_0 para os dois casos considerados.

Tabela 3: Valores teóricos e experimentais de V_o e respetivo erro.

Q	V_o (V)		V_{04R}/V_{02R}	Erro ($R_f=2R$)		Erro ($R_f=4R$)	
	$R_f = 2R$	$R_f = 4R$		absoluto (V)	relativo (%)	absoluto (V)	relativo (%)
0	-3.169	-6.433	2.03	-0.044	1.42	-0.183	2.93
1	-2.965	-5.971	2.01	-0.048	1.64	-0.138	2.36
2	-2.761	-5.551	2.01	-0.053	1.95	-0.134	2.47
3	-2.546	-5.125	2.01	-0.046	1.84	-0.125	2.50
4	-2.328	-4.688	2.01	-0.036	1.57	-0.105	2.28
5	-2.121	-4.267	2.01	-0.038	1.82	-0.100	2.41
6	-1.908	-3.844	2.01	-0.033	1.75	-0.094	2.50
7	-1.700	-3.430	2.02	-0.033	1.99	-0.097	2.90
8	-1.516	-3.045	2.01	-0.058	3.94	-0.128	4.41
9	-1.303	-2.618	2.01	-0.053	4.26	-0.118	4.72
10	-1.093	-2.187	2.00	-0.051	4.91	-0.104	4.98
11	-0.882	-1.760	1.99	-0.049	5.88	-0.093	5.60
12	-0.668	-1.342	2.01	-0.043	6.91	-0.092	7.36
13	-0.449	-0.911	2.03	-0.032	7.71	-0.078	9.34
14	-0.244	-0.487	1.99	-0.036	17.15	-0.070	16.79
15	-0.0476	-0.0720	1.51	-0.048	-	-0.072	-

Nas figuras 13 e 14 apresenta-se a representação gráfica dos valores experimentais face aos valores teóricos de modo a facilitar a análise aos dados.

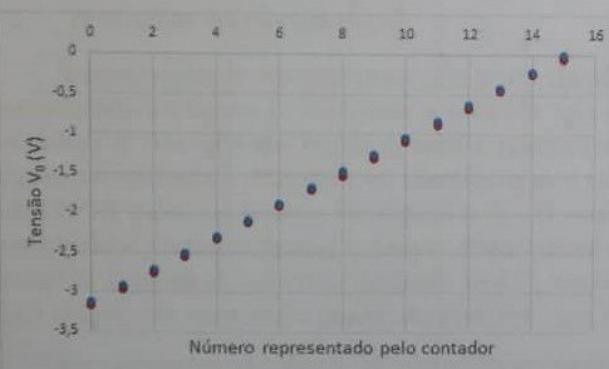


Figura 13: Resultados teóricos (azul) vs experimentais (vermelho) para $R_f=2R$.

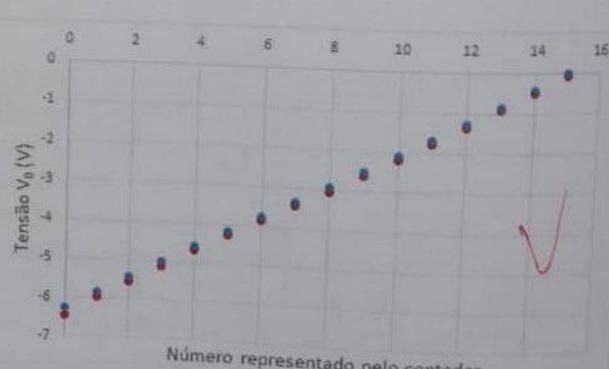


Figura 14: Resultados teóricos (azul) vs experimentais (vermelho) para $R_f=4R$.

Analizando a tabela 3 verifica-se que o erro absoluto é maior para o ensaio com $R_f = 4R$. No entanto, o erro relativo não difere muito entre as duas experiências pelo que se conclui que o erro se manteve aproximadamente constante de um ensaio para o outro. Outro facto visível em ambos os ensaios é que o erro absoluto é sempre negativo, ou seja, o valor experimental é sempre menor do que o valor teórico. Analisando a equação 1 (equação do AmpOp) conclui-se que isto pode ocorrer porque a corrente I_{Total} é superior ao esperado ou o valor de R_f real é superior ao teórico. Se a corrente I_{Total} for superior ao esperado significa que os componentes do circuito não tinham as características consideradas teoricamente o que provocou um erro sistemático. Os maiores erros relativos, para ambos os ensaios, verificam-se para os menores valores de

tensão em módulo. Isto faz sentido uma vez que para estes valores de tensão, a medição é feita como menos exatidão.

Verifica-se ainda que a relação entre o V_0 dos dois ensaios é aproximadamente constante e igual a 2 como previsto teoricamente.

Tabela 4: Cálculo da diferença de tensão experimental entre dois patamares consecutivos de V_0

Q	V ₀ (V)		Diferença entre patamares (V)	
	R _f = 2R	R _f = 4R	R _f = 2R	R _f = 4R
0	-3.169	-6.433	-0.205	-0.462
1	-2.965	-5.971	-0.203	-0.420
2	-2.761	-5.551	-0.215	-0.425
3	-2.546	-5.125	-0.218	-0.437
4	-2.328	-4.688	-0.206	-0.421
5	-2.121	-4.267	-0.214	-0.423
6	-1.908	-3.844	-0.208	-0.414
7	-1.700	-3.430	-0.184	-0.385
8	-1.516	-3.045	-0.213	-0.427
9	-1.303	-2.618	-0.210	-0.431
10	-1.093	-2.187	-0.210	-0.427
11	-0.882	-1.760	-0.214	-0.418
12	-0.668	-1.342	-0.219	-0.431
13	-0.449	-0.911	-0.205	-0.425
14	-0.244	-0.487	-0.196	-0.415
15	-0.0476	-0.0720		

Tal como previsto teoricamente diferença de tensão entre patamares consecutivos é aproximadamente -0.208V para R_f= 2R e -0.417V para R_f=4R. Depois de feita a análise aos dados experimentais este resultado era esperado uma vez que os resultados experimentais são semelhantes aos teóricos.

3 Influência das resistências de entrada

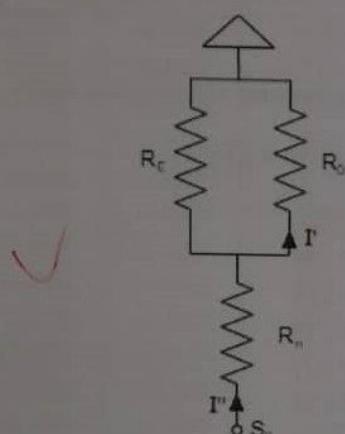
Nesta secção estuda-se a influência da alteração dos valores das resistências R_m nas características do conversor. São efectuados os cálculos teóricos para a alteração de cada uma das resistências individualmente de 2R para R (R_m=R), e procede-se à verificação experimental apenas para m=1 e m=4. Considera-se sempre nesta secção R_f=4R.

3.1 Análise teórica

Da mesma forma que na secção anterior, começa-se por analisar a relação que existe entre as correntes geradas em cada S_n com a parte dessa corrente que efetivamente chega a A (entrada do AmpOp) I_n. Utiliza-se novamente o teorema da sobreposição, anulando todas as fontes de tensão à exceção daquela que se está a analisar.

Para facilitar a análise do circuito, recorre-se à definição de de resistências equivalentes, tal como na secção anterior. Agora estas resistências equivalentes não admitem sempre o valor de 2R, pelo que se definiu uma resistência equivalente à esquerda R_E e uma à direita R_D (figura 15).

Apresentam-se na tabela 3.1 os resultados intermédios dos cálculos efectuados seguindo a notação apresentada na figura 15.



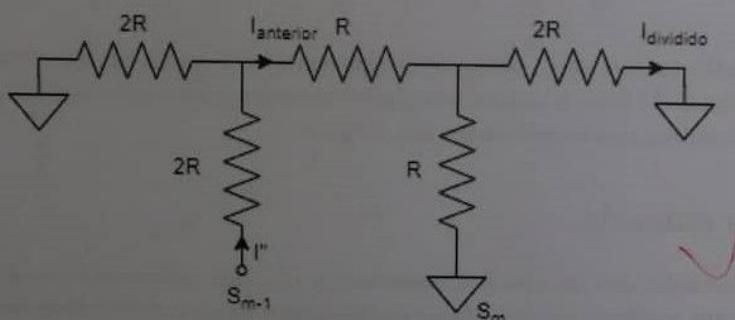
$$I'' = \frac{1}{R_n + R_D // R_E} S_n$$

$$I' = \frac{R_E}{R_E + R_D} I''$$

$$I' = \frac{R_E}{R_E + R_D} \times \frac{1}{R_n + \frac{R_E R_D}{R_E + R_D}} S_n \quad (4)$$

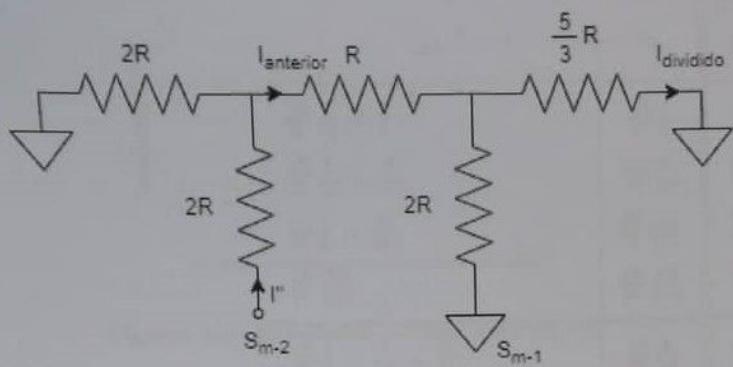
Figura 15: Redução a resistências equivalentes à semelhança da figura 5

Para o cálculo de I_n também já não se aplica a divisão da corrente por dois em todos os nós como na secção anterior. A divisão sucessiva por dois continua a verificar-se sempre que a resistência R_m alterada para R se encontre à esquerda da entrada S_n cuja contribuição I_n se está a analisar, isto é quando $n \geq m$. No entanto, quando $n < m$ é necessário reanalisar as resistências equivalentes.



$$I_{dividido} = \frac{R}{R + 2R} I_{anterior}$$

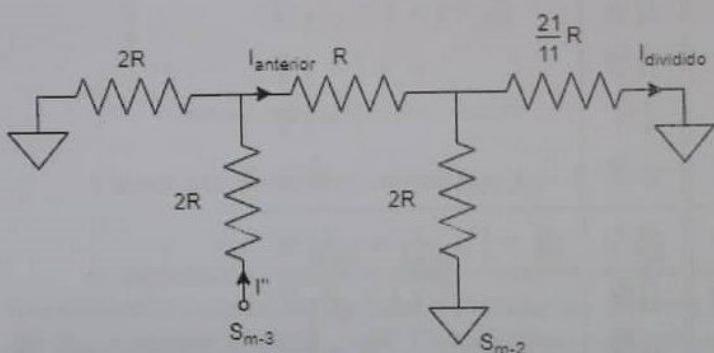
Figura 16: Divisão de corrente no nó da resistência $R_m=R$



$$I_{dividido} = \frac{2R}{2R + \frac{5}{3}R} I_{anterior}$$

✓

Figura 17: Divisão de corrente no nó à esquerda da resistência $R_m=R$



$$I_{dividido} = \frac{2R}{2R + \frac{21}{11}R} I_{anterior}$$

✓

Figura 18: Divisão de corrente dois nós à esquerda da resistência $R_m=R$

Tabela 5: Cálculos intermédios para a contribuição de S_n para I_n nos quatro casos de $R_m = R$.

	R_n	R_E	R_D	I'	I_n
$R_1 = R$	R	2R	2R	$\frac{1}{4} \frac{S_1}{R}$	$\frac{1}{4} \times \frac{1}{2^3} \frac{S_1}{R}$
	2R	$\frac{5}{3}R$	2R	$\frac{5}{32} \frac{S_2}{R}$	$\frac{5}{32} \times \frac{1}{2^2} \frac{S_2}{R}$
	2R	$\frac{21}{11}R$	2R	$\frac{21}{128} \frac{S_3}{R}$	$\frac{21}{128} \times \frac{1}{2} \frac{S_3}{R}$
	2R	$\frac{85}{43}R$	2R	$\frac{85}{512} \frac{S_4}{R}$	$\frac{85}{512} \frac{S_4}{R}$
$R_2 = R$	2R	2R	$\frac{5}{3}R$	$\frac{3}{16} \frac{S_1}{R}$	$\frac{3}{16} \times \frac{1}{2^2} \times \frac{1}{3} \frac{S_1}{R}$
	R	2R	2R	$\frac{1}{4} \frac{S_2}{R}$	$\frac{1}{4} \times \frac{1}{2^2} \frac{S_2}{R}$
	2R	$\frac{5}{3}R$	2R	$\frac{5}{32} \frac{S_3}{R}$	$\frac{5}{32} \times \frac{1}{2} \frac{S_3}{R}$
	2R	$\frac{21}{11}R$	2R	$\frac{21}{128} \frac{S_4}{R}$	$\frac{21}{128} \frac{S_4}{R}$
$R_3 = R$	2R	2R	$\frac{21}{11}R$	$\frac{11}{64} \frac{S_1}{R}$	$\frac{11}{64} \times \frac{1}{2} \times \frac{1}{3} \times \frac{2}{2+\frac{5}{3}} \frac{S_1}{R}$
	2R	2R	$\frac{5}{3}R$	$\frac{3}{16} \frac{S_2}{R}$	$\frac{3}{16} \times \frac{1}{2} \times \frac{1}{3} \frac{S_2}{R}$
	R	2R	2R	$\frac{1}{4} \frac{S_3}{R}$	$\frac{1}{4} \times \frac{1}{2} \frac{S_3}{R}$
	2R	$\frac{5}{3}R$	2R	$\frac{5}{32} \frac{S_4}{R}$	$\frac{5}{32} \frac{S_4}{R}$
$R_4 = R$	2R	2R	$\frac{85}{43}R$	$\frac{43}{256} \frac{S_1}{R}$	$\frac{43}{256} \times \frac{1}{3} \times \frac{2}{2+\frac{5}{3}} \times \frac{2}{2+\frac{21}{11}} \frac{S_1}{R}$
	2R	2R	$\frac{21}{11}R$	$\frac{11}{64} \frac{S_2}{R}$	$\frac{11}{64} \times \frac{1}{3} \times \frac{2}{2+\frac{5}{3}} \frac{S_2}{R}$
	2R	2R	$\frac{5}{3}R$	$\frac{3}{16} \frac{S_3}{R}$	$\frac{3}{16} \times \frac{1}{3} \frac{S_3}{R}$
	R	2R	2R	$\frac{1}{4} \frac{S_4}{R}$	$\frac{1}{4} \frac{S_4}{R}$

Aplica-se agora a mesma expressão para converter a corrente à entrada do diodo para a tensão V_0 (1), obtendo-se $V_0 = -4R(I_1 + I_2 + I_3 + I_4)$:

- para $R_1 = R$: $V_0 = -(\frac{1}{8}S_1 + \frac{5}{32}S_2 + \frac{21}{64}S_3 + \frac{85}{128}S_4)$
- para $R_2 = R$: $V_0 = -(\frac{1}{16}S_1 + \frac{1}{4}S_2 + \frac{5}{16}S_3 + \frac{21}{32}S_4)$
- para $R_3 = R$: $V_0 = -(\frac{1}{16}S_1 + \frac{1}{8}S_2 + \frac{1}{2}S_3 + \frac{5}{8}S_4)$
- para $R_4 = R$: $V_0 = -(\frac{1}{16}S_1 + \frac{1}{8}S_2 + \frac{1}{4}S_3 + S_4)$

Simulando a aplicação de um contador de forma a incrementar o número representado por $(Q_4Q_3Q_2Q_1)_2$ de 0 a 15, tal como na secção anterior, verifica-se teoricamente a seguinte resposta do conversor:



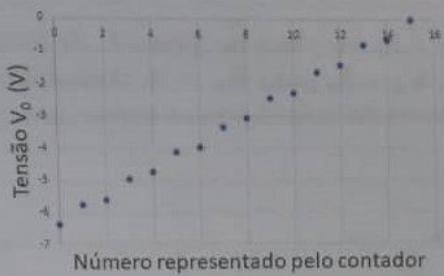


Figura 19: Resultados teóricos para $R_1=R$

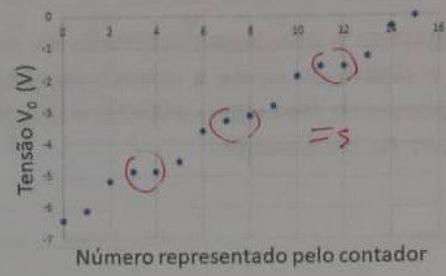


Figura 20: Resultados teóricos para $R_2=R$

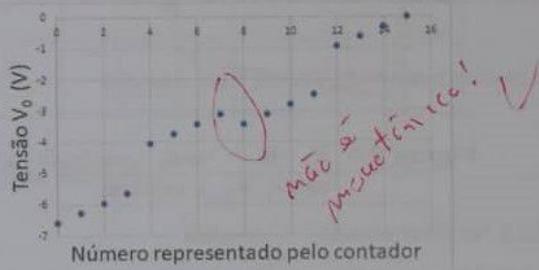


Figura 21: Resultados teóricos para $R_3=R$



Figura 22: Resultados teóricos para $R_4=R$

A apresentação gráfica dos dados teóricos permite assim reconhecer o padrão da influência da alteração das diferentes resistências no valor da tensão V_0 . Através dos cálculos pode observar-se que o peso relativo de S_m é maior para $R_m=R$. Desta forma, a diferença de V_0 entre patamares não é constante como na secção anterior.

Esta característica traduz-se numa maior diferença entre patamares quando o incremento de Q implica que o bit correspondente Q_m é alterado de 0 para 1, o que é visível nos gráficos acima. Por exemplo, para $R_1=R$, este "salto maior" verifica-se sempre que se passa de um número par para ímpar ($(\dots 0)_2 \rightarrow (\dots 1)_2$), enquanto para $R_4=R$ apenas na passagem $(0111)_2 \rightarrow (1000)_2$.

Por outro lado, quando o incremento de Q implica que um bit Q_n , $n > m$, passe de 0 para 1, verifica-se o efeito oposto. Por exemplo para $R_2=R$, este "salto menor" verifica-se quando Q_4 passa de 0 para 1, ($7 \rightarrow 8$) e ainda, mais severamente, quando Q_3 passa de 0 para 1, ($3 \rightarrow 4$ e $11 \rightarrow 12$). De notar que apenas no caso da alteração $R_3=R$ se verifica um decréscimo na tensão V_0 , aquando do incremento $(0111)_2 \rightarrow (1000)_2$, por esta mesma razão: ao aumentar o peso de S_3 este ficou tão próximo do peso de S_4 que a soma do peso de S_3 com os restantes menos significativos é superior ao peso de S_4 .

Sabe-se assim que, para que o conversor traduza o número binário Q adequadamente, isto é, associando voltagens V_0 sucessivamente maiores para números crescentes de input, o peso atribuído a S_n terá de ser superior à soma dos pesos atribuídos aos bits menos significativos S_p , $p < n$. Caso contrário, verifica-se um troço decrescente na resposta do conversor D/A ao input de um contador, fazendo com que este não seja monótono. A monotonicidade é assim uma característica fundamental a um conversor D/A, garantida pela correta relação entre as resistências.

Apresentam-se na subsecção 3.3 os resultados de V_0 para $R_1=R$ e $R_4=R$ discriminados para cada valor de $(Q_4 Q_3 Q_2 Q_1)_2$ para efeito de comparação de resultados.

3.2 Trabalho experimental

Repete-se a montagem realizada na secção 2 ligando S'_1 a S_1 na placa da figura 1, de forma a obter $R_1 = R$ e repetindo ainda a mesma montagem ligando agora S'_4 a S_4 para $R_4 = R$. Aplicando a mesma onda quadrada de frequência 100kHz e amplitude 5V ao C_p (clock) do contador para ambas as experiências, observou-se no osciloscópio:

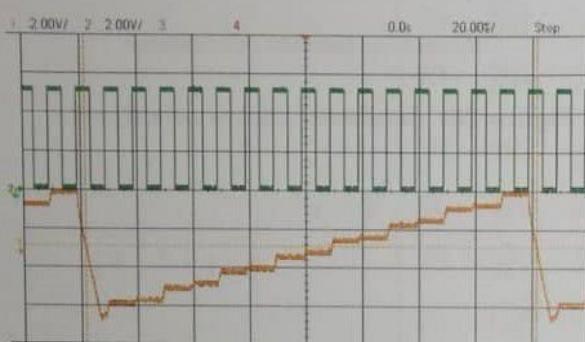


Figura 23: $R_1=R$ - onda quadrada aplicada, a verde; V_0 , a amarelo.

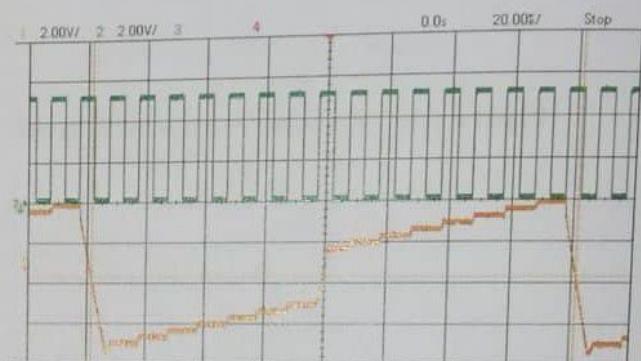


Figura 24: $R_4=R$ - onda quadrada aplicada, a verde; V_g , a amarelo.

Os dados recolhidos foram tratados de forma a obter o valor médio de V_0 em cada patamar e apresentam-se na subsecção 3.3 para efeito de comparação de resultados.

3.3 Comparação de resultados

Montagem $R_1=R$

Tabela 6: Valores teóricos e experimentais de V_0 e respetivo erro.

Q_4	Q_3	Q_2	Q_1	Valor Experimental (V)	Valor Teórico (V)	Erro absoluto (V)	Erro relativo
0	0	0	0	-6.5930	-6.36719	-0.22578	3.546%
0	0	0	1	-5.8693	-5.74219	-0.12716	2.214%
0	0	1	0	-5.7085	-5.58594	-0.1226	2.195%
0	0	1	1	-5.0653	-4.96094	-0.10439	2.104%
0	1	0	0	-4.8241	-4.72656	-0.09756	2.064%
0	1	0	1	-4.2613	-4.10156	-0.15974	3.895%
0	1	1	0	-4.0201	-3.94531	-0.07479	1.896%
0	1	1	1	-3.3769	-3.32031	-0.05657	1.704%
1	0	0	0	-3.2161	-3.04688	-0.1692	5.553%
1	0	0	1	-2.5729	-2.42188	-0.15099	6.234%
1	0	1	0	-2.4121	-2.26563	-0.14643	6.463%
1	0	1	1	-1.7688	-1.64063	-0.12822	7.815%
1	1	0	0	-1.4472	-1.40625	-0.04099	2.915%
1	1	0	1	-0.8844	-0.78125	-0.10317	13.206%
1	1	1	0	-0.7236	-0.625	-0.09862	15.779%
1	1	1	1	-0.0804	0	-0.0804	-

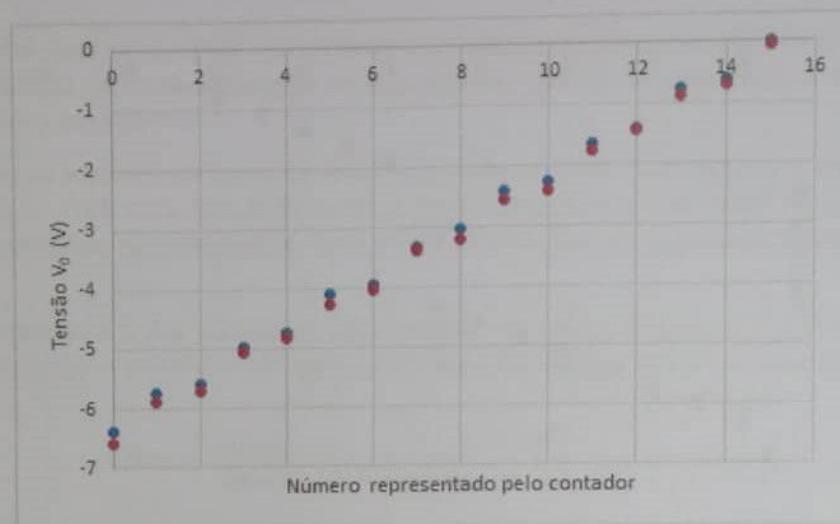


Figura 25: $R_1=R$ - valores experimentais, a vermelho; valores teóricos, a azul.

Montagem $R_4=R$

Tabela 7: Valores teóricos e experimentais de V_o e respetivo erro.

Q_4	Q_3	Q_2	Q_1	Valor Experimental (V)	Valor Teórico (V)	Erro absoluto (V)	Erro relativo
0	0	0	0	-7.3970	-7.1875	-0.20948	2.915%
0	0	0	1	-7.0352	-6.875	-0.16017	2.330%
0	0	1	0	-6.6734	-6.5625	-0.11087	1.689%
0	0	1	1	-6.3518	-6.25	-0.10176	1.628%
0	1	0	0	-6.0301	-5.9375	-0.09265	1.560%
0	1	0	1	-5.7085	-5.625	-0.08354	1.485%
0	1	1	0	-5.3869	-5.3125	-0.07443	1.401%
0	1	1	1	-5.0653	-5	-0.06533	1.307%
1	0	0	0	-2.3317	-2.1875	-0.14416	6.590%
1	0	0	1	-2.0100	-1.875	-0.13505	7.203%
1	0	1	0	-1.6884	-1.5625	-0.12594	8.060%
1	0	1	1	-1.3668	-1.25	-0.11683	9.347%
1	1	0	0	-1.0452	-0.9375	-0.10773	11.491%
1	1	0	1	-0.7236	-0.625	-0.09862	15.779%
1	1	1	0	-0.4020	-0.3125	-0.08951	28.643%
1	1	1	1	-0.0804	0	-0.0804	-

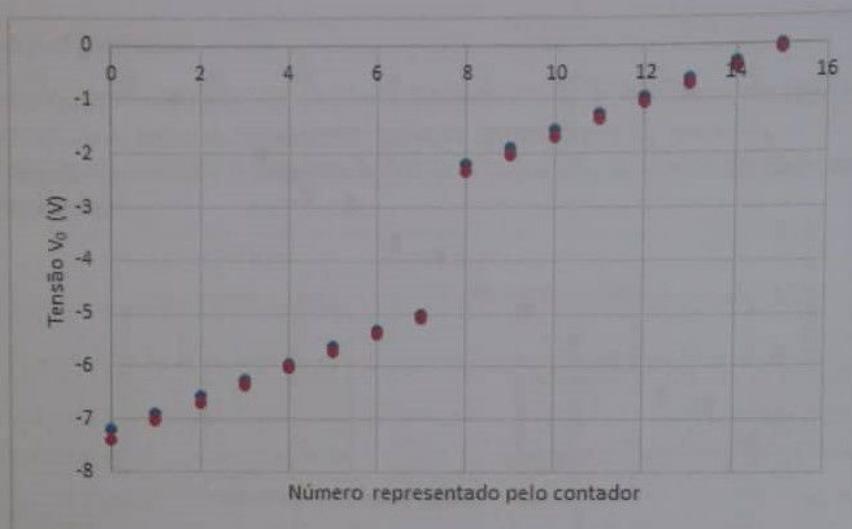


Figura 26: $R_4=R$ - valores experimentais, a vermelho; valores teóricos, a azul.

Os valores experimentais estão de acordo com os previstos teoricamente. Todos os valores experimentais apresentam um valor inferior aos teóricos, pelo que se infere que esta inexatidão se deve a um erro sistemático. O mesmo acontece aos valores experimentais obtidos na secção anterior o que vem corroborar a explicação dada nessa secção de que o erro está relacionado com algo intrínseco ao sistema usado.

Na montagem $R_4=R$, nota-se ainda que o erro absoluto decresce progressivamente no início da contagem (de 0 a 7) e retoma o mesmo comportamento a meio da contagem (de 8 a 15). Este fenómeno deve-se ao facto de o valor real das resistências não ser exactamente o mesmo que o considerado nos cálculos teóricos. Desta forma, o peso relativo das entradas é alterado.

Verifica-se, para ambos os casos que o erro relativo é significativamente maior para valores mais próximos de zero. Assume-se portanto que este erro se deve ao instrumento de medição, o osciloscópio.

4 Tempo de estabelecimento

4.1 Análise teórica

O tempo de estabelecimento (t_s) é o tempo ao fim do qual a resposta se confina dentro de determinada margem em torno do valor final. Este assincronismo entre as entradas e saídas do circuito deve-se à utilização de componentes não ideais.

Para obter o tempo de estabelecimento do conversor A/D utilizado, assume-se que este apenas se deve ao AmpOp que faz parte do circuito. Assim, é necessário relacionar o tempo de estabelecimento do AmpOp com o seu *slew rate*, visto este valor já estar tabelado.

O *slew rate* (SR) é o declive máximo da tensão de saída V_0 , correspondendo à taxa de variação máxima da tensão de saída, é dado pela equação 5.

$$SR = \left. \frac{dV_0}{dt} \right|_{max} \simeq \frac{|\Delta V_0|_{max}}{t_s} \quad (5)$$

Num AmpOp ideal, o valor de *slew rate* seria infinito, no entanto, isto não acontece em componentes reais, pelo que existe um atraso temporal entre as entradas e as saídas, o tempo de estabelecimento.

Segundo a *data sheet* do AmpOP 741, o valor típico deste circuito é de $SR = 0.5V/\mu s$. Com este valor é possível obter o tempo de estabelecimento utilizando a equação 5, se soubermos a variação da tensão de saída máxima imposta ao conversor.

Assume-se que as maiores variações da tensão de saída ocorrem de $S_1S_2S_3S_4 = 0000$ para $S_1S_2S_3S_4 = 1111$ e de $S_1S_2S_3S_4 = 1111$ para $S_1S_2S_3S_4 = 0000$, pois correspondem aos casos em que há uma alteração de todos os bits. Assume-se também que os valores destas variações são iguais em módulo, mudando apenas o sinal algébrico.

Através da equação 2 e dos resultados apresentados na tabela 2, tem-se $V_0[(S_1S_2S_3S_4) = (1111)] = -3.125V$ e $V_0[(S_1S_2S_3S_4) = (0000)] = 0V$, pelo que é possível obter o tempo de estabelecimento:

$$SR \simeq \frac{|\Delta v_0|_{max}}{\Delta t} \Leftrightarrow 0.5 = \frac{0 - (-3.125)}{t_s} \Rightarrow t_s = 6.25\mu s$$

CONFIRMAR VALORES!

4.2 Trabalho experimental

De modo a obter o tempo de estabelecimento experimental, ligou-se o ponto B a S4 e utilizou-se $R_f=2R$, ao *reset* do contador (Rst) foi ligada uma tensão de 5V, acionando assim o estado *reset* com todas as saídas a zero ($Q_1Q_2Q_3Q_4=0000$). Foi aplicada no ponto A uma onda quadrada de 100KHz de frequência e 5V de amplitude.

Neste caso, o sinal de saída do conversor depende unicamente do sinal de entrada A. Como o ponto A está ligado às entradas das portas NOR, se este tiver valor lógico 1, o valor S_n tomará o valor lógico 0. Por outro lado, se A tiver valor lógico 0, o valor S_n tomará o valor negado do Q_n correspondente.

Como o reset foi acionado e $Q_1Q_2Q_3Q_4=0000$, os bits de entrada do conversor tomaram os seguintes valores:

$$\begin{cases} S_1S_2S_3S_4 = 1111, A = 0 \\ S_1S_2S_3S_4 = 0000, A = 1 \end{cases}$$

O sinal de entrada no ponto A, a verde, e o sinal de saída do conversor, a amarelo, foram medidos com o osciloscópio e encontram-se representados na figura 27.

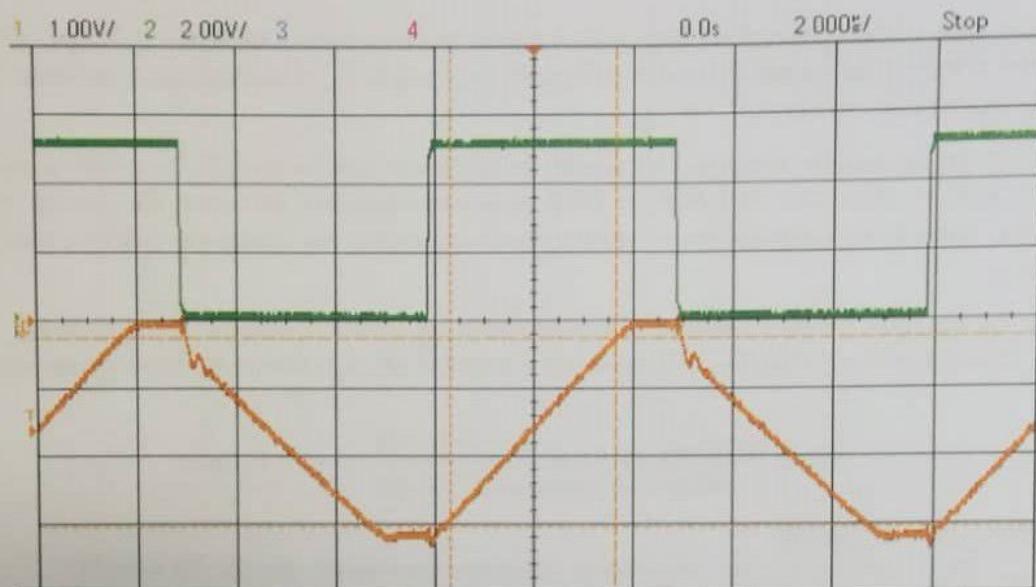


Figura 27: Tensão de entrada no ponto A, a verde; tensão de saída do conversor, a amarelo, para as transições 1111 ↔ 0000.

Com os dados exportados da tensão de saída do conversor, foi possível obter o valor médio de um conjunto de pontos para cada patamar de valores, correspondentes a $V_0[(S_1S_2S_3S_4) = (1111)]$ e $V_0[(S_1S_2S_3S_4) = (0000)]$.

$$V_0[(S_1S_2S_3S_4) = (1111)]_{exp} = -3.20, \quad V_0[(S_1S_2S_3S_4) = (0000)]_{exp} = -0.05$$

Em seguida, fez-se uma regressão linear de forma a obter o valor do *slew rate* experimental. Na figura 28, podem observar-se os pontos experimentais a azul e a reta da regressão linear a vermelho.

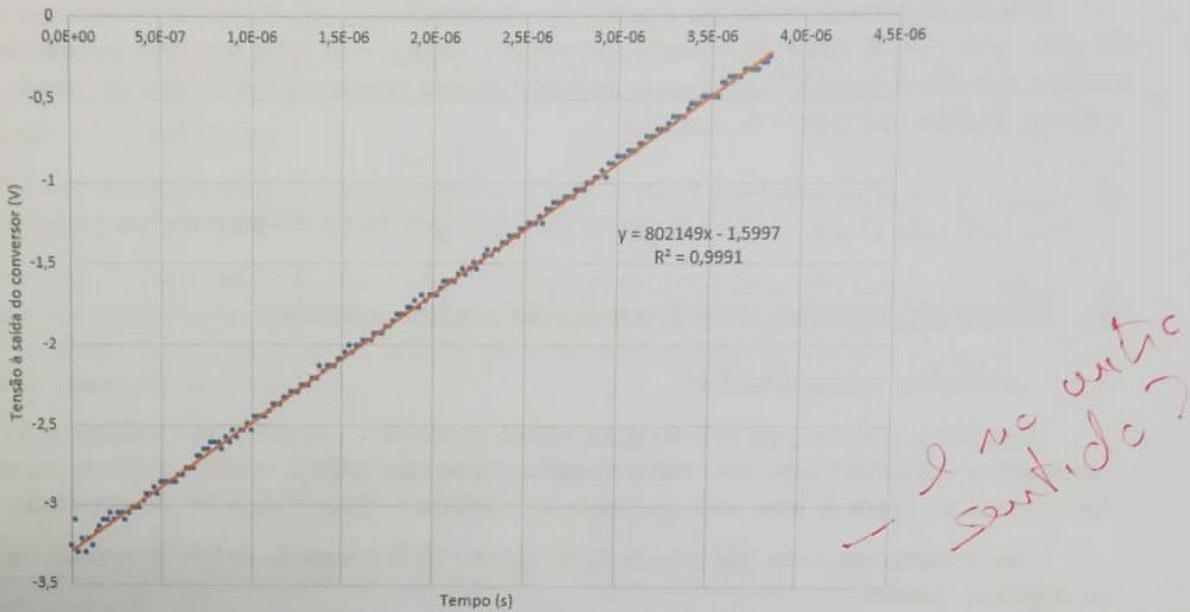


Figura 28: Regressão linear da tensão à saída do Conversor.

Através da variação de tensão máxima experimental e do valor do *slew rate* obtido pelo regressão linear (declive da reta), é então possível determinar o tempo de estabelecimento experimental.

$$(t_s)_{exp} \approx \frac{|\Delta V_0|_{max}}{SR_{exp}} = \frac{-0.05 - (-3.20)}{0.802} \Rightarrow (t_s)_{exp} = 3.93\mu s$$

4.3 Comparação de resultados

Tabela 8: Erros relativos do *slew rate*, tempo de estabelecimento e variação de tensão máxima.

	SR (V/ μ s)	t_s (s)	$ \Delta V_0 _{max}$ (V)
Valor Teórico	0.5	6.25	3.125
Valor Experimental	0.802	3.93	3.15
Erro Relativo (%)	60.40	37.12	0.8

Os resultados obtidos experimentalmente para o *slew rate* e tempo de estabelecimento estão associados a elevados erros relativos, enquanto que o valor da variação de tensão máxima se aproxima bastante do teórico, como se pode constatar na tabela 8.

O erro relativo de 37.12% para o tempo de estabelecimento deve-se ao *slew rate*, uma vez que o erro relativo da variação de tensão é de apenas 0.8% face aos 60.4% do *slew rate*. Esta grande discrepância pode indicar que o valor teórico de SR apresentado na *data sheet* do AmpOp 741 não é realmente 0.5V/ μ s, mas sim um valor mais elevado, o que implicaria um erro relativo menor.

Tendo posto em causa os valores teóricos obtidos, deixa de ser possível tirar conclusões face ao valor do tempo de estabelecimento obtido experimentalmente, no entanto comprava-se que de facto a resposta do circuito às entradas não é algo instantâneo.

? Jodo sen calculado e comparado com o t_s médio da datasheet,
tal como fiz!

Se for o maior que houver problema...

É ainda importante notar que o tempo de estabelecimento experimental é menor que metade do período da onda quadrada do sinal de entrada no ponto A (equação 6), pelo que para frequências mais elevadas, o circuito terá dificuldades a dar resposta, podendo ocorrer uma mudança do sinal de entrada sem ter decorrido o tempo de estabelecimento do AmpOp.

$$T = \frac{1}{f} = \frac{1}{10^5} = 10\mu s \Rightarrow \frac{T}{2} = 5\mu s > 3.93\mu s = (t_s)_{exp} \quad (6)$$

5 Picos de tensão nas transições entre estados

5.1 Trabalho experimental

Ligou-se o inversor à saída B do quarto NOR, juntando o ponto C a S4 e utilizou-se $R_f=2R$. O contador permaneceu em estado reset, com todas as saídas a zero ($Q_1Q_2Q_3Q_4=0000$). Tal como na subsecção anterior, foi aplicada no ponto A uma onda quadrada de 100kHz de frequência e 5V de amplitude.

Tendo então em conta que a saída S_4 do quarto NOR é negada, os bits de entrada do conversor tomam os seguintes valores:

$$\begin{cases} S_1S_2S_3S_4 = 1110, A = 0 \\ S_1S_2S_3S_4 = 0001, A = 1 \end{cases}$$

O sinal de entrada no ponto A, a verde, e o sinal de saída do conversor, a amarelo, foram medidos com o osciloscópio e encontram-se representados na figura 29.

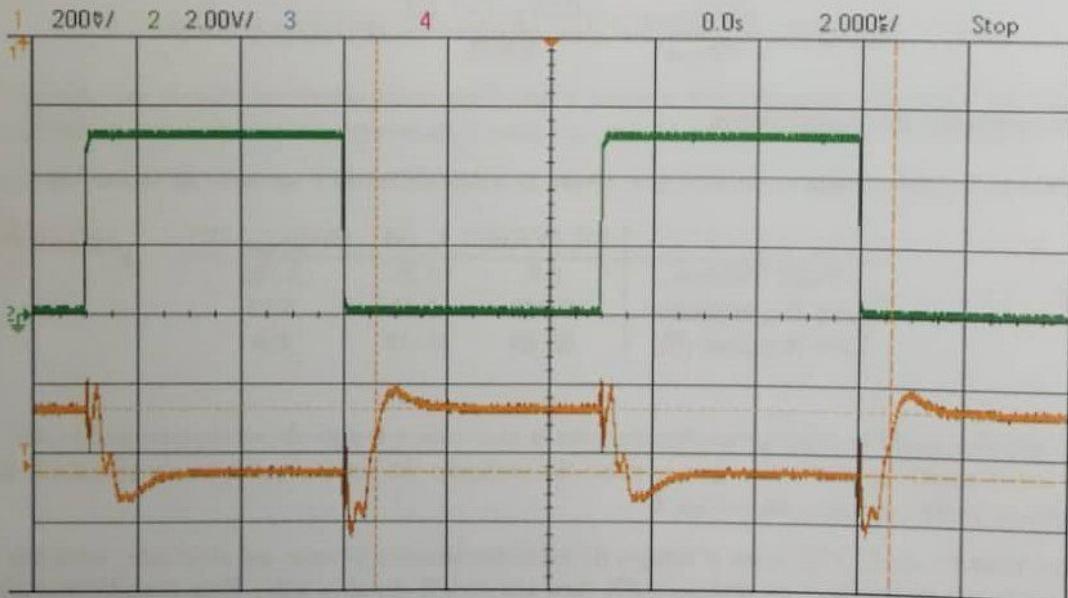


Figura 29: Tensão de entrada no ponto A, a verde; tensão de saída do conversor, a amarelo, para as transições 1110 ↔ 0001.

Na figura 29, é possível identificar 2 patamares distintos, correspondentes aos estados $S_1S_2S_3S_4=1110$ e $S_1S_2S_3S_4=0001$, sendo estes:

$$V_0[(S_1S_2S_3S_4) = (1110)]_{exp} = -1.47, \quad V_0[(S_1S_2S_3S_4) = (0001)]_{exp} = -1.66$$

5.2 Comparação de resultados

Na figura 29, deteta-se a presença de "glitches" na tensão de saída do conversor aquando das transições do sinal de onda quadrada de entrada, fenómeno este que pode ser explicado por dois fatores distintos.

Em primeiro lugar, a introdução de uma porta NOT ao circuito vai criar um atraso no valor de S_4 , face a S_1 , S_2 e S_3 , o que implica a existência de patamares intermédios entre transições. Quando ocorre uma transição do sinal no ponto A, os valores de S_1 , S_2 e S_3 são alterados primeiro que o valor de S_4 , seguindo o seguinte esquema de transições para $S_1S_2S_3S_4$:

$$\begin{cases} 1110 \rightarrow 0000 \rightarrow 0001 \\ 0001 \rightarrow 1111 \rightarrow 1110 \end{cases}$$



Que corresponderia a admitir no input do conversor D/A as seguintes transições, respetivamente:

$$\begin{cases} 8 \rightarrow 15 \rightarrow 7 \\ 7 \rightarrow 0 \rightarrow 8 \end{cases}$$



Desta forma, é justificada a existência de um pico para cima na transição teoricamente descendente de $1110 \rightarrow 0001$ e de um pico para baixo quando $0001 \rightarrow 1110$.

Em segundo lugar, tem-se o efeito das altas frequências sobre as pistas do circuito. A onda quadrada é composta por um conjunto de sinusóides, quando esta transita entre dois valores o efeito das altas frequências é predominante.

No circuito encontram-se várias pistas e entre duas pistas próximas existe uma impedância que pode ser dada por $\frac{1}{wC}$. Assim, para altas frequências, esta impedância é reduzida pelo que elas conseguem transitar entre pistas contíguas, contribuindo para o efeito oscilatório que se pode ver na figura 29.

6 Conclusões

O objetivo deste trabalho, o estudo de um conversor Digital-Analógico do tipo R-2R foi cumprido.

Foi estudada a configuração base havendo duas principais conclusões a ser retiradas: a de que quando o valor das resistências de entrada é $2R$, o valor entre cada patamar possível de V_0 é constante e a de que alterar o valor da resistência R_f de $2R$ para $4R$ ($2 \times 2R$) só faz com que o valor de V_0 também seja multiplicado por 2.

Na segunda secção, conclui-se que o valor das resistências de entrada afetam os pesos das várias entradas, que deixam de estar relacionados entre si como estavam na montagem base, o que faz com que a diferença entre cada patamar não seja constante. Para a montagem em que $R_3=R$ isto traduz-se na não monotonia do conversor, uma característica não desejável num conversor.

Na terceira secção, foi analisado o tempo de estabelecimento do conversor e concluiu-se que este dependia maioritariamente do AmpOp não ideal. Por outro lado, observou-se que o sinal de entrada no conversor é também limitado pelo tempo de estabelecimento. Os erros experimentais nesta secção permitem concluir que existe uma discrepância significativa entre o valor tabelado do *slew rate* na *data sheet* do AmpOp e o valor real.

Na última secção, concluiu-se que a introdução do componente NOT ao circuito criou um atraso indesejado, que por sua vez induziu "glitches" na tensão de saída do conversor.

Os resultados experimentais obtidos foram, em geral, de encontro àquilo que estava previsto teoricamente sendo que as discrepâncias observadas foram devidamente justificadas.