

Leonardo Vecchi Meirelles - 12011 ECP002

Cap 18 - Questão 1)

Páginas são blocos de memória de tamanho fixo usados para dividir o espaço de um endereço lógico de um processo em partes menores e mais gerenciáveis. Os page-frames são blocos de tamanho fixo de memória física que correspondem às páginas no espaço de endereço lógico de um processo.

Quando um processo tenta acessar uma página que não está presente na memória física, ocorre uma falha de página (page fault) e o sistema operacional deve encontrar um page-frame livre para armazenar a página solicitada antes de retomar a execução do processo.

Leonardo Vecchi Meirelles - 12011ECPO02

Cap 18 - Questão 2)

Um endereço virtual é dividido em duas partes: o número da página (page number) e o deslocamento da página (offset).

O page number é usado para determinar a qual página o endereço virtual pertence e o offset é usado para determinar o deslocamento dentro dessa página.

Para determinar o page number, o endereço virtual é dividido em um número de página virtual (VPN) e um offset dentro da página. A VPN é então usada como um índice na tabela de páginas para localizar a entrada da tabela de páginas (PTE) correspondente. O PTE contém o número do quadro de página física (PFN) para a página, bem como vários bits de status que indicam se a página está presente na memória física, se é gravável e se foi acessada ou modificada.

Uma vez obtido o PFN do PTE, o endereço físico é construído concatenando o PFN com o offset da página. O endereço físico resultante é então usado para acessar os dados reais na memória.



Cap 18 - Questão 3)

Uma tabela de página é uma estrutura de dados que mapeia endereços virtuais para endereços físicos. Uma entrada de tabela de página típica contém várias informações, incluindo:

- Valid / Invalid bit: indica se a página está atualmente na memória ou não.
- Physical page frame number (PFN): identifica o local na memória física onde a página está armazenada.
- Protection bits: determinam o direito de acesso da página.
- Dirty bit: indica se a página foi modificada.
- Reference bit: indica se a página foi acessada recentemente.
- Qualquer informação adicional que o sistema operacional requer para seu gerenciamento de memória, como um ponteiro para a próxima tabela de página.

Cap 19 - Questão 1)

Um Translation Lookaside Buffer (TLB) é um cache de hardware usado no processador de um computador para melhorar o desempenho da memória virtual. O TLB é usado para acelerar a conversão de endereço virtual, que é o processo de conversão de um endereço virtual em um endereço físico.

O principal problema que o TLB resolve é a velocidade de acesso à memória. Sem um TLB, a CPU teria que realizar uma varredura completa na tabela de páginas para cada acesso à memória, o que é lento e levaria a uma perda significativa de desempenho. Ao armazenar em cache os entradas da tabela de páginas usados com frequência no TLB, a CPU pode evitar a necessidade de percorrer a tabela de páginas e acessar a memória mais rapidamente. Isso resulta em tradução de memória virtual mais rápida e eficiente.



Leonardo Vecchi Meirelles - 12011 ECP002

Cap. 19 - Questão 2)

O fluxo do algoritmo TLB é o seguinte:

- 1- Quando um endereço virtual é gerado pela CPU, ele é enviado para o TLB.
- 2- O TLB procura o endereço em seu cache para ver se o PTE correspondente está disponível.
- 3- Se o PTE for encontrado, o endereço físico é imediatamente retornado à CPU.
- 4- Se o PTE não for encontrado, o TLB gera uma varredura na tabela de páginas para encontrar o PTE na memória principal.
- 5- Depois que o PTE é encontrado, ele é adicionado ao cache TLB para acesso mais rápido no futuro.
- 6- O endereço físico é então retornado à CPU.

Se o TLB estiver cheio quando um novo PTE for adicionado, o TLB deverá remover um PTE armazenado em cache anteriormente para liberar espaço. A escolha de qual PTE remover é determinada pela política de substituição do TLB.

Leonardo Vecchi Meirelles - 12011ECP002

Cop 19 - Questão 3)

Quando ocorre um TLB miss, a CPU gera uma page fault, que é tratada pelo sistema operacional. O page fault handler executa uma série de operações para localizar a página ausente e adicioná-la ao TLB. Essas operações incluem:

- 1- Verificação da tabela de páginas para determinar se a página solicitada é válida ou não.
- 2- Se a página não for válida, o page fault handler encerra o processo e retorna uma mensagem de erro.
- 3- Se a página for validada, o handler verifica se a página está na memória ou não. Se não estiver, o handler iniciará uma operação de troca de página para trazer a página do disco para a memória.
- 4- Uma vez que a página está na memória, o handler atualiza a entrada da tabela de páginas para indicar que ela está presente na memória.
- 5- O handler então atualiza o TLB com a nova entrada da tabela de páginas para que traduções futuras possam ser feitas mais rapidamente.
- 6- Por fim, o handler retorna o controle para a instrução que causou a TLB miss, que é reiniciada e desta vez concluída com sucesso.



Leonardo Vecchi Meirelles - 12011ECPO02

Cap 19 - Questão 4)

A principal diferença entre os bits invalid na entrada da tabela de páginas e o TLB é que o primeiro indica se a página está presente na memória (caso não esteja, page fault), enquanto o último indica se a entrada TLB é válida ou não, ou seja, se foi preenchida com uma entrada de tabela de página válida. (caso não seja válida, TLB miss)

Leonardo Vecchi Meirelles - 12011ECPO02

Cap 19 - Questão 5)

Em uma troca de contexto, o conteúdo do TLB normalmente é liberado porque o novo processo terá sua própria tabela de páginas, levando a possíveis inconsistências se os mapeamentos antigos ainda estiverem no TLB.

Leonardo Vecchi Meirelles - 12011ECPOO2

Cop 19 - Questão 6)

O conteúdo típico de uma entrada TLB inclui um número de página virtual, um número de página física, alguns bits de permissão, como leitura/gravação/execução, e alguns bits de controle, como valid e dirty bits. Além disso, algumas TLBs podem ter informações adicionais, como protection domains ou cache control bits.