

电工电子实验中心

实验报告

2019 年 10 月 24 日

课程名称:	数字电子技术	实验项目:	组合逻辑电路
姓名:	朱文强	学号:	081730109
班级:	0817301	日期:	10.24
地点:	3313	成绩:	

南京航空航天大学

一. 预习:

- 设计任务:

1. 设计三人表决器电路

要求:

- 1) 使用1片74LS00。

2. 设计一位全加器

要求:

- 1) 使用1片74LS00及1片74LS86。

- 原理及设计方案:

1. 三人表决器电路

- * 逻辑抽象:

用A、B、C分别表示三个人，同意为“1”，不同意为“0”；Y表示表决结果，通过为“1”，不通过为“0”。三个人中有任何两个人同意则表决的结果为通过。

- * 真值表

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

- * 表达式化简

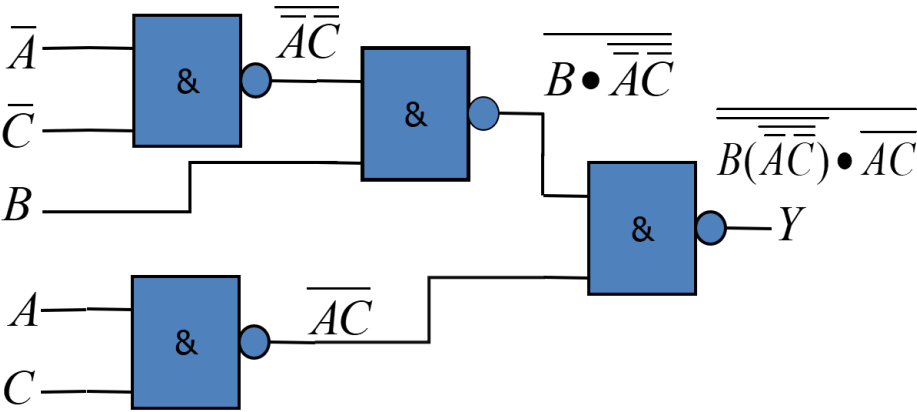
$$\cdot Y = AB + BC + AC$$

$$\cdot Y = B(A + C) + AC$$

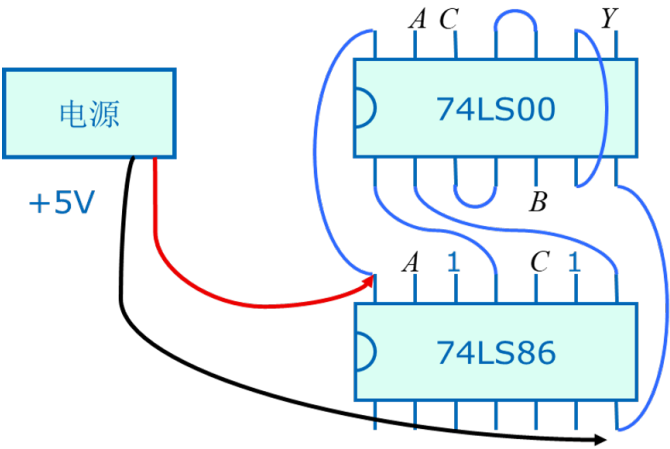
$$\cdot Y = B(\overline{AC}) + AC$$

$$\cdot Y = \overline{\overline{BAC}} \cdot \overline{AC}$$

* 逻辑图



* 芯片连接



2. 一位全加器

* 设计

A、B为要相加的数， C_i 为低位来的进位，S为和， C_o 为进位输出。

* 真值表

A	B	C_i	S	C_o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

* 表达式化简

$$\cdot S = A \oplus B \oplus C_i$$
$$\cdot C_o = AB + BC + AC$$
$$\cdot S = A \oplus B \oplus C_i$$
$$\cdot C_o = \overline{AB} \cdot \overline{(A \oplus B)} \cdot C_i$$

- 计算及仿真：

二. 实验目的：

1. 掌握组合逻辑电路设计，安装，调试的基本方法。
2. 了解组合逻辑电路设计中最小化（集成芯片数量最少）的概念和实现方法。
3. 观察组合逻辑电路中存在的冒险现象。

三. 实验仪器与器件：

- 实验仪器：

双踪示波器	1台
信号发生器	1台
直流稳压电源	1台
万用表	1台

- 实验器件：

74LS00	多片
74LS20	多片
74LS86	1片

四. 实验过程及数据分析：

- 三人表决器

A	B	C	Y(电压))	Y(状态)
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

• 一位加法器

A	B	C_i	S(电压))	S(状态)	C_o (电压)	C_o (状态)
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				