

电工电子实验中心

实验报告

Saturday 9th November, 2019

课程名称:	数字电子技术	实验项目:	数据选择器与译码器的应用
姓名:	朱文强	学号:	081730109
班级:	0817301	日期:	Saturday 9 th November, 2019
地点:	3313	成绩:	

南京航空航天大学

1. 预习:

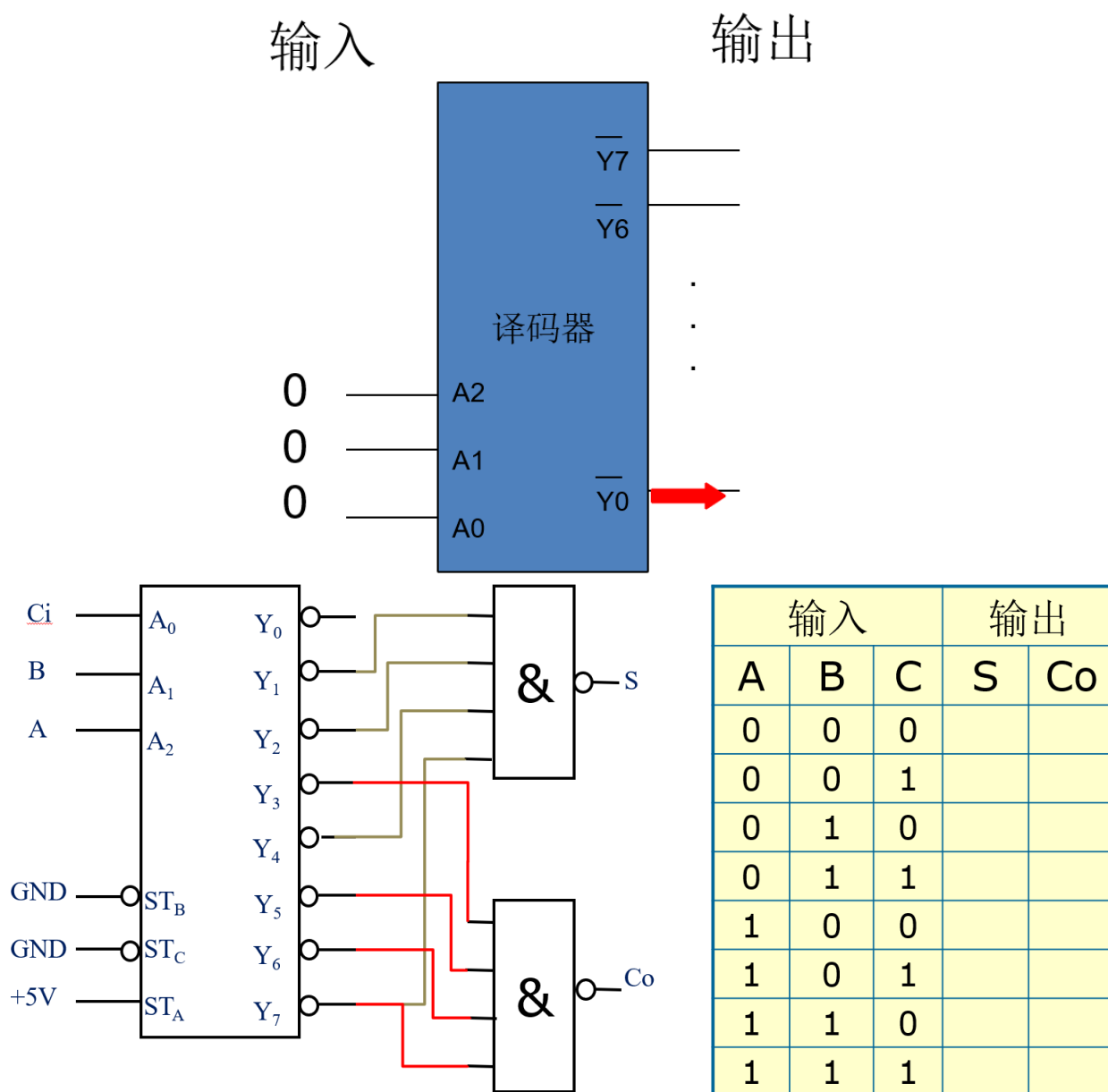
• 设计任务:

1. 芯片的测试。要求:

- 1) 接电源。
- 2) 接使能端。
- 3) 输入管脚选1组数据。
- 4) 测量输出端，看是否正确。

* 对于74LS138，输出应该为低电平，其余输出引脚为高电平。对于74LS153，输出Y=D3，D3悬空，为高电平。

2. 用74LS138和74LS20实现一位全加器



(1) 表达式化简

$$Y = \overline{A_1}\overline{A_0}D_0 + \overline{A_1}A_0D_1 + A_1\overline{A_0}D_2 + A_1A_0D_3$$

$$S = \overline{A}\overline{B}Ci + \overline{A}B\overline{Ci} + A\overline{B}\overline{Ci} + AB\overline{Ci}$$

令: $A_1 = A, A_0 = B, D_0 = Ci, D_1 = \overline{Ci}, D_2 = \overline{Ci}, D_3 = Ci$

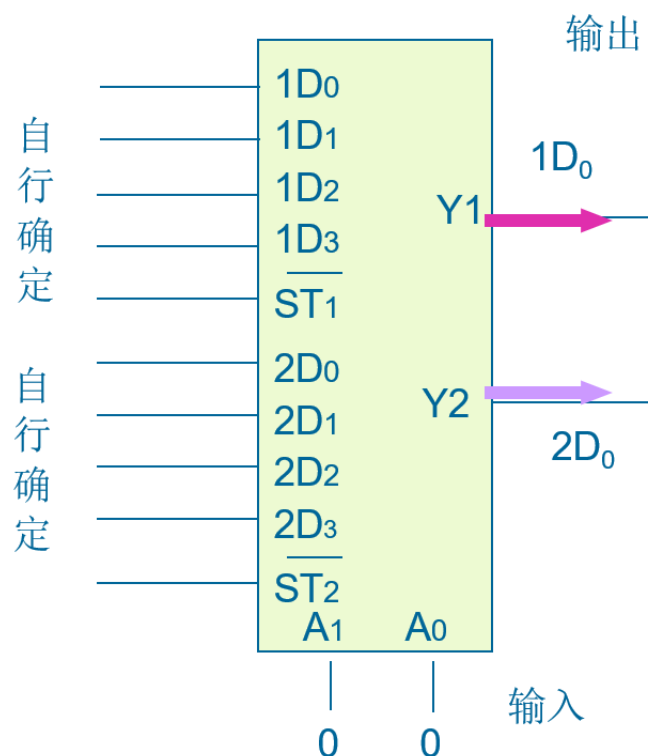
$$Co = \overline{A}\overline{B}Ci + \overline{A}B\overline{Ci} + A\overline{B}\overline{Ci} + AB\overline{Ci}$$

$$Co = \overline{A}\overline{B}0 + \overline{A}B\overline{Ci} + A\overline{B}\overline{Ci} + AB1$$

令: $A_1 = A, A_0 = B, D_0 = 0, D_1 = Ci, D_2 = \overline{Ci}, D_3 = 1$

		Co		E	
x	y	0	1	0	1
0	0	0	Ci	0	Ci
0	1	Ci	1	0	\overline{Ci}
1	0	Ci	1	1	\overline{Ci}
1	1			1	Ci

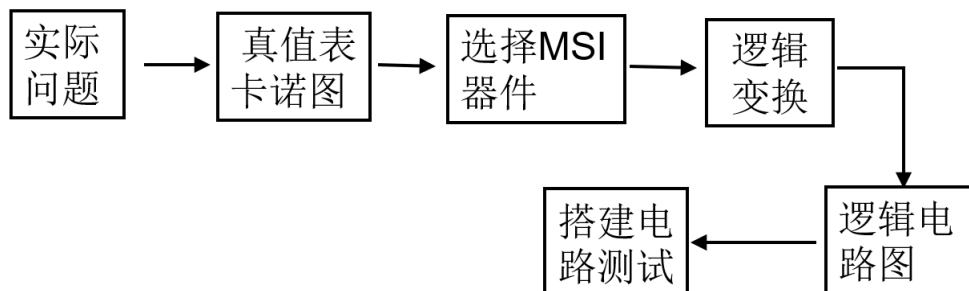
1) 3-8译码器介绍:74LS138



2) 双四输入与非门74LS20

● 原理及设计方案:

1. 用MSI设计组合电路的方法:



2. 中规模组合电路设计特点

中规模组合电路设计和小规模组合电路设计的不同之处在于它一般不必进行太多的化简，所以设计过程简单，且电路中所用器件较少。

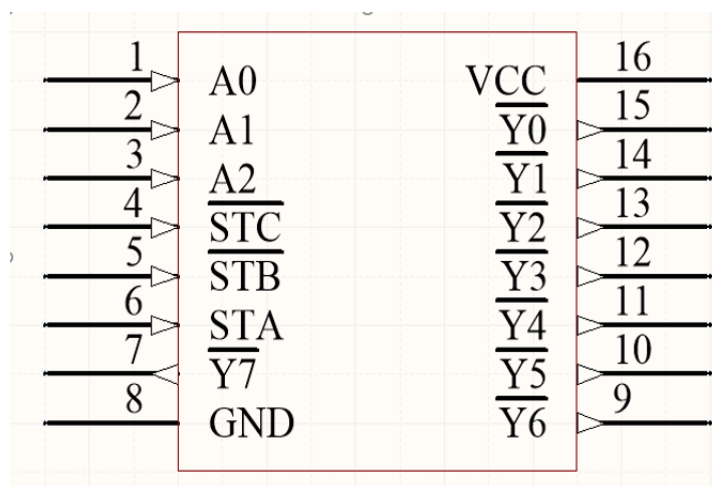
3. 三八译码器

A_{0-2} : 三位二进制输入

\overline{Y}_{0-7} : 8个输出信号端，低电平有效

\overline{STA} , \overline{STB} , \overline{STC} : 输入使能端

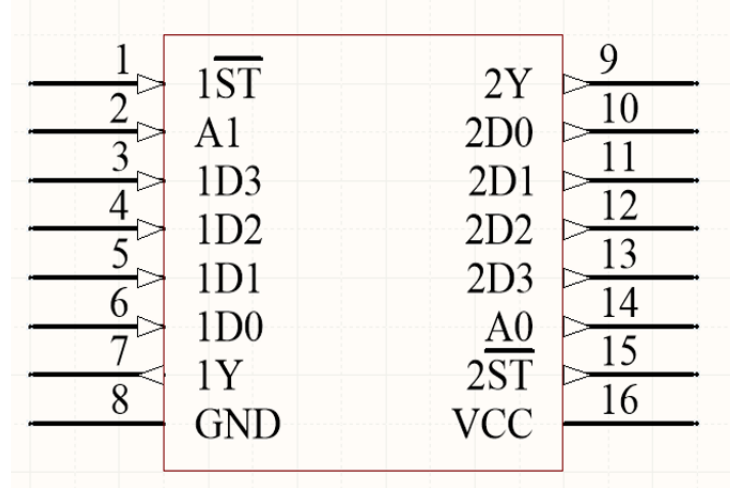
输入					输出							
\overline{STA}	$\overline{STB} + \overline{STC}$	A_2	A_1	A_0	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3	\overline{Y}_4	\overline{Y}_5	\overline{Y}_6	\overline{Y}_7
0	\overline{X}	\overline{X}	\overline{X}	\overline{X}	1	1	1	1	1	1	1	1
\overline{X}	1	\overline{X}	\overline{X}	\overline{X}	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0



4. 数据选择器

D_{0-3} : 数据输入端 A_{0-1} : 地址输入端 \overline{ST} : 数据使能端

选择输入		数据输入				选通输入	输出
A1	A0	D0	D1	D2	D3	ST	Y
0	0	0	X	X	X	0	0
X	X	X	X	X	X	1	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1



● 计算及仿真：

2. 实验目的：

1. 掌握用MSI设计组合逻辑电路的一般方法。
2. 加深对译码器与数据选择器的理解。
3. 了解译码器与数据选择器的应用。

3. 实验过程及数据分析：