

## **Simulador de Paginação de Memória**

Jully Manuele Dias Lima - 10420556

Karina da Cunha Alves - 10420180

Leonardo Silva Moreno Ruiz - 10420477

Marcelo Luis Simone Lucas - 10332213

### **1. Introdução: Contextualização e objetivos do projeto**

Este projeto tem como objetivo simular o gerenciamento de memória utilizando a técnica de paginação, esta técnica permite que a memória física seja alocada de forma não contígua, o que ajuda a eliminar a fragmentação externa. Nesse projeto vamos fazer a tradução de endereços virtuais para endereços físicos, gerenciamento de tabelas de páginas, implementação dos algoritmos de substituição de página: FIFO e LRU, registrar as estatísticas de desempenho, por fim, é possível exibir o estado da memória.

### **2. Descrição da Implementação:**

#### **• Estruturas de dados utilizadas**

As estruturas utilizadas foram:

- Página: guarda informações sobre presença, frame, uso, modificação, etc.
- Processo: contém PID, tamanho, número de páginas e tabela de páginas
- Memória Física: representa os frames e tempos de carga
- Simulador: estrutura geral do sistema com todos os dados e estatísticas

#### **• Algoritmos implementados**

**FIFO (First-In First-Out)** - substitui a página que está há mais tempo na memória.

**LRU (Least Recently Used)** - substitui a página menos recentemente utilizada.

- **Limitações da implementação**

Tivemos problemas com a compilação e usamos o makefile para ajudar a criar o arquivo executável.

### **3. Análise Comparativa dos Algoritmos:**

- **Comparação entre os algoritmos implementados**

Nosso simulador de paginação implementa 2 algoritmos clássicos de substituição de memória, o FIFO que era obrigatório e o LRU, que foi o que escolhemos.

FIFO(First-In First-Out): substitui a página que está há mais tempo na memória.

LRU(Least Recently Used): substitui a página menos recentemente utilizada.

Cada algoritmo possui vantagem e desvantagens dependendo do padrão de acesso à memória dos processos. O FIFO é simples, mas pode causar anomalias. O LRU é mais inteligente, porém exige mais controle.

- **Análise dos resultados obtidos**

Durante a simulação, foram realizados múltiplos acessos aleatórios a processos com tamanhos e quantidades de páginas diferentes. As estatísticas coletadas indicam variações significativas no número de page faults, em determinadas execuções ele apresentou um número maior devido à natureza aleatória dos acessos, o que favorece algoritmos como CLOCK ou RANDOM, que não implementamos.

Prints dos resultados obtidos:

## Algoritmo FIFO:

```
leonardorz@leonardoRz:~$ source env/bin/activat
bash: env/bin/activat: Arquivo ou diretório inexistente
leonardorz@leonardoRz:~$ source env/bin/activate
(env) leonardorz@leonardoRz:~$ cd projetoIISistemasOperacionais/
(env) leonardorz@leonardoRz:~/projetoIISistemasOperacionais$ ./simulador
Escolha o algoritmo (0=FIFO, 1=LRU, 2=CLOCK, 3=RANDOM): 0
```

=== Estado inicial da memória ===

Estado da Memória Física:

Frame 0:	[ LIVRE ]
Frame 1:	[ LIVRE ]
Frame 2:	[ LIVRE ]
Frame 3:	[ LIVRE ]

Simulando 10 acessos para processo 1...

Acesso 1: Virtual: 0x2876 -> Fisico: 0x876  
Acesso 2: Virtual: 0x1EAE -> Fisico: 0x1EAE  
Acesso 3: Virtual: 0xA51 -> Fisico: 0x2A51  
Acesso 4: Virtual: 0x2D1C -> Fisico: 0xD1C  
Acesso 5: Virtual: 0x39F4 -> Fisico: 0x39F4  
Acesso 6: Virtual: 0x1732 -> Fisico: 0x1732  
Acesso 7: Virtual: 0x141C -> Fisico: 0x141C  
Acesso 8: Virtual: 0x2083 -> Fisico: 0x83  
Acesso 9: Virtual: 0x1300 -> Fisico: 0x1300  
Acesso 10: Virtual: 0x118F -> Fisico: 0x118F

Simulando 15 acessos para processo 2...

Acesso 1: Virtual: 0x2DEF -> Fisico: 0xDEF  
Acesso 2: Virtual: 0x1E4C -> Fisico: 0x1E4C  
Acesso 3: Virtual: 0x4382 -> Fisico: 0x2382  
Acesso 4: Virtual: 0x4A08 -> Fisico: 0x2A08  
Acesso 5: Virtual: 0x3083 -> Fisico: 0x3083  
Acesso 6: Virtual: 0x5ECB -> Fisico: 0xECB  
Acesso 7: Virtual: 0x3C86 -> Fisico: 0x3C86  
Acesso 8: Virtual: 0x1FD7 -> Fisico: 0x1FD7  
Acesso 9: Virtual: 0x20B0 -> Fisico: 0x10B0  
Acesso 10: Virtual: 0x5693 -> Fisico: 0x693  
Acesso 11: Virtual: 0x304 -> Fisico: 0x2304  
Acesso 12: Virtual: 0xBCE -> Fisico: 0x2BCE  
Acesso 13: Virtual: 0x45B -> Fisico: 0x245B

Acesso 10: Virtual: 0x118F -> Fisico: 0x118F

Simulando 15 acessos para processo 2...

Acesso 1: Virtual: 0x2DEF -> Fisico: 0xDEF  
Acesso 2: Virtual: 0x1E4C -> Fisico: 0x1E4C  
Acesso 3: Virtual: 0x4382 -> Fisico: 0x2382  
Acesso 4: Virtual: 0x4A08 -> Fisico: 0x2A08  
Acesso 5: Virtual: 0x3083 -> Fisico: 0x3083  
Acesso 6: Virtual: 0x5ECB -> Fisico: 0xECB  
Acesso 7: Virtual: 0x3C86 -> Fisico: 0x3C86  
Acesso 8: Virtual: 0x1FD7 -> Fisico: 0x1FD7  
Acesso 9: Virtual: 0x20B0 -> Fisico: 0x10B0  
Acesso 10: Virtual: 0x5693 -> Fisico: 0x693  
Acesso 11: Virtual: 0x304 -> Fisico: 0x2304  
Acesso 12: Virtual: 0xBCE -> Fisico: 0x2BCE  
Acesso 13: Virtual: 0x45B -> Fisico: 0x245B  
Acesso 14: Virtual: 0x4BF7 -> Fisico: 0x3BF7  
Acesso 15: Virtual: 0x5B01 -> Fisico: 0x801

=== Estado final da memória ===

Estado da Memória Física:

Frame 0:	Processo 2 - Página 5
Frame 1:	Processo 2 - Página 2
Frame 2:	Processo 2 - Página 0
Frame 3:	Processo 2 - Página 4

=== Estatísticas da simulação ===

Total de acessos: 25  
Page faults: 12  
Taxa de page faults: 48,00%

Processo 1:  
Páginas carregadas:  
Total páginas presentes: 0/4

Processo 2:  
Páginas carregadas: 0 2 4 5  
Total páginas presentes: 4/6

(env) leonardorz@leonardoRz:~/projetoIISistemasOperacionais\$

## Algoritmo LRU:

```
(env) leonardorz@leonardoRz:~/projetoIISistemasOperacionais$ ./simulador
Escolha o algoritmo (0=FIFO, 1=LRU, 2=CLOCK, 3=RANDOM): 1
```

```
=== Estado inicial da memória ===
```

```
Estado da Memória Física:
```

```
Frame 0: [ LIVRE ]
```

```
Frame 1: [ LIVRE ]
```

```
Frame 2: [ LIVRE ]
```

```
Frame 3: [ LIVRE ]
```

```
Simulando 10 acessos para processo 1...
```

```
Acesso 1: Virtual: 0xF6D -> Fisico: 0xF6D
```

```
Acesso 2: Virtual: 0x5CA -> Fisico: 0x5CA
```

```
Acesso 3: Virtual: 0x2713 -> Fisico: 0x713
```

```
Acesso 4: Virtual: 0x180E -> Fisico: 0xB0E
```

```
Acesso 5: Virtual: 0x2A55 -> Fisico: 0xA55
```

```
Acesso 6: Virtual: 0x2378 -> Fisico: 0x378
```

```
Acesso 7: Virtual: 0x1B4D -> Fisico: 0xB4D
```

```
Acesso 8: Virtual: 0x359E -> Fisico: 0x59E
```

```
Acesso 9: Virtual: 0x2808 -> Fisico: 0x808
```

```
Acesso 10: Virtual: 0x8CC -> Fisico: 0x8CC
```

```
Simulando 15 acessos para processo 2...
```

```
Acesso 1: Virtual: 0x2282 -> Fisico: 0x282
```

```
Acesso 2: Virtual: 0x2483 -> Fisico: 0x483
```

```
Acesso 3: Virtual: 0x3DD7 -> Fisico: 0xDD7
```

```
Acesso 4: Virtual: 0xC12 -> Fisico: 0xC12
```

```
Acesso 5: Virtual: 0x10D6 -> Fisico: 0xD6
```

```
Acesso 6: Virtual: 0x24EA -> Fisico: 0x4EA
```

```
Acesso 7: Virtual: 0x5C64 -> Fisico: 0xC64
```

```
Acesso 8: Virtual: 0x13C3 -> Fisico: 0x3C3
```

```
Acesso 9: Virtual: 0x3BF7 -> Fisico: 0xBF7
```

```
Acesso 10: Virtual: 0x3057 -> Fisico: 0x57
```

```
Acesso 11: Virtual: 0x2C52 -> Fisico: 0xC52
```

```
Acesso 12: Virtual: 0x3DA4 -> Fisico: 0xDA4
```

```
Acesso 13: Virtual: 0x4DC7 -> Fisico: 0xDC7
```

```
Acesso 14: Virtual: 0x17D0 -> Fisico: 0x7D0
```

```
Acesso 15: Virtual: 0x5732 -> Fisico: 0x732
```

```
=== Estado final da memória ===
```

```
Acesso 10: Virtual: 0x8CC -> Fisico: 0x8CC
```

```
Simulando 15 acessos para processo 2...
```

```
Acesso 1: Virtual: 0x2282 -> Fisico: 0x282
```

```
Acesso 2: Virtual: 0x2483 -> Fisico: 0x483
```

```
Acesso 3: Virtual: 0x3DD7 -> Fisico: 0xDD7
```

```
Acesso 4: Virtual: 0xC12 -> Fisico: 0xC12
```

```
Acesso 5: Virtual: 0x10D6 -> Fisico: 0xD6
```

```
Acesso 6: Virtual: 0x24EA -> Fisico: 0x4EA
```

```
Acesso 7: Virtual: 0x5C64 -> Fisico: 0xC64
```

```
Acesso 8: Virtual: 0x13C3 -> Fisico: 0x3C3
```

```
Acesso 9: Virtual: 0x3BF7 -> Fisico: 0xBF7
```

```
Acesso 10: Virtual: 0x3057 -> Fisico: 0x57
```

```
Acesso 11: Virtual: 0x2C52 -> Fisico: 0xC52
```

```
Acesso 12: Virtual: 0x3DA4 -> Fisico: 0xDA4
```

```
Acesso 13: Virtual: 0x4DC7 -> Fisico: 0xDC7
```

```
Acesso 14: Virtual: 0x17D0 -> Fisico: 0x7D0
```

```
Acesso 15: Virtual: 0x5732 -> Fisico: 0x732
```

```
=== Estado final da memória ===
```

```
Estado da Memória Física:
```

```
Frame 0: Processo 2 - Página 5
```

```
Frame 1: [ LIVRE ]
```

```
Frame 2: [ LIVRE ]
```

```
Frame 3: [ LIVRE ]
```

```
=== Estatísticas da simulação ===
```

```
Total de acessos: 25
```

```
Page faults: 21
```

```
Taxa de page faults: 84.00%
```

```
Processo 1:
```

```
  Páginas carregadas:
```

```
  Total páginas presentes: 0/4
```

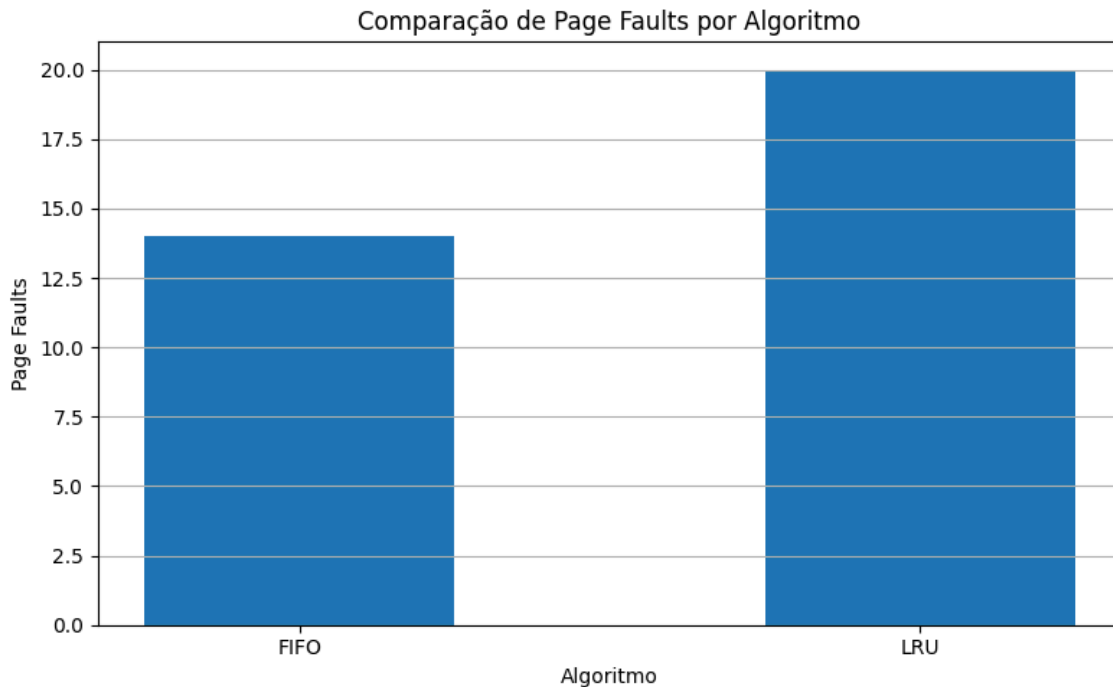
```
Processo 2:
```

```
  Páginas carregadas: 5
```

```
  Total páginas presentes: 1/6
```

```
(env) leonardorz@leonardoRz:~/projetoIISistemasOperacionais$
```

- **Gráficos ou tabelas comparativas (se aplicável)**



#### 4. **Conclusões**

Com o projeto, foi possível consolidar conhecimentos sobre gerenciamento de memória, estruturação de código em C, e a lógica dos algoritmos de substituição. A prática evidenciou o impacto do algoritmo na taxa de page faults e reforçou a importância de escolhas adequadas no design de sistemas operacionais.

#### 5. **Referências:**

GeeksforGeeks – FIFO Page Replacement Algorithm

Explicação e exemplos do algoritmo FIFO.

Disponível em: <https://www.geeksforgeeks.org/fifo-page-replacement-algorithm/>

GeeksforGeeks – LRU Page Replacement Algorithm

Explicação completa sobre LRU, incluindo implementação.

Disponível em: <https://www.geeksforgeeks.org/lru-page-replacement-algorithm/>

TutorialsPoint – Page Replacement Algorithms

Visão geral de vários algoritmos de substituição. Disponível em:  
[https://www.tutorialspoint.com/operating\\_system/os\\_virtual\\_memory.htm](https://www.tutorialspoint.com/operating_system/os_virtual_memory.htm)

IBM Documentation – Virtual Memory Concepts

Visão técnica sobre gerenciamento de memória virtual. Disponível em:  
[https://www.ibm.com/docs/en/i/7.4?topic=SSLTBW\\_7.4.0/com.ibm.as400.doc/qb3at/virtmem.htm](https://www.ibm.com/docs/en/i/7.4?topic=SSLTBW_7.4.0/com.ibm.as400.doc/qb3at/virtmem.htm)

**DeepSeek:** utilizamos essa ferramenta de AI e não é possível exportar um link do chat, adicionamos o chat um arquivo txt no github.