密级：

**实训平台系统**

**OM-CPRI接口定义**

**说明书**

编 号：

编 制 王程

审 核

会 签

批 准

**文档修订历史**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **版本** | **作者** | **版本变化对象** | **变化内容描述** | **审核人** | **批准人** | **修订日期** |
| V0.1 | 王程 | 新建 |  | 王园园 |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |

# 概述

本文描述了实训平台的OM管控系统与CPRI软件之间的接口定义。正文中给出详细的功能和技术要求。

## 文档目的

明确OM与CPRI间接口功能，接口交互流程与接口定义，OM与CPRI间接口代码应按照此文档进行编码。

## 文档阅读人员

1 管控系统OM模块开发人员。

2 CPRI接口对接方开发人员。

3 其他限定人员。

## 术语及缩略语

|  |  |  |
| --- | --- | --- |
| **英文缩写** | **英文全称** | **中文全称** |
| BBU | Base Band Unit | 基带处理单元 |
| RRU | Remote Radio Unit | 远端射频单元 |
| OM | Operation& Maintenance | 操作维护 |
| FPGA | Programmable Gate Array | 可编程门阵列 |
| Ir | Interface between the RRU and the BBU | BBU和RRU的接口 |
| CPRI | CPRI(Common Public Radio Interface): | 通用公共无线电接口 |
| LTE | Long Term Evolution | 长期演进 |
| LOP | Lost of Power | 光纤无光 |
| LOS | Lost of Signal | 信号丢失 |

# OM-CPRI接口常用数据类型说明

本文中所有的数据类型都进行了重新声明，现说明如下：

|  |  |  |
| --- | --- | --- |
| 基数据类型 | 新数据类型 | 含义 |
| unsigned char | UINT8 | 单个字节无符号数 |
| unsigned short | UINT16 | 无符号的16位数 |
| unsigned long | UINT32 | 无符号的32位数 |
| signed char | INT8 | 单个字节有符号数 |
| short | INT16 | 有符号的16位数 |
| long | INT32 | 有符号的32位数 |

# 消息传输机制

根据本系统硬件实现方式， OM和CPRI模块间消息需要由FPGA接口处理模块进行信息转发。

OM与FPGA间通过MAC通信，因此需要通过MAC包打包数据后进行数据传递和通信。MAC头遵循以太网MAC帧格式。（这里后续可以根据讨论把FPGA转发与CPRI的交互机制补充在这，作为记录）源地址填写高层OM所用CPU以太网通路的MAC地址；目的地址填写FPGA上OM通路的MAC地址。

# 接口描述

## 接口格式

OM与CPRI之间接口消息格式如下：

|  |  |
| --- | --- |
| 消息头 | 8字节 |
| 消息体 | N字节 |

消息头格式：MsgHead

| 字段 | 类型 | 说明 |
| --- | --- | --- |
| MsgType | UINT8 | 消息类型  表明该消息是配置CPRI的，还是配置FPGA，FPGA\_PHY工作的，0为配置CPRI，1为配置FPGA本身，2为配置FPGA\_PHY，以此类推，保留后续接口 |
| FiberNum | UINT8 | 光口号  表明该消息配置的具体为哪个光口的CPRI，  取值1-8,不需要时填充无效值（0为无效值） |
| MsgCode | UINT16 | 消息编号，取值范围：  000~099, OM到CPRI的请求消息编号，OM🡪CPRI  100~199, CPRI回应OM的响应消息编号，CPRI🡪OM  200~299, OM到FPGA\_PHY的请求消息编号，OM🡪FPGA\_PHY,接口保留  300~399, FPGA\_PHY到OM的响应消息编号，FPGA\_PHY🡪OM，接口保留  400~499, OM到FPGA的请求消息编号，OM🡪FPGA接口保留  500~599，FPGA到OM的响应消息编号，FPGA🡪OM接口保留 |
| MsgLen | UINT32 | 消息长度  该消息包含的所有IE的总长度和消息头长度之和 |

## 接口功能

|  |  |  |
| --- | --- | --- |
| **功能要求** | **功能描述** | **备注** |
| CPRI初始化配置 | 支持对CPRI速率的配置接口 |  |
| CPRI AXC通道配置 | 支持OM对CPRI AXC通道设置。 |  |
| CPR接口及链路状态查询 | 支持对BBU侧CPRI接口模块StateA~StateG查询（参见CPRI接口规范4.2版本）  支持查询BBU侧链路，包括LOS，LOP |  |
| 光纤时延测试及配置功能 | 支持光纤时延测试功能，支持计算T14时间并上报OM， |  |
| 环回功能 | 支持BBU侧链路的环回测试。 |  |
| 误码率测试功能 | 测试阶段，CPRI接口支持手动测试误码率，并计算误码率结果。 |  |
| FPGA-PHY配置 | 配置FPGA-PHY的工作模式 |  |

## 消息列表

|  |  |  |  |
| --- | --- | --- | --- |
| 消息编号 | 消息名称 | 消息标识 | 消息方向 |
| 000 | CPRI接口初始化配置 | OM\_CPRI\_CPRI\_INIT\_CONFIG | OM🡪CPRI |
| 100 | CPRI接口初始化配置响应 | CPRI\_OM\_CPRI\_INIT\_CONFIG\_RESP | CPRI🡪OM |
| 001 | CPRI AXC通道配置 | OM\_CPRI\_WORK\_MODE\_CONFIG | OM🡪CPRI |
| 101 | CPRI AXC通道配置响应 | CPRI\_OM\_WORK\_MODE\_CONFIG\_RESP | CPRI🡪OM |
| 002 | CPRI接口链路状态查询 | OM\_CPRI\_CPRI\_STATE\_QUERY | OM🡪CPRI |
| 102 | CPRI接口链路状态查询响应 | CPRI\_OM\_CPRI\_STATE\_QUERY\_RESP | CPRI🡪OM |
| 003 | 时延测量请求 | OM\_CPRI\_TIME\_DELAY\_MEASURE\_REQU | OM🡪CPRI |
| 103 | 时延测量响应 | CPRI\_OM\_TIME\_DELAY\_MEASURE\_RESP | CPRI🡪OM |
| 004 | 时延配置命令 | OM\_CPRI\_TIME\_DELAY\_CFG\_REQU | OM🡪CPRI |
| 104 | 时延配置响应 | CPRI\_OM\_TIME\_DELAY\_CFG\_RESP | CPRI🡪OM |
| 005 | 环回测试请求 | OM\_CPRI\_RING\_TEST\_REQU | OM🡪CPRI |
| 105 | 环回测试响应 | CPRI\_OM\_RING\_TEST\_RESP | CPRI🡪OM |
| 006 | 误码率测试请求 | OM\_CPRI\_SER\_TEST\_REQU | OM🡪CPRI |
| 106 | 误码率测试响应 | CPRI\_OM\_SER\_TEST\_RESP | CPRI🡪OM |
| 200 | FPGA\_PHY 工作模式配置 | OM\_FPGAPHY\_WORK\_MODE\_CONFIG | OM🡪FPGAPHY |
| 300 | FPGA\_PHY 工作模式配置响应 | FPGAPHY\_OM\_WORK\_MODE\_CONFIG\_RESP | FPGAPHY🡪OM |

# OM\_CPRI的详细接口定义

## CPRI接口初始化配置

* + 1. CPRI接口初始化配置

CPRI应支持BBU侧CPRI接口速率的配置。可选速率2.5G，5G，10G。

该过程根据高层具体应用场景，可以动态配置。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| CpriSpeed | UINT32 | 2.5G，5G，10G，默认5G，可配 |
| RRU\_ID\_Start | UINT32 | RRU ID 起始值。 |

* + 1. CPRI接口初始化配置响应

设定CPRI接口速率后对OM的响应。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Result | UINT32 | 0成功，  1失败。 |

## CPRI AXC通道配置

* + 1. CPRI接口AXC通道配置

对BBU侧CPRI口AXC接口是否有效的配置。小区建立的时候进行配置。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| AxCCfgInd | UINT32 | 0为小区建立时配置，1为小区删除时清除配置信息 |
| AxcSpeed | UINT32 | 1.4M，3M，5M，10M，15M，20M。默认20M。 |
| AxcInd | UINT32 | 每个字节用于指示AXC接口是否有效，取值为0或1。0无效，1有效  从低到高bit有效，以当前配置为最新配置。 |

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 接口 | 小区 | A\*C数量 | 第1级 | 第2级 | 第3级 | 第4级 |
| 10G | 20M | 8 | 0/1 | 2/3 | 4/5 | 6/7 |
|  | 10M | 16 | 0/1/2/3 | 4/5/6/7 | 8/9/10/11 | 12/13/14/15 |
|  | 5M | 32 | 0/1/-7 | 8/9-15 | 16/17-23 | 24/25-31 |
| 5G | 20M | 4 | 0/1 | 2/3 |  |  |
|  | 10M | 8 | 0/1 | 2/3 | 4/5 | 6/7 |
|  | 5M | 16 | 0/1-3 | 4/5-7 | 8/9-11 | 12/13-15 |
| 2.5G | 20M | 2 | 0/1 |  |  |  |
|  | 10M | 4 | 0/1 | 2/3 |  |  |
|  | 5M | 8 | 0/1 | 2/3 | 4/5 | 6/7 |

* + 1. CPRI接口AXC通道配置响应

设定CPRI接口工作模式后对OM的响应。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Result | UINT32 | 0成功，  1失败。 |

## CPRI接口&链路状态查询

* + 1. CPRI接口状态&链路状态查询请求

OM需要查询BBU侧CPRI接口的状态，以及光纤链路的状态。此功能为周期性查询功能，两个状态同时查询。 发现有问题，则产生告警。

【此过程的实现由FPGA-driver模块去查询，查询后直接返回给高层OM】

无消息体。

* + 1. CPRI接口状态&链路状态查询响应

CPRI接口状态查询结果返回给OM。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| State | UINT32 | 低字节表示接口状态：  0： State A  1： State B  2： State C  3： State D  4： State E  5： State F  6： State G  次低字节表示链路状态：  返回结果  0：正常  1：LOS  2：LOF |

## CPRI时延测量

* + 1. 时延测量请求

OM发起对BBU侧光纤链路的时延测量请求。消息体暂无。

发起情况：在BBU启动和RRU都启动完成后， 小区建立之前需要完成时延测量。

* + 1. 时延测量响应

CPRI将单个光口的测量结果上报至OM。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| T14 | UINT32 | 为xx个cycle。10G按照1/245.76MHz为单位，5G按照122.88MHz，2.5G按照61.44MHz为单位来，都统一成时间单位然后再折算成时钟周期数。 |

## CPRI时延配置(小区建立后)

* + 1. 时延配置命令

配置第一级RRU的时延补偿值到CPRI接口，此后帧头的同步由CPRI完成。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| TimeDelayUL  (T12 + T2a) | UINT32 | 为xx个cycle。10G按照1/245.76MHz为单位，5G按照122.88MHz，2.5G按照61.44MHz为单位来，都统一成时间单位然后再折算成时钟周期数。 |
| TimeDelayDL  (T12 + Ta3) | UINT32 | 为xx个cycle。10G按照1/245.76MHz为单位，5G按照122.88MHz，2.5G按照61.44MHz为单位来，都统一成时间单位然后再折算成时钟周期数。 |
| AxCInd | UINT32 | Bit有效，与AxC通道配置相同。 |

* + 1. 时延配置响应

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Result | UINT32 | 0成功，  1失败。 |

## CPRI链路环回测试

* + 1. 环回测试请求

OM向CPRI发出链路环回测试请求，要求CPRI进行链路环回测试。

消息体暂无。

* + 1. 环回测试响应

CPRI收到链路环回测试请求后，进行CPRI到RRU之间链路环回测试，并将测试结构通过该消息响应给BBU。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Result | UINT32 | 返回结果  0：成功  1：失败 |

## CPRI链路误码率测试

* + 1. 误码率测试请求

OM发起（或手动）对CPRI链路的误码率测试请求，CPRI进行光纤链路的误码率测试流程。

【该功能在业务正常过程中不需要启动， 为设备的性能指标。保留该测试功能。】

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| CtlWord | UINT8 | 人为控制，手动命令。  0x01：BBU测试开始，RRU发。  0x 02：BBU停止测试，BBU保存结果  0x 03：BBU上报测试结果  0x 11：RRU测试开始，BBU发  0x 12：RRU停止测试，RRU保存结果  0x 13：RRU上报测试结果到BBU，BBU再上报OM |
| Padding1 | UINT8 | 填充字节 |
| Padding2 | UINT8 | 填充字节 |
| Padding3 | UINT8 | 填充字节 |

* + 1. 误码率测试响应

光纤链路误码率测试结束后，CPRI上报误码率测试结果。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Total1 | UINT32 | 测量32位字的总数，高32位 |
| Total2 | UINT32 | 测量32位字的总数，低32位 |
| Error1 | UINT32 | 测量32位字的错误数，高32位 |
| Error2 | UINT32 | 测量32位字的错误数，低32位 |

# OM\_FPGA-PHY详细接口定义

## FPGA\_PHY初始化配置

* + 1. FPGA\_PHY工作模式配置

此为配置FPGA\_PHY工作模式的配置信息。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| FpgaPhyMode | UINT32 | 1. LTE-NORMAL； 2. CPRI-BYPASS；   2，LTE-SINGLE |
| AxCInd | UINT32 | 每个字节用于指示AXC接口是否为单音模式工作，取值为0或1。0无效，1有效  从低到高bit有效， 单音信号时此配置有效。 |
| OnOrOff | UINT32 | 0为开  1为关，单音信号时此配置有效。 |
|  |  | 单音信号时，FPGA将IQ数据发送到的目的MAC地址。单音信号时此配置有效。 |

* + 1. FPGA\_PHY工作模式配置响应

此为配置FPGA\_PHY工作模式的配置信息的响应。

|  |  |  |
| --- | --- | --- |
| 参数 | 类型 | 含义 |
| Result | UINT32 | 1. 成功； 2. 失败 |

# OM\_FPGA接口详细定义

# 备注

CPRI相关过程的执行过程：

1. FPGA工作模式配置：NOMAL/BYPASS工作模式以FPGA为单位进行，FPGA启动完成之后就可以配置上，默认为BYPASS工作模式；
2. 单音工作模式配置以AxC为单位进行，OM触发FPGA执行，配置单音模式开关+类型+发送IQ数据的CPU侧的MAC地址。
3. CPRI链路误码率测试，单独做测试过程。测试过程是破坏性的，业务中断，但其他模块功能都不受影响；

界面上加启动控制按钮（输入测试时间，及触发开始），内部执行先发测试请求，并启动定时器；定时器到时，发停止测试；停止结束后100ms，发送一个启动上报的过程，收到结果显示，则该过程结束。

同时界面添加一个过程强制停止的按钮。

1. CPRI链路环回测试，单独做测试过程。界面触发环回测试并获得结果即可。



CPRI接口操作流程