Universidade do Minho - Departamento de Electrónica Industrial

Mestrado Integrado em Engenharia Electrónica Industrial e Computadores

Sistemas Digitais A - Laboratórios

Multiplexadores, Descodificadores e Buffers 3-State

Duração máxima: 2 aulas.

Os alunos devem entregar no início da 1ª aula do trabalho (e copiar para o Logbook) a preparação prévia, com a resolução de todas as questões indicadas em itálico no guia.

Antes de realizar o trabalho, os alunos devem ter estudado os seguintes tópicos:

- 1) Como funcionam multiplexadores, descodificadores e buffers 3-state;
- 2) Implementação de funções lógicas com multiplexadores e descodificadores.

Durante a realização do trabalho, os alunos devem:

- 1) Realizar as montagens indicadas no guia;
- 2) Registar no logbook todos os valores calculados e medidos.

Depois de realizar o trabalho na totalidade, os alunos devem:

- 1) Ter verificado experimentalmente os tópicos propostos;
- 2) Ter adquirido experiência com multiplexadores, descodificadores e buffers 3-state.

Elementos de estudo:

- 1) Acetatos de Sistemas Digitais A.
- 2) John F. Wakerly, "Digital Design, Principles and Practices", Prentice Hall, 2000.

PROCEDIMENTO

Considere nas questões seguintes que A e B são os números mecanográficos (de 5 dígitos decimais) dos dois elementos do grupo, com A < B, sendo A1 e B1 os dígitos decimais mais à esquerda dos respectivos números, A5 e B5 os dígitos mais à direita. Caso o grupo tenha apenas um elemento, o número A é obtido da parte inteira de B/2, em que B é o número mecanográfico do aluno.

1 - Implemente, **com recurso a multiplexadores 4:1**, um circuito lógico que receba como entrada a posição de um dígito de um número decimal de dez dígitos e forneça como saída o dígito correspondente. Tanto a posição (entrada) como o dígito (saída) devem ser representados em binário. O número de dez dígitos é formado pela concatenação dos números mecanográficos (B e A) dos dois elementos do grupo, pelo que a correspondência entre as posições e os dígitos que devem ser fornecidos pelo circuito é a seguinte:

$$1\rightarrow B1, 2\rightarrow B2, 3\rightarrow B3, 4\rightarrow B4, 5\rightarrow B5, 6\rightarrow A1, 7\rightarrow A2, 8\rightarrow A3, 9\rightarrow A4, 10\rightarrow A5$$

Além disso, o circuito deve fornecer o número 15 na saída quando número de entrada for $13 (13 \rightarrow 15)$.

Utilize os multiplexadores disponíveis no circuito integrado 74153 (dois destes CIs são suficientes) e um mínimo de portas lógicas auxiliares.

Apresente todos os passos associados ao projecto, desde a construção da tabela de verdade até ao desenho do diagrama esquemático do circuito.

Monte o circuito e teste o seu funcionamento.

2 – Implemente, **com recurso a descodificadores 2:4**, um circuito que, em função da combinação dos valores de 3 entradas (A, B e C), habilite os dispositivos (D0 a D9) conforme indicado na tabela abaixo. Considere que **os dispositivos são habilitados com nível lógico 1**. Utilize para o efeito um circuito integrado 74139 e um mínimo de portas lógicas auxiliares.

Os dispositivos a serem habilitados dependem dos valores dos dígitos dos números mecanográficos dos elementos do grupo. Assim, por exemplo, se A=57317, A1=5, portanto D(A1)=D5, A2=7, pelo que D(A2)=D7, e assim por diante.

A	В	C	Dispositivos habilitados
0	0	0	D(A1), D(A3)
0	0	1	D(A5),
0	1	0	D(B2), D(B4)
0	1	1	D(B5), D(A1), D(A2)
1	0	0	D(A3)
1	0	1	D(A4), D(A5)
1	1	0	D(B1), D(B3)
1	1	1	D(B5), D(A2)

Apresente todos os passos associados ao projecto, desde a construção da tabela com a indicação dos dispositivos habitados (com base nos valores dos dígitos dos números mecanográficos) até ao desenho do diagrama esquemático do circuito.

Monte o circuito e teste o seu funcionamento.

3 – Apresente o diagrama esquemático de um multiplexador 4:1 implementado com recurso a um descodificador 2:4 (74139) e buffers 3-state (74125).

Monte o circuito e teste o seu funcionamento.