

Mestrado Integrado em Engenharia Electrónica Industrial e Computadores

MICROPROCESSADORES I

Mini-Teste

28/11/2008

Nome: **Número:** **Turma:**

1) Assinale com F(falso) e V(verdadeiro) as seguintes afirmações:

- a. A directiva DW reserva dois bytes na memória de dados que serão posteriormente inicializados.
- b. A directiva DBIT inicializa a memória de código com valores de dimensão 1-bit.
- c. Usa-se a instrução **MOV R5, @A** para colocar o conteúdo de R5 no endereço apontado pelo acumulador.
- d. O registo PSW é usado para seleccionar um dos bancos de registos no 8051.
- e. Sendo E0H o endereço do acumulador, pode-se usar a instrução **SETB 0E6H** para colocar o bit 6 do acumulador a 1.
- f. Apenas é possível aceder à memória de dados externa do 8051 com a instrução MOVX, usando os registos DPTR, R0, R1, e R2.
- g. O *opcode* da instrução MOV @R1,A é 11110110b.
- h. O endereço do registo R0 no banco de registo 3 do 8051 é 18.
- i. O barramento de endereços é bi-direccional.
- j. O registo **IR** contém informação da instrução actualmente em execução.

2) Responda às seguintes questões:

- a. Quantos bytes de dados podem ser endereçados utilizando um barramento de endereços de 20-bits e um barramento de dados de 8-bits?
- b. Diga quais os endereços dos registos R1 e R5 do 8051?
- c. Diga justificando, como configurar o pino 3 do Porto 1 do 8051 como entrada de um sinal gerado externamente.
- d. Usando instruções do 8051, mostre como colocar o valor 55h no endereço FFE0H da memória de dados externa.
- e. Quais as directivas que utilizava para colocar no endereço A0BAH da memória de código o valor 128.
- f. Usando instruções do 8051, mostre como ler para o acumulador o conteúdo do endereço 0F100H da memória de código do 8051.

Mestrado Integrado em Engenharia Electrónica Industrial e Computadores

MICROPROCESSADORES I

Mini-Teste

28/11/2008

Nome: Número: Turma:

- 3) Analise a subrotina que se segue e explique o seu funcionamento.

```
ROTINA: PUSH 0F0H
        MOV  0F0H,A
        MUL  AB
        POP  0F0H
        RET
```

- 4) Apresente o fluxograma e a codificação de uma subrotina que para cada um dos 40 bytes de dados armazenados sequencialmente a partir do endereço 30H da memória de dados interna move os 4-MSBits para a posição dos 4-LSBits e coloca a zero os 4-MSBits, se o byte de dados for par. Se o dado armazenado for ímpar o dado não é alterado.