

NOME: _____

TURMA _____

**Universidade do Porto**

Faculdade de Engenharia

Licenciatura em Engenharia Electrotécnica e de Computadores

Sistemas Digitais (1999/2000)**Recurso - 26/Julho/2000****Duração: 2h 30m, sem consulta.****Antes de iniciar a prova, tenha em atenção as seguintes recomendações:**

- **Leia atentamente** toda a prova antes de a iniciar.
- **Justifique adequadamente** todos os passos das suas respostas.
- **A prova deverá ser resolvida no enunciado**, uma questão por folha. Se necessário, utilize o verso de cada folha para continuar a sua resolução.
- **Entregue todas as folhas do enunciado**, não se esquecendo de preencher o seu nome.

1 -

- a) Num sistema digital pretende-se representar e processar em binário valores de temperatura compreendidos entre -30°C e $+50^{\circ}\text{C}$, utilizando uma representação em complemento para 2. Diga, justificando, qual é o número mínimo de *bits* necessário para representar essas grandezas, considerando que se pretende efectuar operações de adição e subtracção entre 2 valores de temperatura sem que ocorra *overflow*.

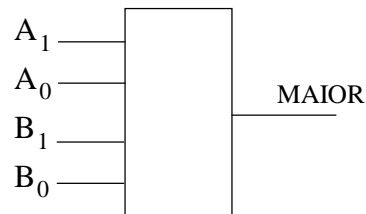
- b) Qual é o valor representado pelo número em hexadecimal $5F_{16}$ se este representar um número:

i) inteiro com 8 bits em complemento para 2

ii) inteiro com 7 bits em sinal e grandeza

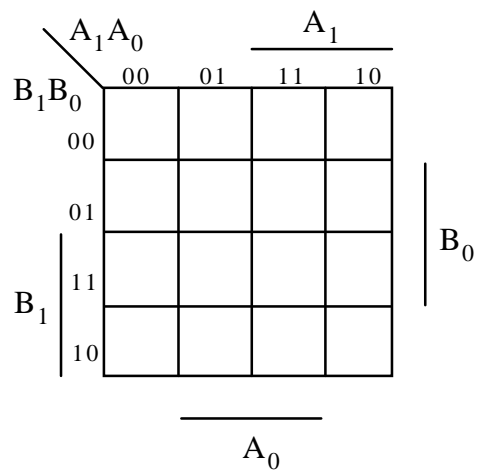
NOME: _____ **TURMA** _____

2 - Pretende-se construir um circuito digital combinacional para comparar dois números inteiros A e B sem sinal de dois bits, representados, respectivamente, por A_1A_0 e B_1B_0 . A saída MAIOR é 1 quando A for maior do que B e 0 no caso contrário. Sabe-se também que os números A e B nunca podem ser zero simultaneamente.



- a) Obtenha uma expressão simplificada (POS ou SOP) para a função pretendida e construa um circuito lógico minimizado que realize essa função utilizando apenas portas lógicas NAND com 2 entradas. Utilize a tabela de verdade e o mapa de Karnaugh dados.

| A_1 | A_0 | B_1 | B_0 | MAIOR |
|-------|-------|-------|-------|-------|
| | | | | |



- b) Pretende-se agora construir outro circuito com uma saída M de dois bits (M_1M_0) que apresente o valor máximo entre A e B. Mostre como realizar esse circuito utilizando o comparador da alínea a) e circuitos combinacionais adicionais.

NOME: _____ TURMA _____

3 - Pretende-se construir uma máquina de estados de Mealy com uma saída MAIOR que é 1 quando os 2 últimos *bits* consecutivos recebidos na entrada A representarem em binário, um valor maior do que os 2 últimos bits consecutivos recebidos na entrada B. A figura mostra um exemplo de uma sequência de *bits* nas entradas A e B e o valor correspondente para a saída MAIOR.

```

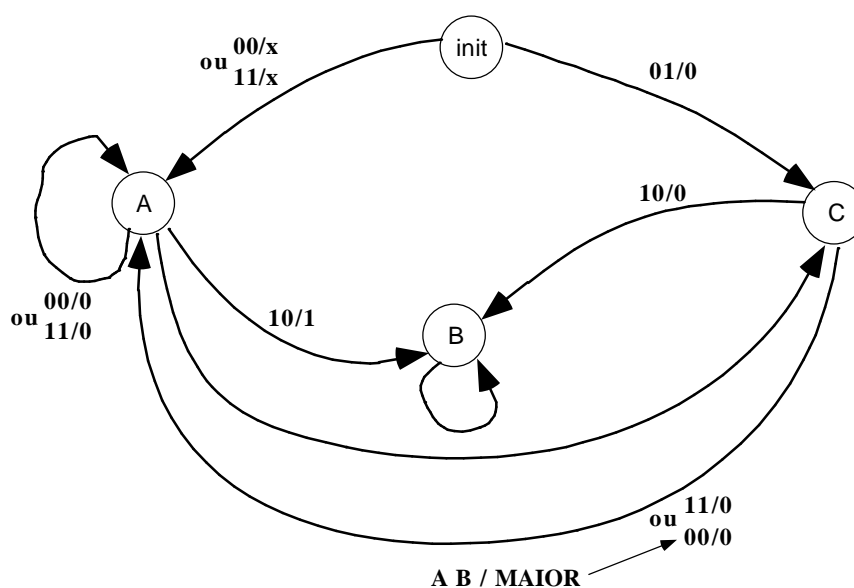
A: 0 1 0 1 1 0 1 0
B: 0 0 0 1 0 1 0 0
MAIOR: x 1 1 0 1 1 0 1

```

A=01, B=10: MAIOR=0

A=01, B=00: MAIOR=1

- a) A figura representa um diagrama de transição de estados incompleto para a máquina de Mealy referida. Complete-o indicando claramente as transições de estado, condições de transição de estado e valores para a saída MAIOR que faltam.



- b) Considere agora que, para efeitos de comparação e tal como a figura seguinte exemplifica, as sequências de 2 bits recebidas nas entradas A e B não são sobrepostas, sendo a saída MAIOR válida apenas após ter sido recebido o 2º bit de cada par. Apresente o diagrama de transição de estados que realiza essa funcionalidade.

```

A: 0 1 0 1 1 0 1 0
B: 0 0 0 1 0 1 0 0
MAIOR: x 1 x 0 x 1 x 1

```

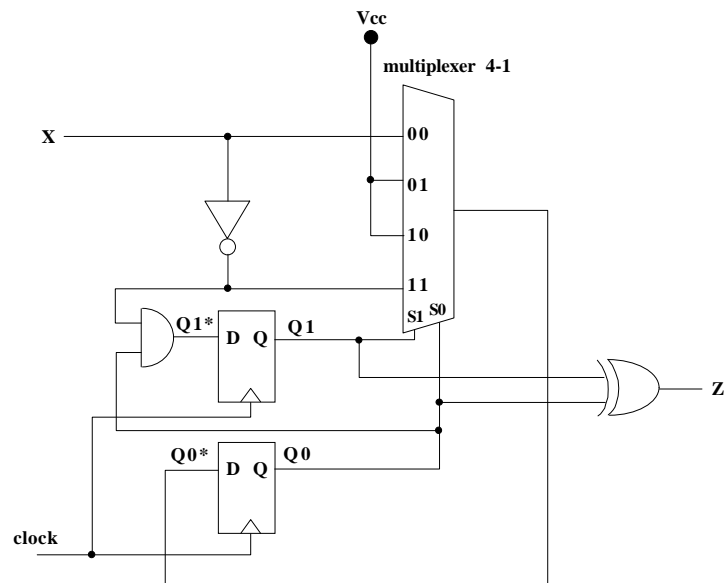
A=10, B=01: MAIOR=1

A=01, B=01: MAIOR=0

A=01, B=00: MAIOR=1

saída MAIOR é indiferente
no 1º bit de cada par
comparado

NOME: _____ TURMA _____

4 - A figura seguinte representa um circuito sequencial síncrono:a) Preencha a tabela de verdade para as funções Q_1^* , Q_0^* e Z .

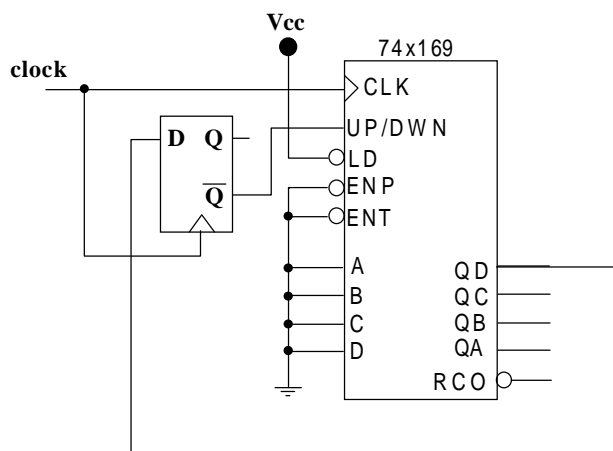
| Q_1 | Q_0 | X | Q_1^* | Q_0^* | Z |
|-------|-------|-----|---------|---------|-----|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 0 | | | |
| 0 | 1 | 1 | | | |
| 1 | 0 | 0 | | | |
| 1 | 0 | 1 | | | |
| 1 | 1 | 0 | | | |
| 1 | 1 | 1 | | | |

b) Considerando a codificação de estados da tabela, construa um diagrama de transição de estados que represente o comportamento da máquina de estados realizada pelo circuito.

| Estado | Q_1, Q_0 |
|--------|------------|
| A | 0 0 |
| B | 0 1 |
| C | 1 1 |
| D | 1 0 |

NOME: _____ TURMA _____

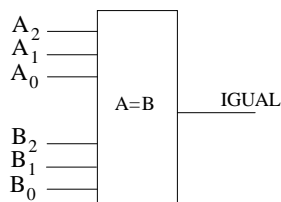
5 - Considere o circuito síncrono da figura, realizado em torno de um contador binário UP/DOWN (74x169) e de um *flip-flop* do tipo D:



| 74x169 | | | | estado presente | | | | próximo estado | | | |
|--------|-----|------|------|------------------|----|----|----|----------------|-----|-----|-----|
| UP/DWN | /LD | /ENT | /ENP | QD | QC | QB | QA | QD* | QC* | QB* | QA* |
| x | 0 | x | x | x | x | x | x | D | C | B | A |
| x | 1 | 1 | x | x | x | x | x | QD | QC | QB | QA |
| x | 1 | x | 1 | x | x | x | x | QD | QC | QB | QA |
| 1 | 1 | 0 | 0 | N (se $N < 15$) | | | | N + 1 | | | |
| 0 | 1 | 0 | 0 | N (se $N > 0$) | | | | N - 1 | | | |
| 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |

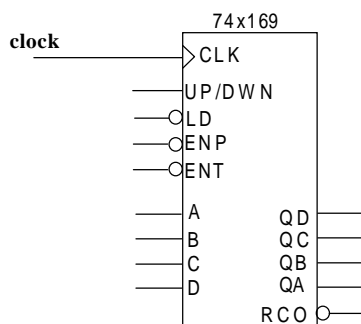
- a) Admitindo que no estado inicial as saídas do contador são iguais a 0 e que a saída Q do *flip-flop* também é 0, determine a sequência de valores que ocorrem nas saídas Q_D, Q_C, Q_B, Q_A do contador.

- b) Suponha que dispõe de um comparador de igualdade entre duas palavras de 3 bits A ($A_2A_1A_0$) e B ($B_2B_1B_0$), com saída IGUAL activa a 1 quando $A=B$:



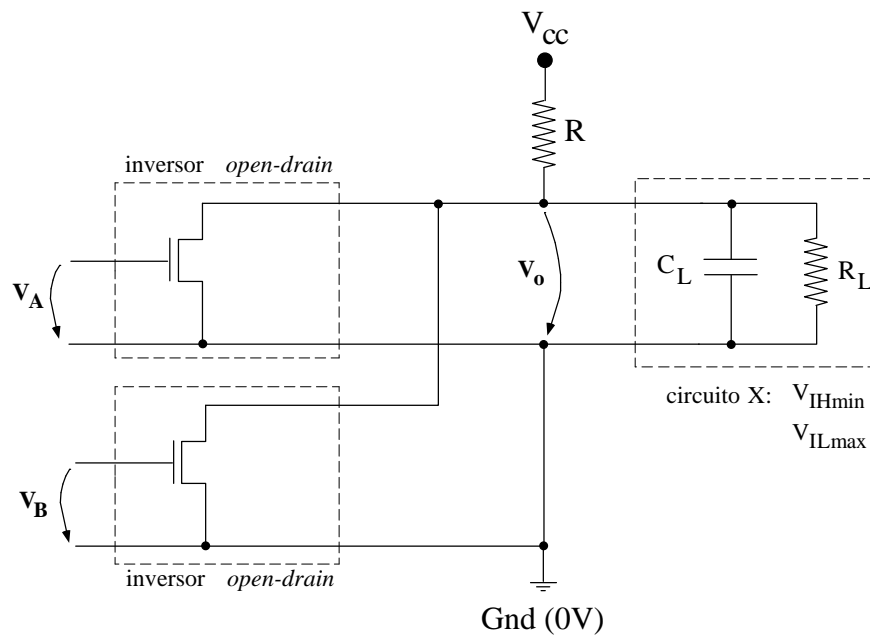
Construa um circuito síncrono baseado no contador 74x169, em comparadores desse tipo e circuitos adicionais que, dada uma entrada X de 3 bits ($X_2X_1X_0$) realize nos 3 bits menos significativos do contador ($Q_CQ_BQ_A$) a seguinte sequência de contagem:

0, 1, 2, 3, ..., x, x-1, x-2, ..., 2, 1, 0, 1, 2, 3, ...



NOME: _____ TURMA _____

6 - A figura mostra 2 inversores com saídas do tipo *open-drain* ligados a um circuito digital X cuja entrada é equivalente ao paralelo de uma resistência R_L com um condensador C_L .



- a) Porque razão o circuito não funciona sem a resistência de *pull-up* R convenientemente dimensionada?
- b) Sabendo que a entrada do circuito X é representada pela tensão V_o e as entradas dos inversores são representadas pelas tensões V_A e V_B , diga, justificando, qual é a função lógica realizada pelo circuito formado pela associação dos dois inversores.
- c) Sabendo que o circuito X é caracterizado pelos parâmetros V_{ILmax} e V_{IHmin} , obtenha uma expressão para R de forma a garantir que o nível lógico alto na tensão V_o é correctamente interpretado pelo circuito X.

- FIM -