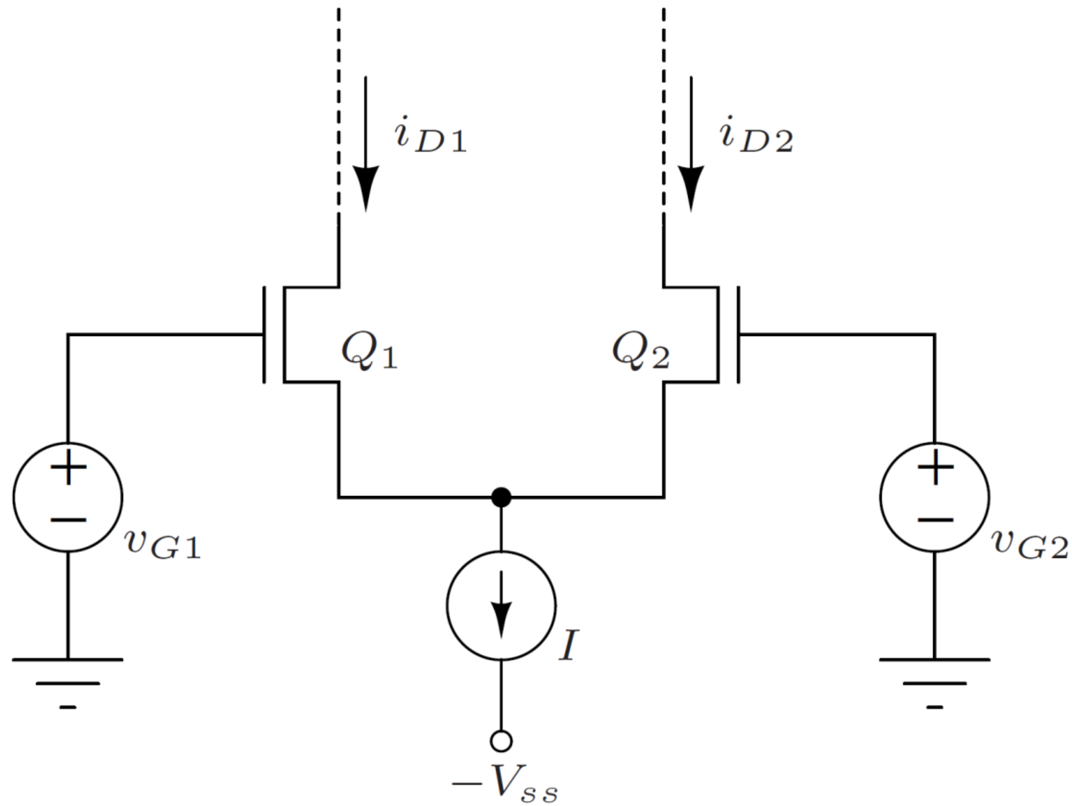
Par diferencial CMOS
Espelhos de corrente
Amplificador diferencial CMOS
Amplificador operacional CMOS

Gerardo Rocha

Par diferencial CMOS

- A fonte de corrente normalmente é implementada por uma configuração em espelho.
- As cargas dos dois transístores não estão representadas.



Par diferencial CMOS

- Assumindo que os dois transístores são idênticos, desprezando as resistências r_o entre o drain e a source e o efeito de corpo, as correntes de drain são:

$$\begin{aligned} i_{D1} &= \frac{1}{2}k_n'\frac{W}{L}(v_{GS1}-V_t)^2, \\ i_{D2} &= \frac{1}{2}k_n'\frac{W}{L}(v_{GS2}-V_t)^2. \end{aligned}$$

- Estas equações podem ser reescritas da seguinte forma:

$$\begin{aligned} \sqrt{i_{D1}} &= \sqrt{\frac{1}{2}k_n'\frac{W}{L}}(v_{GS1}-V_t), \\ \sqrt{i_{D2}} &= \sqrt{\frac{1}{2}k_n'\frac{W}{L}}(v_{GS2}-V_t). \end{aligned}$$

- Fazendo $v_{id} = v_{GS1}-v_{GS2}$ e subtraindo as equações anteriores, vem:

$$\sqrt{i_{D1}}-\sqrt{i_{D2}} = \sqrt{\frac{1}{2}k_n'\frac{W}{L}}v_{id}.$$

Par diferencial CMOS

- A corrente de polarização impõe a seguinte restrição: $i_{D1}+i_{D2}=I$
- Resolvendo as equações anteriores em ordem a i_{D1} e i_{D2}:

$$i_{D1} = \frac{I}{2} + \sqrt{k_n' \frac{W}{L} I} \left(\frac{v_{id}}{2}\right) \sqrt{1 - \frac{(v_{id}/2)^2}{(I/(k_n'(W/L))}}$$

$$i_{D2} = \frac{I}{2} - \sqrt{k_n' \frac{W}{L} I} \left(\frac{v_{id}}{2}\right) \sqrt{1 - \frac{(v_{id}/2)^2}{(I/(k_n'(W/L))}}$$

- No ponto de funcionamento em corrente contínua, vid =0, fazendo com que nesse ponto $i_{D1}=i_{D2}=I/2$ e $v_{GS1}=v_{GS2}=V_{GS}$, onde:

$$\frac{I}{2} = \frac{1}{2} k_n' \frac{W}{L} (V_{gs} - V_t)^2$$

Par diferencial CMOS

- Esta relação pode ser usada para:

$$i_{D1} = \frac{I}{2} + \left(\frac{I}{V_{gs} - V_t}\right)\left(\frac{v_{id}}{2}\right)\sqrt{1 - \left(\frac{v_{id}/2}{V_{gs} - V_t}\right)^2}$$

$$i_{D2} = \frac{I}{2} - \left(\frac{I}{V_{gs} - V_t}\right)\left(\frac{v_{id}}{2}\right)\sqrt{1 - \left(\frac{v_{id}/2}{V_{gs} - V_t}\right)^2}$$

- Para $v_{id}/2 \ll (V_{gs}-V_t)$(pequenos sinais), o fator que está debaixo do radical é sensivelmente igual a 1, portanto:

$$\begin{aligned} i_{D1} &\simeq \frac{I}{2} + \left(\frac{I}{V_{gs} - V_t}\right)\left(\frac{v_{id}}{2}\right) \\ i_{D2} &\simeq \frac{I}{2} - \left(\frac{I}{V_{gs} - V_t}\right)\left(\frac{v_{id}}{2}\right) \end{aligned}$$

Par diferencial CMOS

- Um MOSFET polarizado com a corrente de drain, I_d tem uma transcondutância de $g_m = 2I_d/(V_{gs}-V_t)$, portanto, para cada transístor do par diferencial, a transcondutância é de:

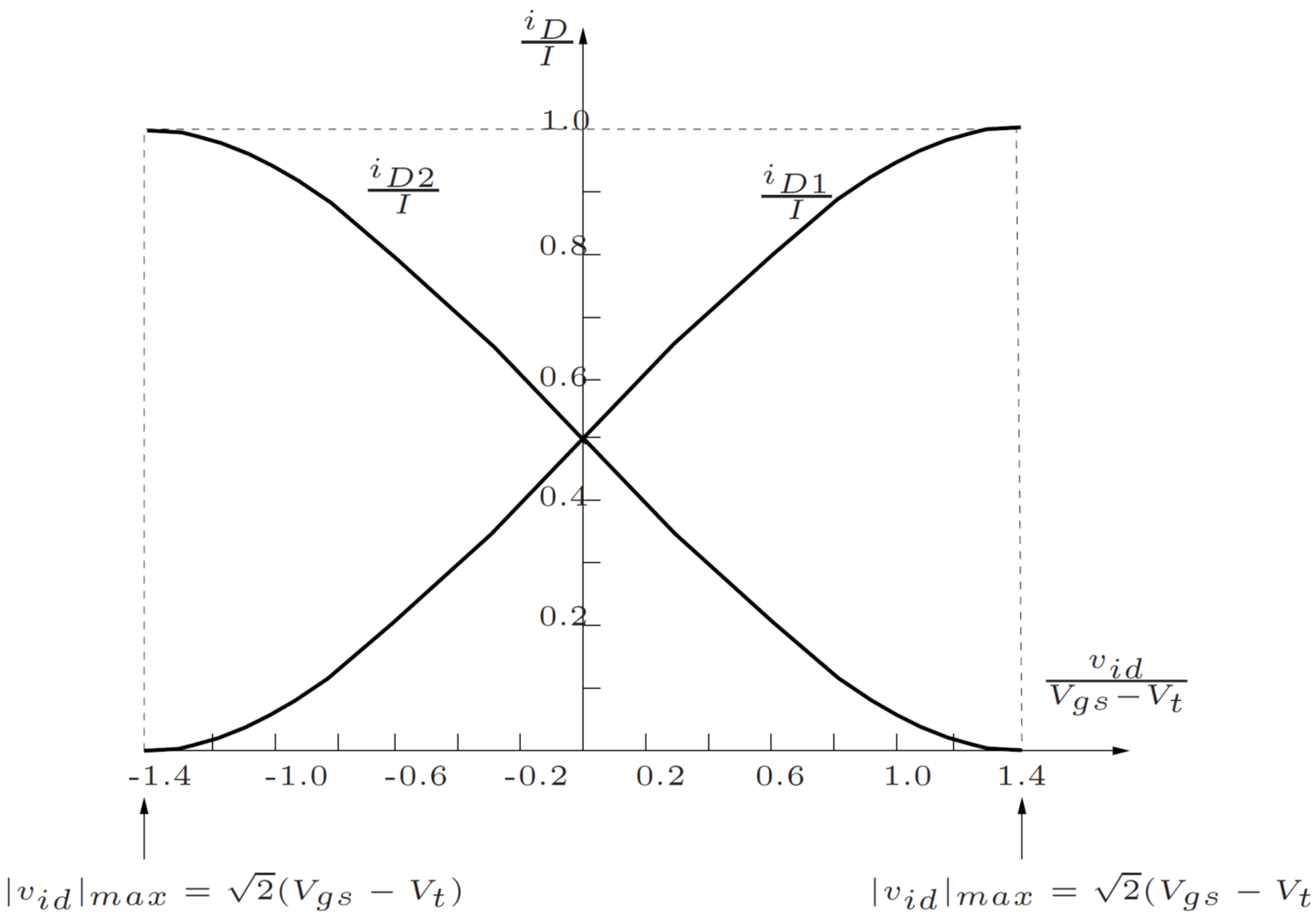
$$g_m = \frac{I}{V_{gs} - V_t}$$

- o que, considerando apenas o sinal diferencial de entrada ($v_{id} << 2(V_{gs}-V_t)$), as equações de i_{D1} e i_{D2} mostram que a corrente em Q1 aumenta de um valor i_d e a corrente de Q2 diminui de i_d, em que: $i_d = g_m(v_{id}/2)$
- Pode calcular-se o valor de v_{id} para o qual ocorre a comutação completa, ou seja, $i_{D1}=I$ e $i_{D2}=0$, ou vice-versa.
- Basta igualar o segundo termo da equação de i_{D1} a $I/2$, obtendo-se:

$$|v_{id}|_{max} = \sqrt{2}(V_{gs} - V_t)$$

Par diferencial CMOS

- Correntes nos MOSFETs do par diferencial:

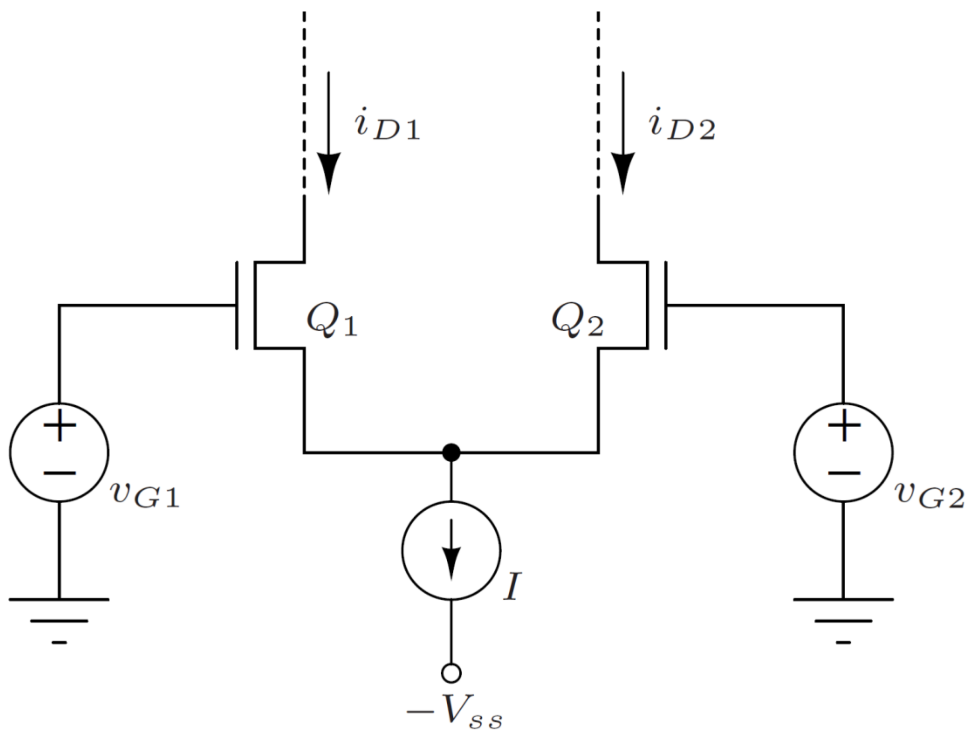


Par diferencial CMOS

- Para finalizar, pode notar-se que para sinais diferenciais de entrada, cada MOSFET do par comporta-se como um amplificador source-comum, apresentando uma resistência de saída r_o.

Par diferencial CMOS

- Exemplo: Um par diferencial utiliza uma corrente de polarização I=25 μA. Os transístores têm V_t =1 V, W =120 μm, L =6 μm e k'_n =20 μA/V^2. Calcule V_{GS}, g_m e o valor de v_{id} para que ocorra a comutação completa.



Par diferencial CMOS

- R: Com os sinais de entrada a 0 V,

$$i_{D1} = i_{D2} = \frac{I}{2} = 12.5\ \mu A$$

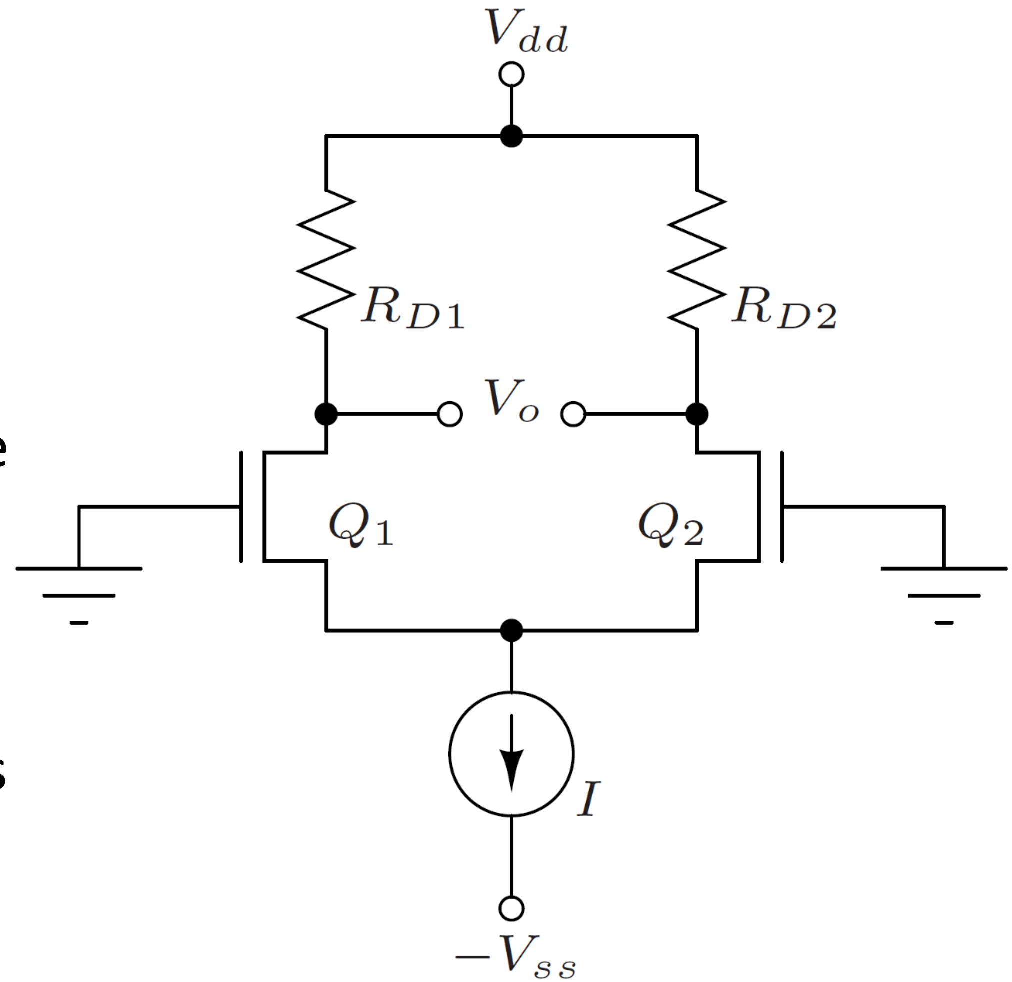
$$12.5\mu = \frac{1}{2} k'_n \frac{W}{L} (V_{gs} - V_t)^2 \Leftrightarrow V_{gs} = 1.25\ V$$

$$g_m = \frac{2I_d}{V_{gs} - V_t} = \frac{25\mu}{1.25 - 1} = 100\ \mu A/V$$

$$|v_{id}|_{max} = \sqrt{2}(V_{gs} - V_t) = 353.56\ mV$$

Tensão de offset de entrada (V_{os})

- Os dois lados do par diferencial são idealmente iguais, ou seja, Q1 é idêntico a Q2 e R_{D1} é igual a R_{D2}.
- Neste caso, a corrente I divide-se igualmente por Q1 e Q2 e V_o é igual a zero.
- Os circuitos práticos apresentam diferenças, por pequenas que sejam, entre os dois lados do par diferencial.



Tensão de offset de entrada (Vos)

- Estas diferenças resultam numa tensão contínua V_o diferente de zero, mesmo com as duas entradas ligadas à terra.
- Neste caso, V_o é a tensão de offset de saída.
- Normalmente, na literatura, os amplificadores diferenciais são caracterizados pela sua tensão de offset de entrada, que é a razão entre a tensão de offset de saída e o ganho diferencial do andar amplificador, ou seja: $V_{os} = V_o/A_d$.
- O ganho diferencial desta montagem amplificadora é facilmente calculado sabendo que o sinal no drain de Q1 é dado por:
  $v_{o1} = R_{D1}i_d$.
- De igual modo, sabendo que a corrente i_d no drain, de Q2 tem polaridade oposta à de Q1, o sinal no drain de Q2 é dado por:
  $v_{o2} = -R_{D1}i_d$.

Tensão de offset de entrada (Vos)

- Para a tensão de saída vem: $v_o = v_{o1} - v_{o2} = i_d(R_{D1} + R_{D2})$.
- Mas como $R_{D1} = R_{D2} = R_D$ e $i_d = g_m(v_{id}/2)$, $v_o = g_m v_{id} R_D$,
- ou seja, o ganho diferencial é dado por:

$$A_d = \frac{v_o}{v_{id}} = g_m R_D = \frac{I\,R_D}{V_{gs} - V_t}$$

- Outra definição será que a tensão de offset de entrada é a tensão que se deve aplicar entre as entradas do par diferencial para que a sua saída seja nula.

Tensão de offset de entrada (Vos)

- São três os fatores que contribuem para a tensão contínua de offset do par diferencial CMOS:
  - Diferenças entre os valores das resistências de carga.
  - Diferenças entre os W/L dos transístores.
  - Diferenças entre as suas tensões V_t.

Tensão de offset de entrada (Vos)

- Considere-se o caso em que as resistências R_{D1} e R_{D2} apresentam uma pequena diferença ΔR_D, ou seja:

$$R_{D1} = R_D + \frac{\Delta R_D}{2} = R_D \left(1 + \frac{\Delta}{2}\right)$$

$$R_{D2} = R_D - \frac{\Delta R_D}{2} = R_D \left(1 - \frac{\Delta}{2}\right)$$

- A corrente I vai dividir-se igualmente pelos dois transístores. Isto vai fazer com que à saída apareça a seguinte tensão:

$$V_o = \frac{I}{2} R_{D1} - \frac{I}{2} R_{D2} = \frac{I}{2} \Delta R_D$$

- Neste caso, a tensão de offset de entrada é dada por:

$$V_{os} = \frac{I\,\Delta R_D}{2A_d} = \frac{\Delta}{2}(V_{gs} - V_t)$$

Tensão de offset de entrada (Vos)

- Considere-se que a diferença entra as dimensões dos transístores é de $\Delta(W/L)$:

$$\boxed{\frac{W_1}{L_1} = \frac{W}{L} + \frac{\Delta}{2}\frac{W}{L} = \frac{W}{L}\left(1 + \frac{\Delta}{2}\right)} \qquad \boxed{\frac{W_2}{L_2} = \frac{W}{L} - \frac{\Delta}{2}\frac{W}{L} = \frac{W}{L}\left(1 - \frac{\Delta}{2}\right)}$$

- Tal diferença faz com que a corrente não se divida igualmente entre Q1 e Q2, mas segundo as seguintes proporções:

$$\boxed{I_1 = \frac{I}{2}\left(1 + \frac{\Delta}{2}\right)} \qquad \boxed{I_2 = \frac{I}{2}\left(1 - \frac{\Delta}{2}\right)}$$

- Com RD1 = RD2 = RD, a tensão de saída é:

$$V_o = I_1 R_{D1} - I_2 R_{D2} = \frac{R_D I \Delta}{2}$$

- A tensão de offset de entrada é dada por:

$$\boxed{V_{os} = \frac{V_o}{A_d} = \frac{\Delta}{2}(V_{gs} - V_t)}$$

Tensão de offset de entrada (Vos)

- Diferença em Vt dos dois transístores:

$$V_{t1} = V_t + \frac{\Delta V_t}{2} = V_t\left(1 + \frac{\Delta}{2}\right) \qquad V_{t2} = V_t - \frac{\Delta V_t}{2} = V_t\left(1 - \frac{\Delta}{2}\right)$$

- As correntes Id1 e Id2 são dadas por:

$$I_{d1} = \frac{1}{2}k'_n\frac{W}{L}\left[V_{gs} - V_t\left(1 + \frac{\Delta}{2}\right)\right]^2 \quad I_{d2} = \frac{1}{2}k'_n\frac{W}{L}\left[V_{gs} - V_t\left(1 - \frac{\Delta}{2}\right)\right]^2$$

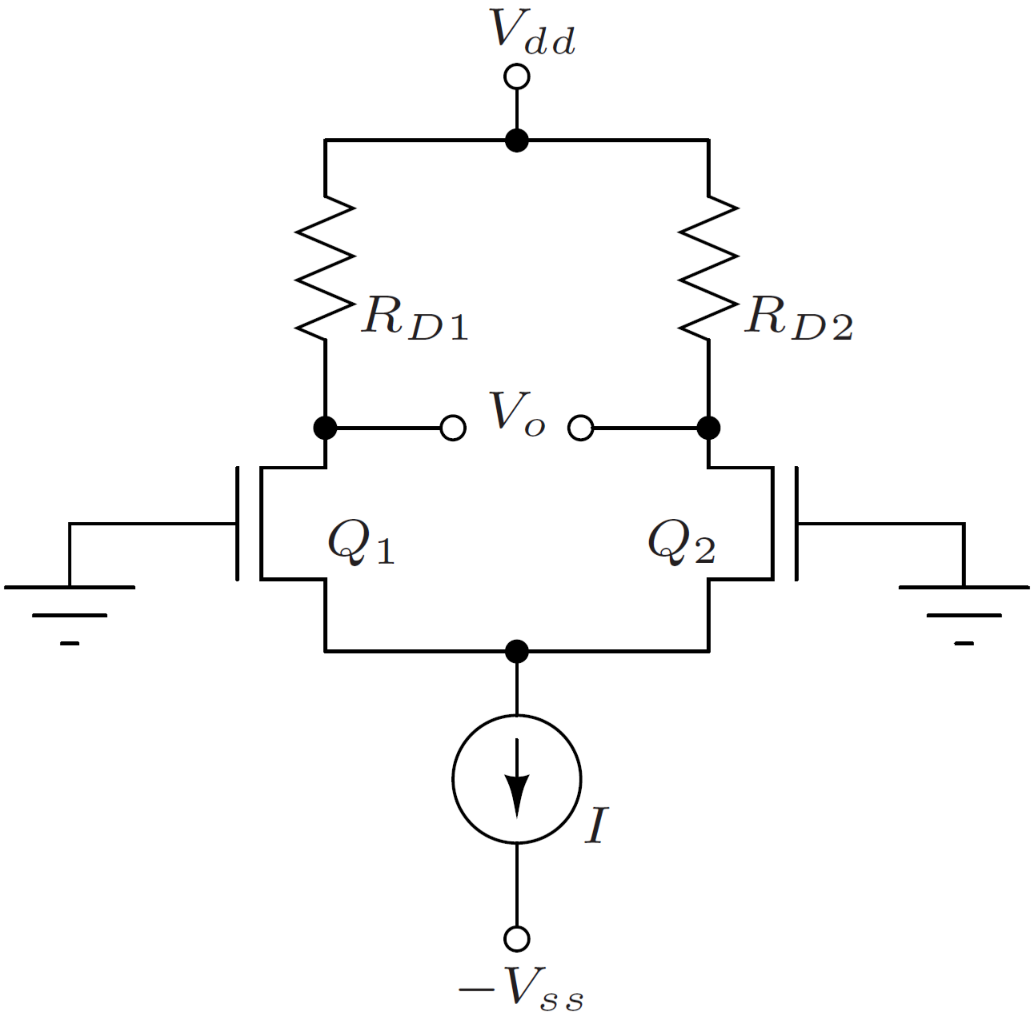
- Neste caso, $V_{os} = \frac{V_o}{A_d} = \frac{I_1 - I_2}{I}(V_{gs} - V_t)$
- substituindo os valores de Id1 e Id2, dá: $V_{os} = -\frac{k'_n(W/L)(V_{gs} - V_t)^2}{I}\Delta V_t$
- mas como $k'_n(W/L)(V_{gs} - V_t)^2 = I$

$$\boxed{V_{os} = -\Delta V_t}$$

- O sinal de menos na equação anterior não tem qualquer significado físico. Apenas aparece por se ter assumido que Vt aumentou em Q1 e diminuiu em Q2

Tensão de offset de entrada (Vos)

Exemplo: Para o par diferencial da figura, I =25 µA, V_t =1 V, W =120 µm, L =6 µm e k'_n=20 µA/V^2. calcule as três componentes da tensão de offset de entrada, sabendo que R_D pode variar 2%, (W/L) pode variar 2% e V_t pode variar 0.2%.



Tensão de offset de entrada (Vos)

- Para as variações em R_D, Δ=0.02:

$$I_{d1} = I_{d2} = \frac{I}{2} = 12.5\ \mu A$$

$$12.5\mu = \frac{1}{2}k'_n \frac{W}{L}(V_{gs} - V_t)^2 \Leftrightarrow V_{gs} = 1.25\ V$$

$$V_{os} = \frac{\Delta}{2}(V_{gs} - V_t) =$$

$$= \frac{0.02}{2}(1.25 - 1) = 2.5\ mV.$$

Tensão de offset de entrada (Vos)

Para as variações em (W/L), $\Delta = 0.02$:

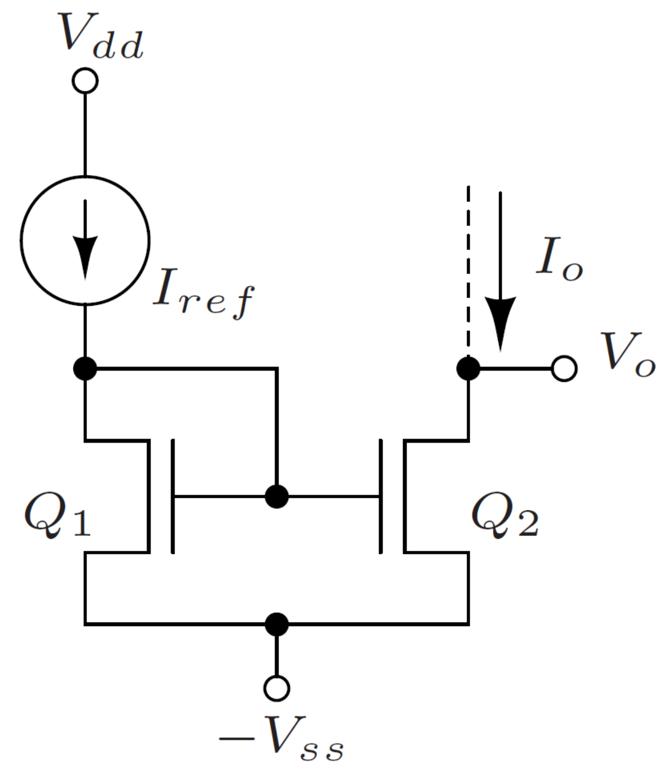
$$V_{os} = \frac{\Delta}{2}(V_{gs} - V_t) = \frac{0.02}{2}(1.25 - 1) = 2.5\ mV.$$

Para as variações em V_t:

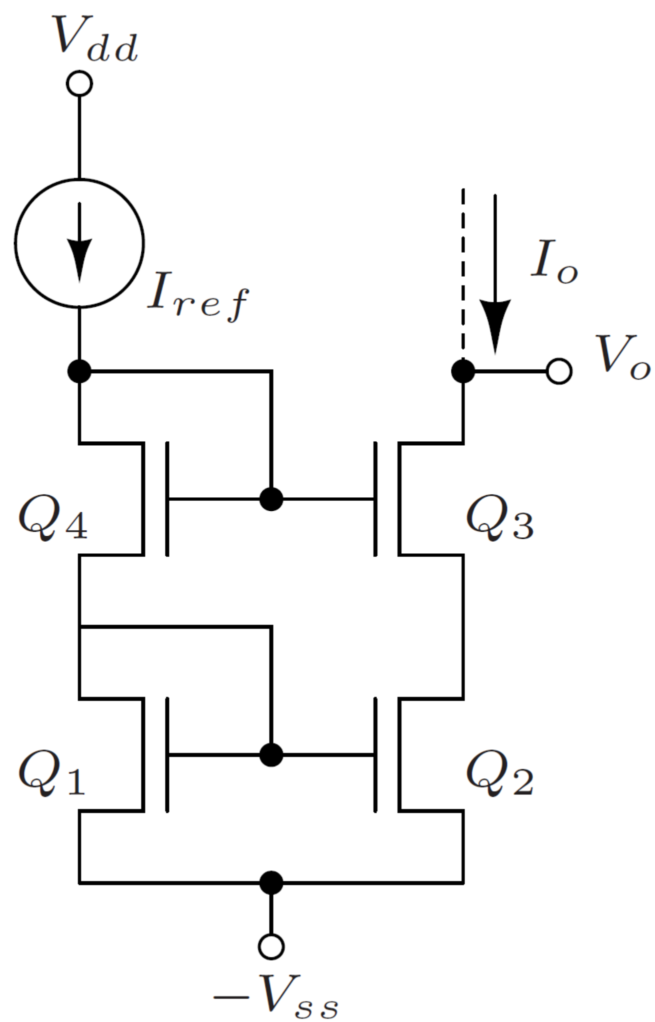
$$V_{os} = \Delta V_t = 0.002 \times 1 = 2\ mV.$$

Espelhos de corrente

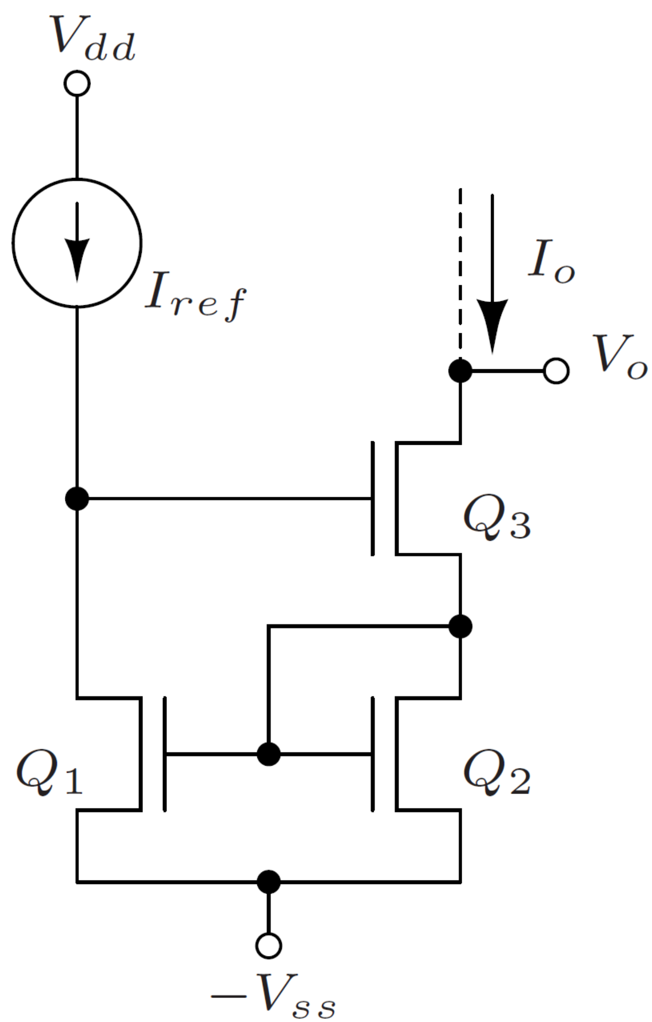
- A impedância de saída é aproximadamente igual a r_{o2}.
- A tensão de saída pode baixar até ao limite de saturação de Q2.



Espelho de corrente cascode

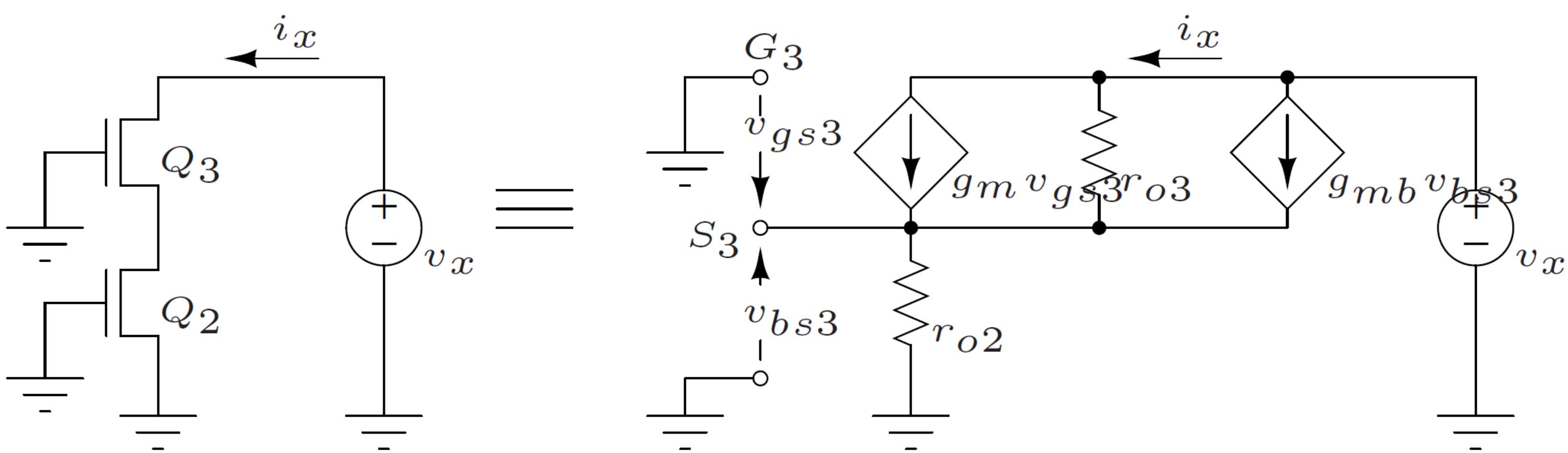


Espelho de corrente Wilson



Espelhos de corrente

- Circuitos equivalentes do espelho de corrente cascode usados para determinar a impedância de saída.



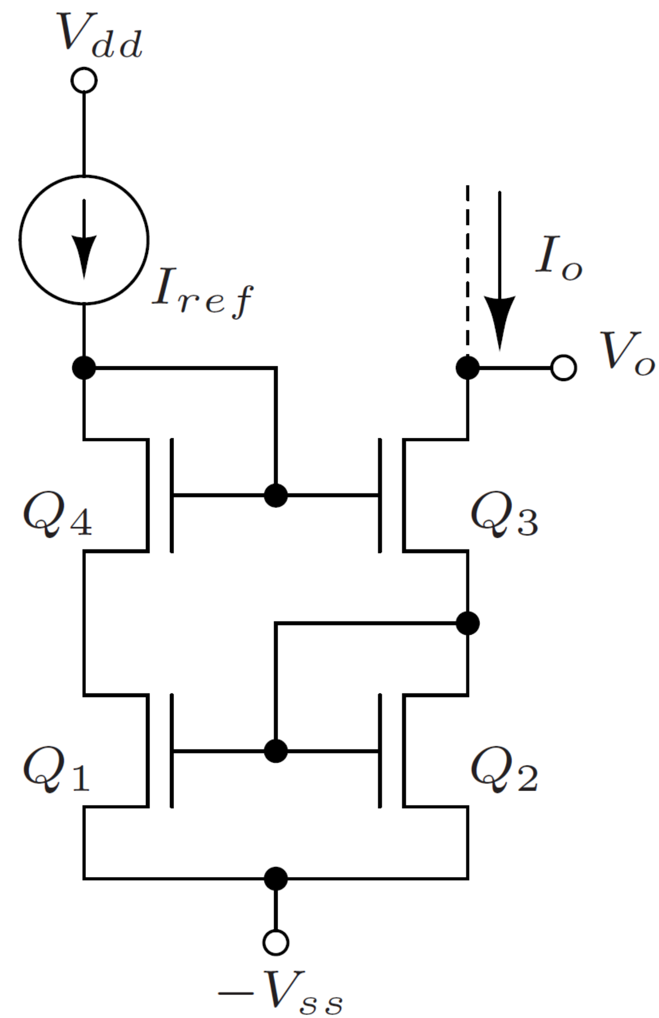
$$z_o = \frac{v_x}{i_x} = r_{o2}\left(\frac{r_{o3}}{r_{o2}} + r_{o3}g_m + 1 + r_{o3}g_{mb}\right)$$

Espelhos de corrente

- A equação mostra que a montagem espelho de corrente cascode tem uma impedância
- de saída aumentada do fator $(r_{o3}/r_{o2})+r_{o3}g_m+1+r_{o3}g_{mb}$ em relação ao espelho de corrente básico.
- Este fator, na prática pode ter valores na gama de 25 a 125, ou seja, esta montagem aumenta significativamente a impedância de saída.
- O resultado para o circuito de espelho de corrente de Wilson é semelhante.
- O circuito de Wilson tem, no entanto, a desvantagem de que as tensões nos drains de Q1 e Q2 não serem iguais, fazendo com que as correntes também sejam um pouco diferentes.

Espelhos de corrente

- Este problema pode ser solucionado introduzindo um outro transístor.



Espelhos de corrente

- Tanto o espelho de corrente cascode como o Wilson têm a desvantagem de reduzir a amplitude máxima do sinal de saída.
- Para demonstrar isto, considere-se o circuito do espelho cascode, assumindo que todos os transístores são iguais e têm V_{gs} igual.
- Isto não é verdade, devido ao efeito de corpo em Q3 e Q4.
- Daqui pode tirar-se que a tensão na gate de Q3 é igual a $2V_{gs}$ acima de $-V_{ss}$.
- Para Q3 permanecer na saturação, a tensão no seu drain (que é igual a v_o) não deve descer abaixo da tensão de gate mais do que V_t volts, ou seja, o valor mais baixo para *vo* é de $2V_{gs}$-V_t volts acima de $-V_{ss}$.

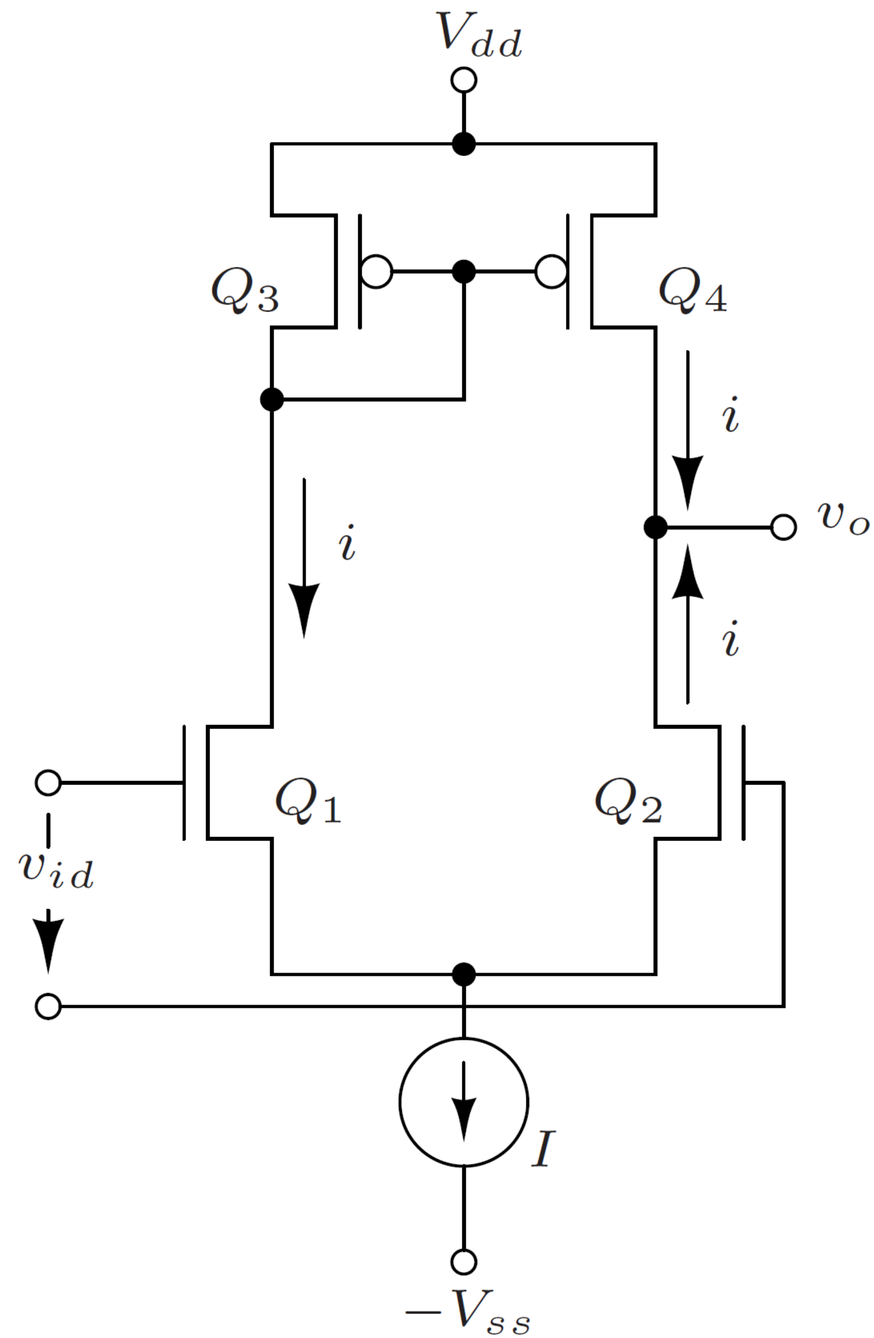
Espelhos de corrente

- Na realidade, o valor mais baixo permitido para v_o é um pouco menor, devido ao efeito de corpo aumentar V_t.

- De qualquer modo, a tensão mínima de saída do espelho de corrente básico é de V_{gs}-V_t acima de -V_{ss}, ou seja, a excursão de v_o no caso do espelho de corrente cascode é sempre menor do que no caso do espelho de corrente básico.

- Como nas tecnologias modernas, as tensões de alimentação tendem a ser cada vez menores, esta limitação dos espelhos cascode e Wilson pode ser bastante séria.

Amplificador diferencial CMOS com carga ativa



Amplificador diferencial CMOS com carga ativa

- O sinal de corrente i é dado por: $i = g_m(v_{id}/2)$, onde $I_d = I/2$,

- O sinal de saída é dado por: $v_o = 2i(r_{o2}||r_{o4})$, em que $r_{o2}=r_{o4}=V_A/I_d$.

- Para a tensão de saída vem: $v_o = 2_i(r_{o2}||r_{o4}) = ir_{o2} = g_m(v_{id}/2)r_{o2}$.
- O ganho em tensão é então dado por:

$$A_d = \frac{v_o}{v_{id}} = g_m \frac{r_{o2}}{2} = \frac{V_A}{V_{gs} - V_t}$$

- Para as tecnologias modernas, é possível obter ganhos de cerca de 100.
- Para tornar o ganho maior, pode usar-se um espelho de corrente cascode , o que pode tornar o ganho maior do que 1000, ao custo de reduzir a excursão do sinal de saída.

Andares de saída

- Fornecer uma baixa impedância, para que este possa colocar o seu sinal na carga sem perda de ganho.

- Devem fornecer uma determinada potência à carga de um modo eficiente. Isto implica que a potência dissipada nos transístores deve ser a mais baixa possível.

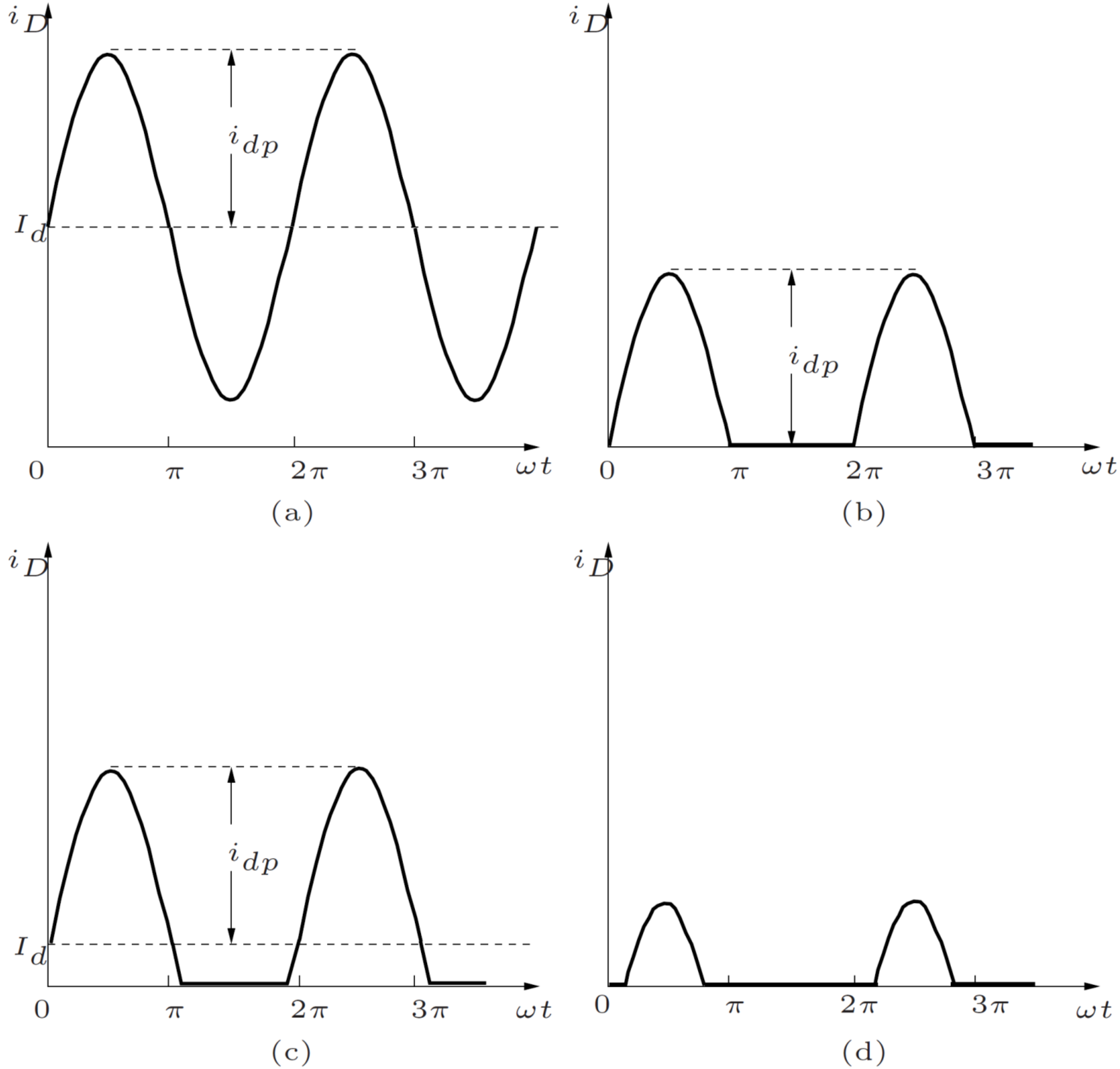
Classificação dos andares de saída

(a) Classe A

(b) Classe B

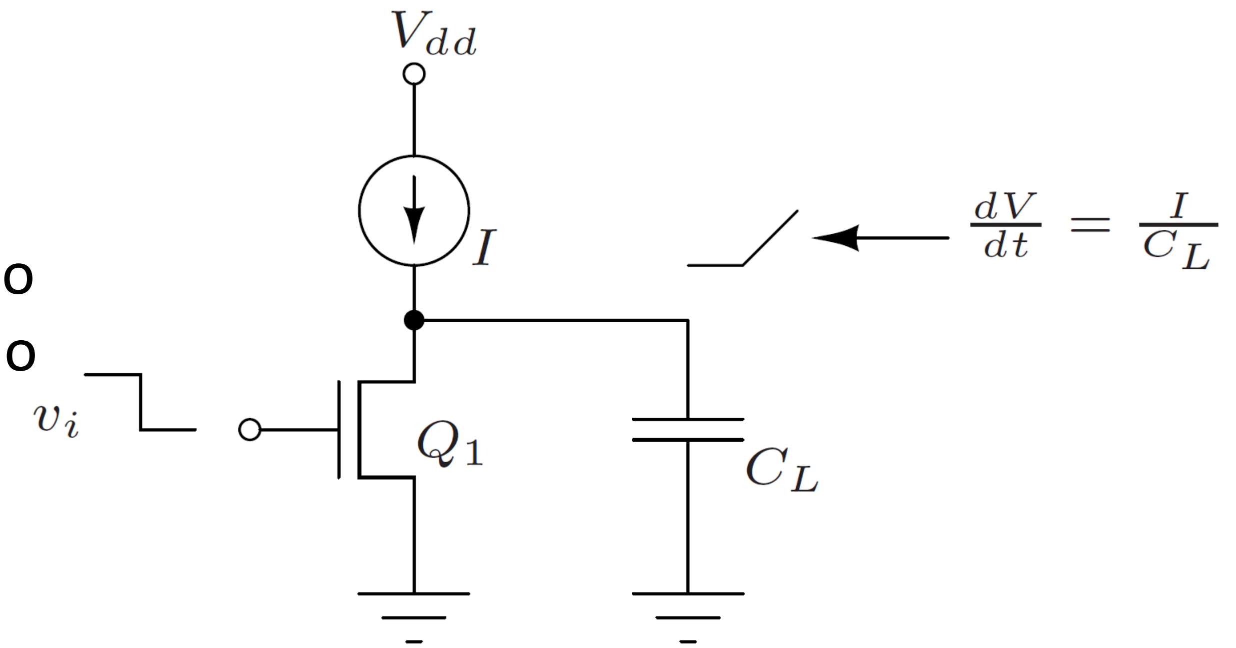
(c) Classe AB

(d) Classe C



Amplificador de classe AB

Amplificador source-comum com carga ativa. Se a corrente de polarização I for maior do que a corrente de pico do sinal, pode funcionar como amplificador de classe A.



- Pode facilmente provar-se que a eficiência deste amplificador é de apenas 25%, ou seja, o transístor dissipa 75% da potência
- fornecida ao circuito.
- O transístor Q1 apenas pode absorver corrente da capacitância de carga, enquanto que a fonte de corrente I fornece corrente à capacitância de carga.

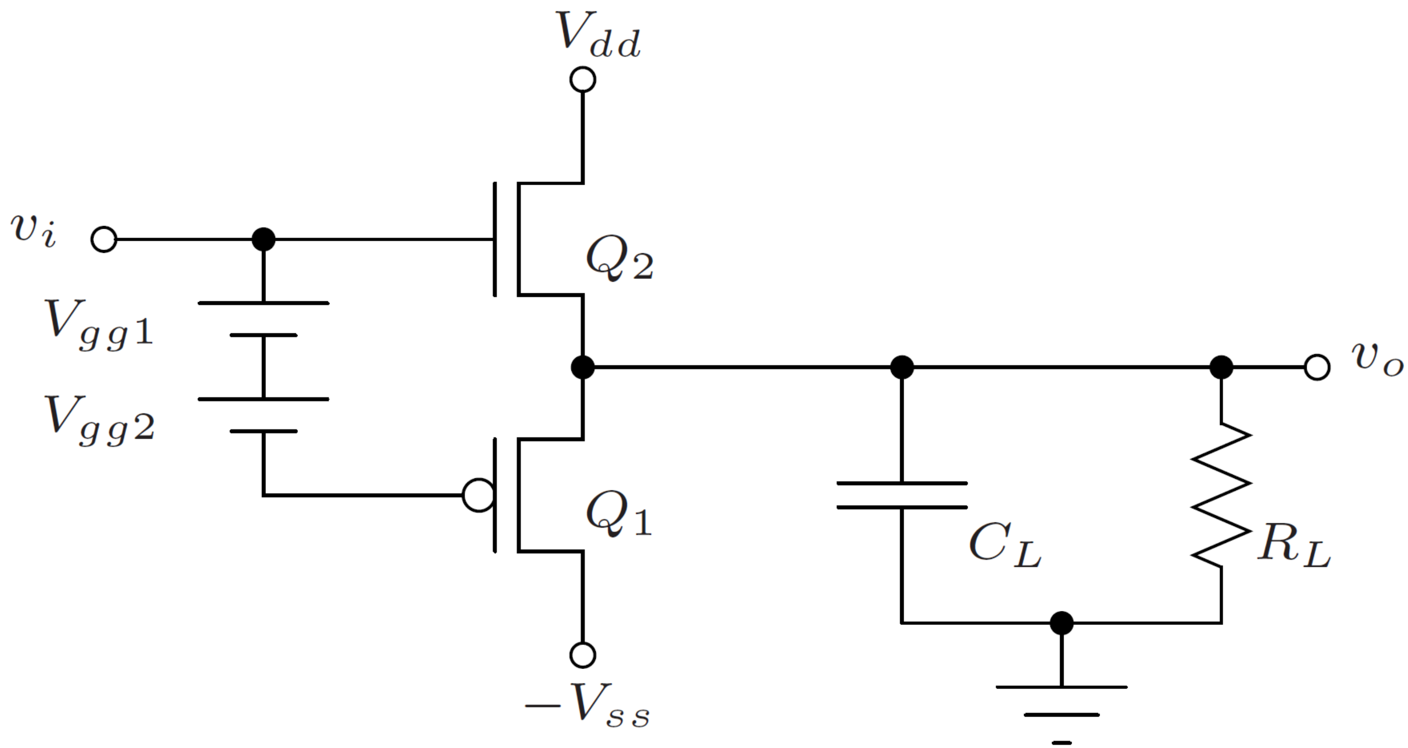
Amplificador de classe AB

- A taxa máxima a que a capacitância de carga pode ser carregada é chamada de slew-rate e é:

$$SR = \frac{I}{C_L} = \frac{dV}{dt}$$

- Por exemplo, se I=10 µA e C_L =1 pF, o slew-rate do amplificador é de 10 V/µs.
- Em muitas aplicações, tanto analógicas como digitais, esta slew-rate é muito baixo.
- Normalmente, a capacitância de carga é fixa, não sendo uma variável acessível ao projetista.
- Para aumentar o slew-rate, este terá então que aumentar a corrente I, o que resulta numa dissipação de potência maior.
- A solução passa por projetar um amplificador que não tenha limitações na corrente de carga e descarga do condensador.

Amplificador de classe AB



- O valor das tensões V_{gg1} e V_{gg2} determina a classe (A, AB ou B) do amplificador.
- Quando a entrada é positiva, v_{GS2} aumenta, e v_{GS1} diminui.
- Isto faz com que a corrente em Q2 aumente e em Q1 diminua.
- A tensão para a qual Q1 fica ao corte é determinada por V_{gg1}.

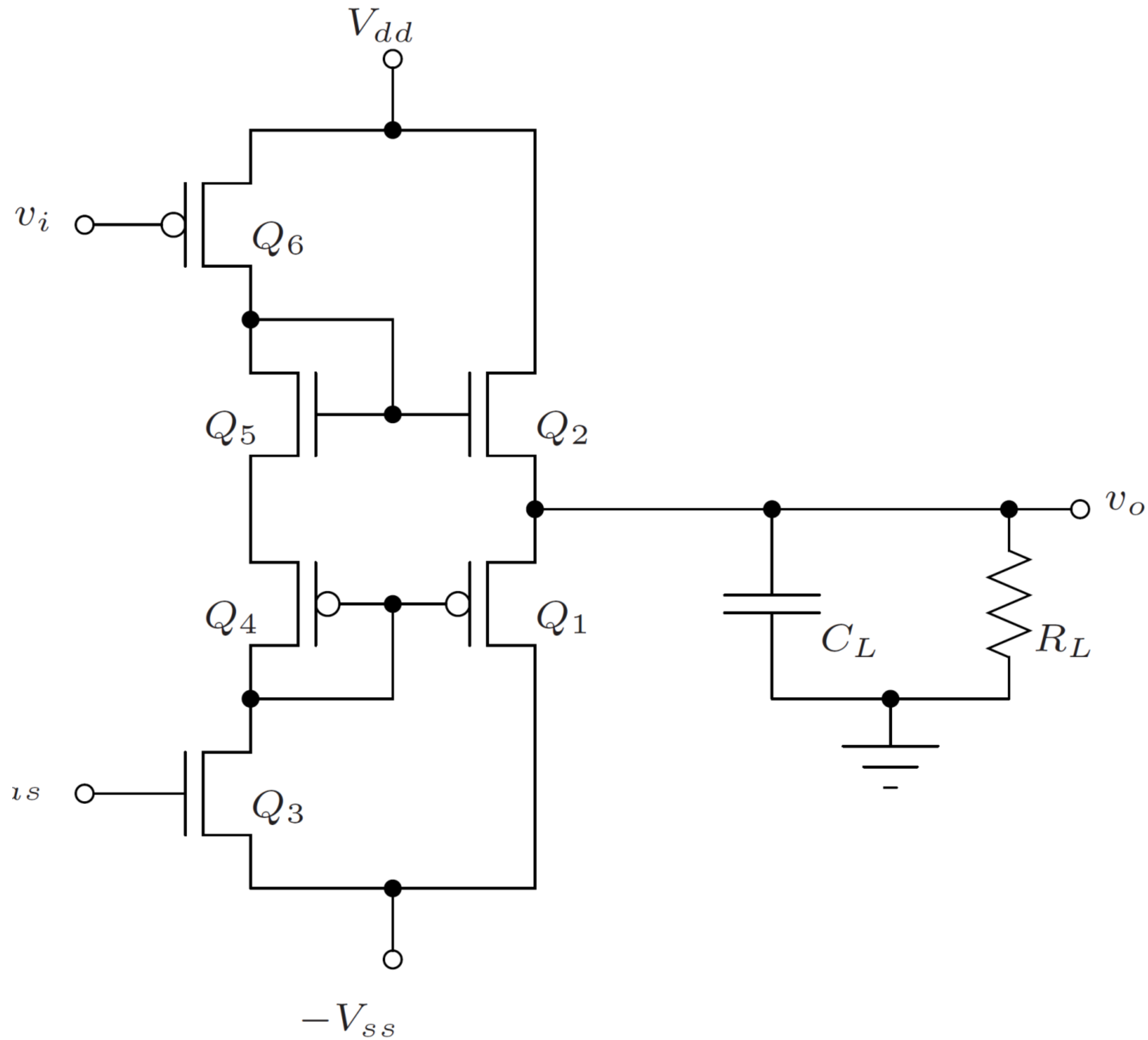
Amplificador de classe AB

- Nesta montagem, as limitações de slew-rate não são tão evidentes, pois não existe uma fonte de corrente no caminho de carga ou de descarga.

- A tensão de saída é limitada por V_t volts abaixo de V_{dd} e acima de $-V_{ss}$.

Amplificador de classe AB

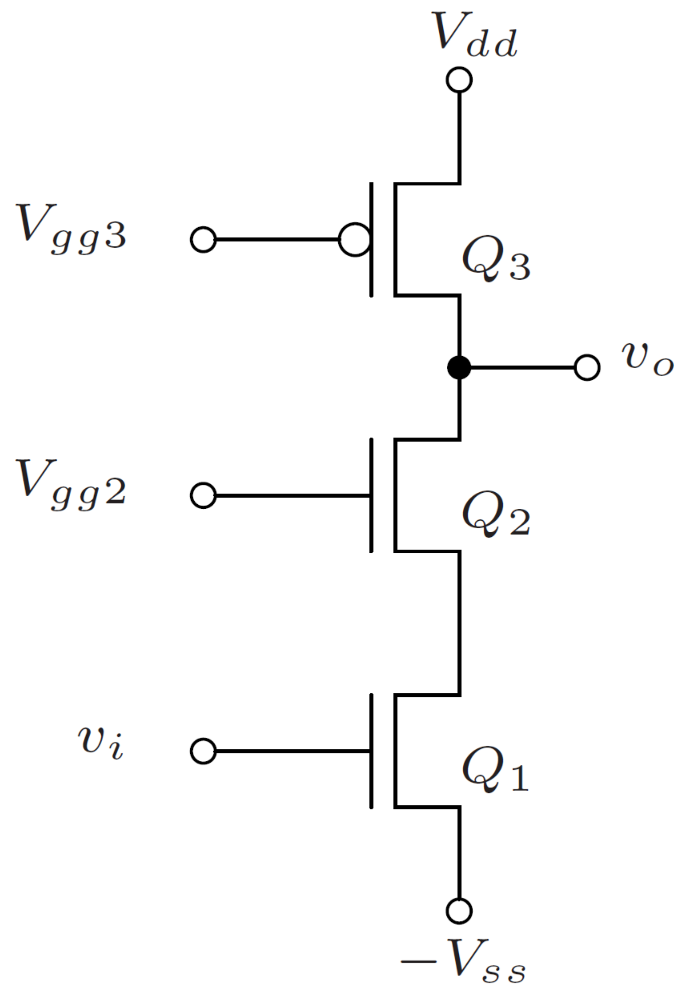
As fontes V_{gg1} e V_{gg2} podem ser implementadas com um circuito como o da figura.



O amplificador cascode

Vantagem em relação ao amplificador source-comum:

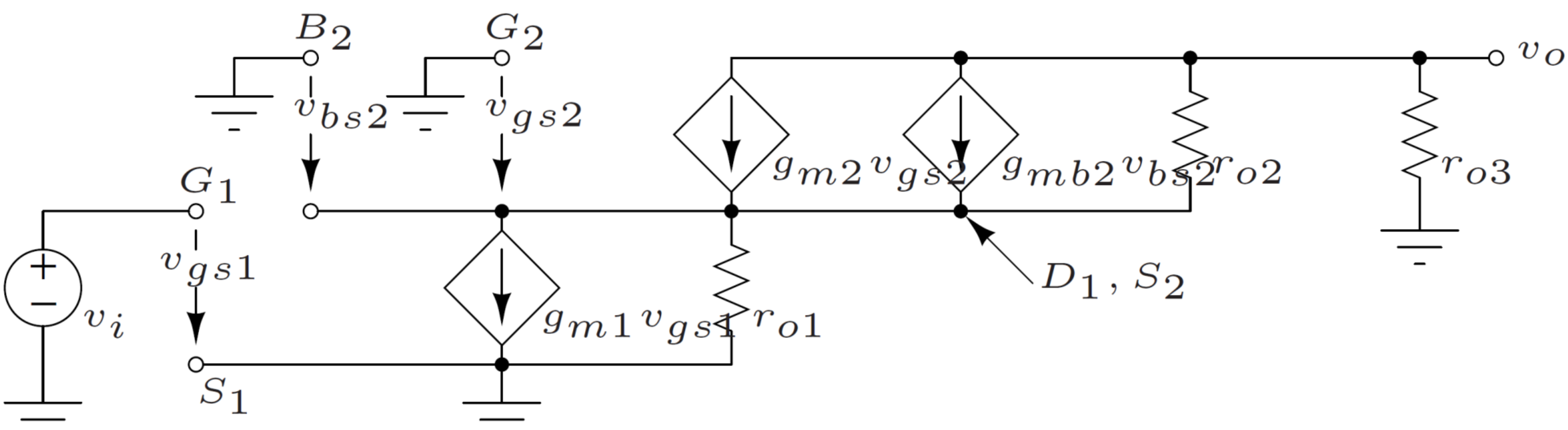
- O ganho é maior, devido à resistência de saída ser também maior.



O amplificador cascode

- Para polarizar o amplificador cascode devem escolher-se valores de V_{gg2} e V_{gg3} adequados para que o valor da corrente I_{d1} seja o pretendido.
- Normalmente usam-se espelhos de para esta finalidade.

- Modelo equivalente para pequenos sinais:



O amplificador cascode

- O ganho pode ser calculado aplicando a lei dos nós no nó de saída e no nó de S_2. Para o nó de saída vem:

$$g_{m2}v_{s2} + g_{mb2}v_{s2} + \frac{v_o - v_{s2}}{r_{o2}} + \frac{v_o}{r_{o3}} = 0$$

- Para o nó de S2, vem:

$$g_{m1}v_i + \frac{v_{s2}}{r_{o1}} + \frac{v_o}{r_{o3}} = 0$$

O amplificador cascode

- Resolvendo a segunda equação em ordem a v_{s2} e substituindo na primeira, obtém-se para o ganho:

$$A_v = -\frac{g_{m1} r_{o1}\left(g_{m2} + g_{mb2} + \frac{1}{r_{o2}}\right)}{\frac{1}{r_{o3}} + \frac{1}{r_{o2}} + \frac{r_{o1}}{r_{o3}}\left(g_{m2} + g_{mb2} + \frac{1}{r_{o2}}\right)}$$

- Considerando $r_{o2} \simeq r_{o3}$

- e $r_{o1}(g_{m2} + g_{mb2} + (1/r_{o2})) \gg 2$

$$\boxed{A_v \simeq -g_{m1} r_{o3}}$$

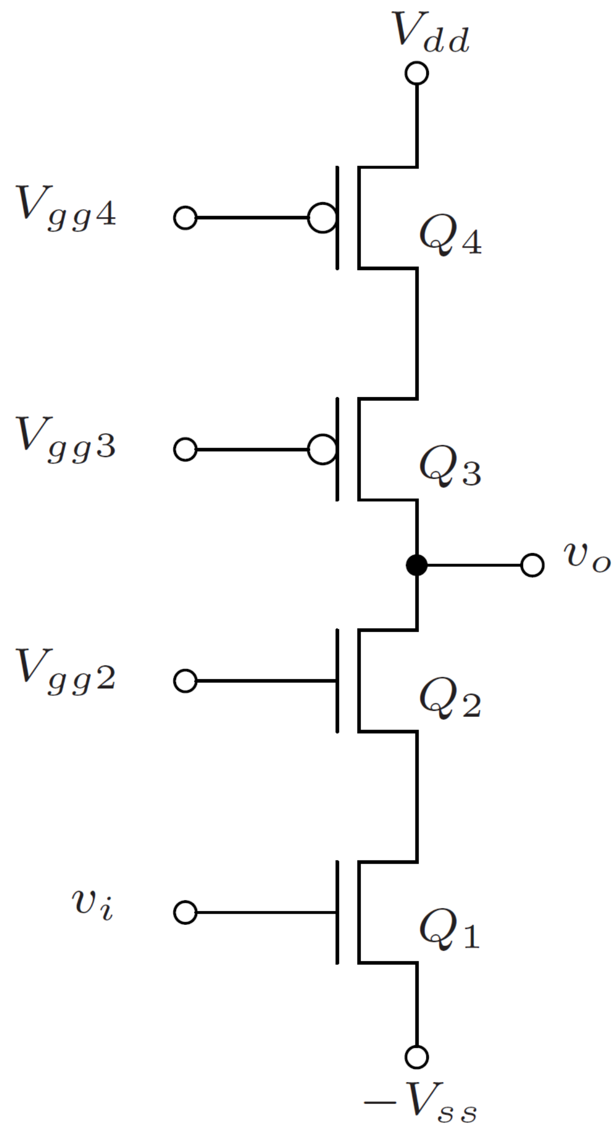
O amplificador cascode

- O ganho do amplificador source-comum é de $-g_{m1}(r_{o1}||r_{o2})$.
- Supondo $r_{o1}=r_{o2}=r_{o3}$, o ganho do amplificador cascode é praticamente igual ao dobro do ganho do amplificador source-comum.
- Isto deve-se ao facto de este ser limitado pela resistência de saída de Q3.

O amplificador cascode

- Aumentar a resistência vista pelo drain de Q3.

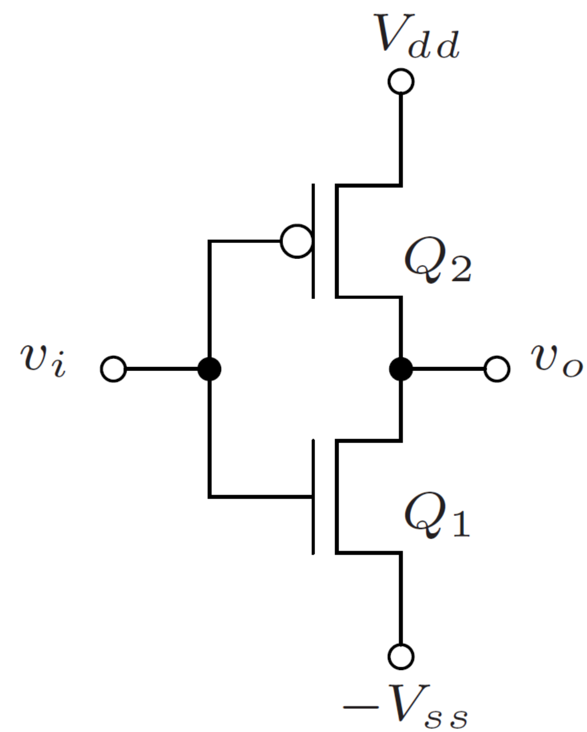
- Neste caso, os transístores Q3 e Q4 fazem parte de um espelho de corrente cascode, que tem uma resistência de saída muito maior do que o espelho de corrente básico.



O amplificador push-pull

- Circuito do inversor lógico CMOS, com os dois transístores a operarem na saturação em simultâneo.

- Esta configuração, quando projetada corretamente, pode fornecer e absorver quantidades iguais de corrente.



O amplificador push-pull

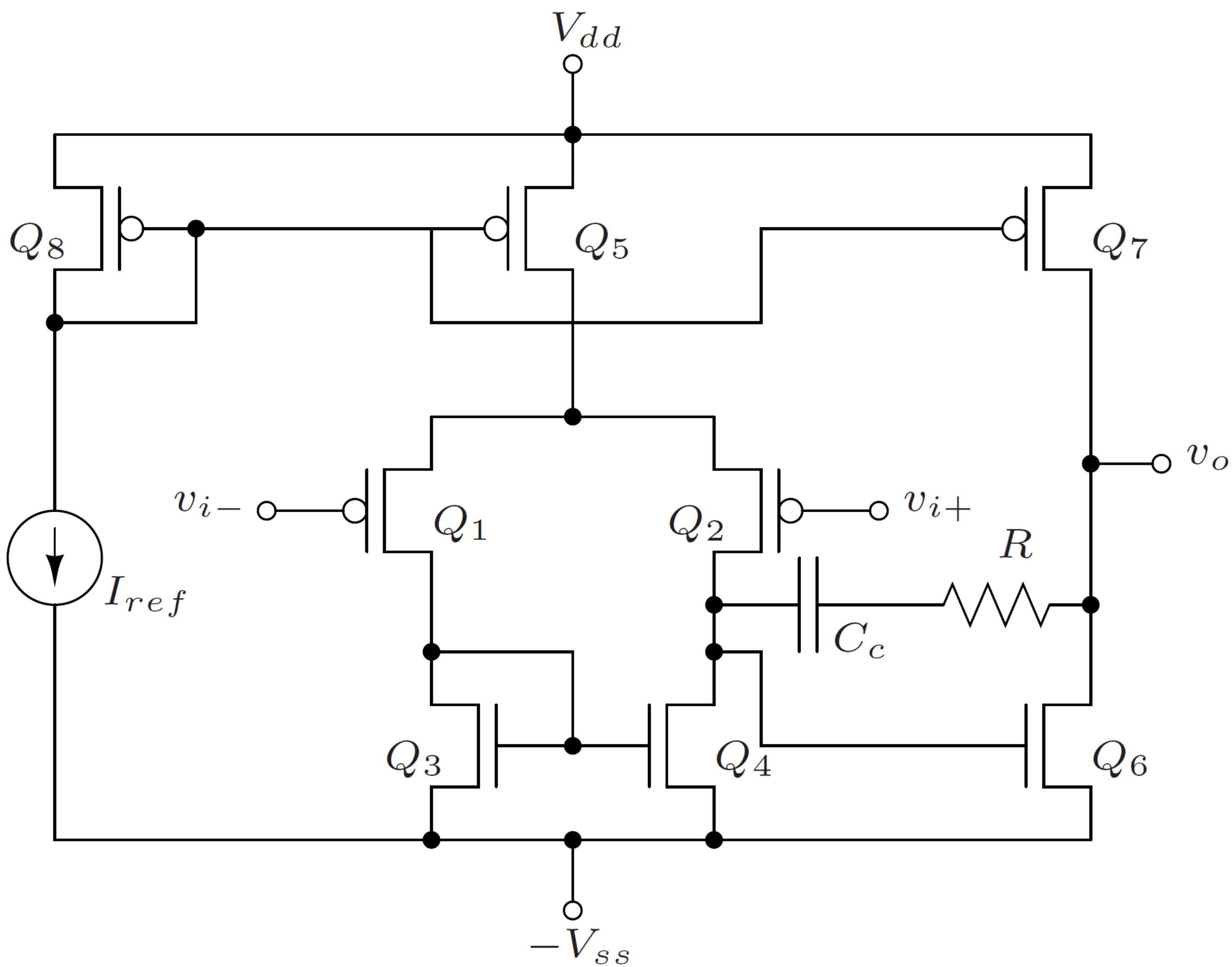
- Tanto Q1 como Q2 funcionam como amplificadores source-comum.
- A resistência efetiva entre o drain desses transístores e a terra é dada pelo paralelo das resistências de saída de cada MOSFET.
- O ganho desta configuração é dado por:

$$A_v = -(g_{m1} + g_{m2})(r_{o1}||r_{o2})$$

- O amplificador push-pull é muito popular como andar de saída por duas razões: tem a capacidade de fornecer e ou absorver quantidades iguais de corrente e tem a capacidade de fazer variar tensão de saída entre Vdd e -Vss

Amplificador operacional CMOS

- Configuração de dois estágios.



Amplificador operacional CMOS

- O circuito utiliza duas fontes de alimentação que podem variar de ±15 V até valores abaixo dos ±2.5 V, para tecnologias mais recentes.
- A corrente de referência Iref , pode ser substituída por uma resistência ou até um MOSFET.
- O espelho de corrente formado por Q8 e Q5 fornece a corrente de polarização ao par diferencial formado por Q1 e Q2.
- Os transístores Q3 e Q4 funcionam como carga ativa do par diferencial, portanto o andar de entrada é idêntico ao estudado anteriormente.

Amplificador operacional CMOS

- O segundo estágio consiste em Q6, que é um amplificador source-comum cuja carga ativa é formada pela fonte de corrente Q7.

- O condensador Cc e a resistência R tem por missão fazer a compensação em frequência, assunto que não faz parte do programa da disciplina.

Amplificador operacional CMOS

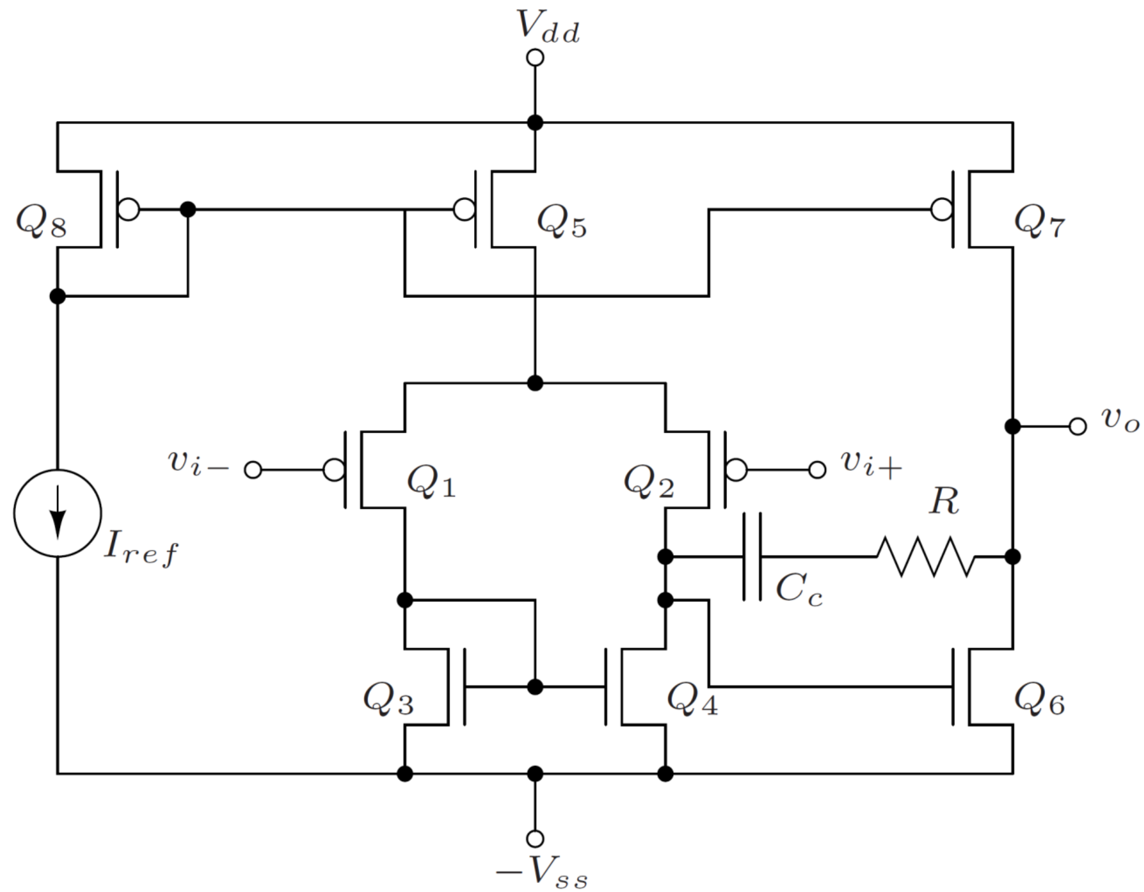
Exemplo: Parâmetros:

I_{ref} =25 µA, V_t=1 V (para todos os transístores),

k'_n=20 µA/V^2 ,

k'_p= 10 µA/V^2, V_A=25 V (para todos os transístores),

V_{dd}=V_{ss}=5 V. Calcule as correntes de drain de todos os transístores, os ganhos dos dois andares amplificadores e o ganho total em malha aberta.



Dimensões dos MOSFETs:
Q1: 120/8, Q2 :120/8, Q3 : 50/10,
Q4: 50/10, Q5: 150/10, Q6:100/10,
Q7: 150/10 e Q8: 150/10.

Amplificador operacional CMOS

- Corrente em Q_8: $I_{d8} = I_{ref} = 25\ \mu A$.
- Corrente em Q_5: Como $(W_5/L_5) = (W_8/L/8)$, $I_{d5} = I_{d8} = I_{ref} = 25\ \mu A$.
- Corrente em Q_1 e Q_2: A corrente de Q_5 divide-se pelos dois transístores, logo $I_{d1} = I_{d2} = I_{ref}/2 = 12.5\ \mu A$.
- Corrente em Q_3 e Q_4: $I_{d3} = I_{d1} = 12.5\ \mu A$ e $I_{d4} = I_{d2} = 12.5\ \mu A$.
- Corrente em Q_7: Como $(W_7/L_7) = (W_8/L/8)$, $I_{d7} = I_{d8} = I_{ref} = 25\ \mu A$.
- Corrente em Q_6: $I_{d6} = I_{d8} = I_{ref} = 25\ \mu A$.

Amplificador operacional CMOS

Para calcular os ganhos, primeiro é necessário conhecer g_m e r_o de todos os transístores:

$$g_m = \sqrt{2k'_n \frac{W}{L} I_d}.$$

Nos MOSFETs de canal p o valor de K'_n deve ser substituido pelo de k'_p.

$$r_o = \frac{|V_A|}{I_d}.$$

Amplificador operacional CMOS

Os valores resultantes de g_m e r_o para todos os transístores são:

MOSFET	$g_m(\mu A/V)$	$r_o(\ M\Omega)$
Q_1	62.5	2
Q_2	62.5	2
Q_3	50	2
Q_4	50	2
Q_5	83.3	1
Q_6	100	1
Q_7	83.3	1
Q_8	83.3	1

Amplificador operacional CMOS

O ganho do primeiro estágio é dado por:

$$A_1 = -g_{m1}(r_{o1}||r_{o4}) = -62.5\mu(2M||2M) =$$

$$= -62.5.$$

O ganho do segundo estágio é dado por:

$$A_2 = -g_{m6}(r_{o6}||r_{o7}) = -100\mu(1M||1M) =$$

$$= -50.$$

O ganho total em malha aberta é de
$(-62.5) \times (-50) = 3125.$