Universidade do Minho - Departamento de Eletrónica Industrial

Sistemas Digitais - Laboratórios Projeto de Circuitos Combinacionais

Duração máxima: 3 aulas.

Os alunos devem entregar a preparação prévia ao docente no início da 1ª aula de cada trabalho (imediatamente ao entrar na sala), com a resolução de todas as questões indicadas a sublinhado no guia. O atraso na entrega implicará uma penalização na nota. A mesma resolução deve estar anotada no *logbook*.

Antes de realizar o trabalho, os alunos devem ter estudado os seguintes tópicos:

- 1) Álgebra de Boole;
- 2) Teorema de De Morgan;
- 3) Mapas de Karnaugh;
- 4) Síntese de circuitos combinacionais.

Durante a realização do trabalho, os alunos devem:

- 1) Realizar as montagens indicadas no guia;
- 2) Registar no logbook todos os valores calculados e medidos.

Depois de realizar o trabalho na totalidade, os alunos devem:

- 1) Ter verificado experimentalmente os tópicos anteriores;
- 2) Ter adquirido experiência no projeto de circuitos lógicos combinacionais;
- 3) Ter adquirido experiência na montagem de circuitos com base em lógica discreta;
- 4) Ter adquirido experiência no teste e correção de erros em circuitos lógicos.

Elementos de estudo:

- 1) Slides de Sistemas Digitais.
- 2) John F. Wakerly, "Digital Design, Principles and Practices", Prentice Hall, 2000.

PROCEDIMENTO

Todos os conhecimentos adquiridos nos trabalhos anteriores devem continuar a ser aplicados neste e nos trabalhos futuros. Em particular, sempre que um circuito não funcionar conforme esperado, deve efetuar a análise teórica seguida da análise experimental para verificar primeiro se há erros no projeto e, em caso negativo, descobrir onde está o erro na montagem.

- 1 Implemente a função lógica X = ABC usando somente portas NAND de 2 entradas.
- a) Identifique os sinais de entrada e saída do problema.
- b) Apresente a tabela de verdade correspondente a esta função.
- c) Desenhe o diagrama esquemático do circuito conforme as recomendações.

Monte e teste o circuito (para todas as combinações da tabela de verdade).

- **2 -** Considere o seguinte problema proposto no trabalho prático anterior: "*Projete um circuito que indique (com valor lógico "1"*) na sua saída F que um número entre 0 e 7 é par e não é primo. O número é representado pelas variáveis A (MSB), B, C".
- a) Apresente a função lógica minimizada obtida no trabalho anterior.
- b) Utilizando o teorema de De Morgan, converta algebricamente esta função para uma forma que possa ser implementada diretamente com base unicamente em portas NAND de 2 entradas. Quantas portas e quantos circuitos integrados são necessários?
- c) Desenhe o diagrama esquemático do circuito.

Monte e teste o circuito.

Considere no problema seguinte que A e B são os números mecanográficos (de 5 dígitos decimais) dos dois elementos do grupo, com A < B, sendo A1 e B1 os dígitos decimais mais à esquerda dos respetivos números, A5 e B5 os dígitos mais à direita. Caso o grupo tenha apenas um elemento, o número A é obtido da parte inteira de B/2, em que B é o número mecanográfico do aluno.

3 - Implemente um circuito lógico que receba como entrada a posição de um dígito de um número decimal de dez dígitos e forneça como saída o dígito correspondente (considere que a posição do dígito mais à esquerda é 1 e do mais à direita é 10). Tanto a posição (entrada) como o valor do dígito (saída) devem ser representados em binário.

Além disso, o circuito deve apresentar na saída o valor 15 para a entrada 15.

O número de dez dígitos é único para cada grupo, sendo formado pela concatenação dos números mecanográficos (A e B, nesta ordem) dos dois elementos do grupo. Por exemplo, se os números mecanográficos fossem 79453 e 81760, o número de 10 dígitos seria 7945381760.

Concluindo, tendo em consideração que A1 e B1 são os dígitos mais à esquerda dos números mecanográficos, a correspondência entre as entradas e saídas que devem ser fornecidas pelo circuito é a seguinte:

$$1 \rightarrow A1, 2 \rightarrow A2, 3 \rightarrow A3, 4 \rightarrow A4, 5 \rightarrow A5, 6 \rightarrow B1, 7 \rightarrow B2, 8 \rightarrow B3, 9 \rightarrow B4, 10 \rightarrow B5, 15 \rightarrow 15$$

- a) Atribua nomes para as entradas e saídas e construa a tabela de verdade para este problema.
- b) <u>Obtenha expressões lógicas minimizadas para as saídas com recurso a mapas de Karnaugh.</u>
- c) <u>Construa o diagrama lógico do circuito, seguindo as recomendações fornecidas, procurando minimizar o número de circuitos integrados utilizados.</u>

Monte e teste o circuito.

Observações:

- O enunciado do problema não especifica os nomes dos sinais de entrada e de saída. Porém, para sinais formados por conjuntos de bits que têm significado numérico, como neste caso, é norma utilizar o índice "0" para o bit menos significativo, o índice 1 para o bit seguinte, e assim por diante, até chegar ao MSB, pelo que deve ter isso em consideração.
- As combinações de entrada que não são referidas no problema não interessam. Isso deve ser utilizado a seu favor para reduzir o número de componentes necessários.
- Quando possível, procure reutilizar os mesmos agrupamentos nos mapas de Karnaugh de diferentes saídas, pois isso permite reaproveitar parte da lógica implementada, reduzindo o número de portas lógicas necessárias.