

如何通过仿真手段获得封装基板的等效热模型

原创 Old_Hao 集成电路封装设计 2026年2月10日 22:03 上海

今天有一位小朋友问我在封装热仿真中很薄的模型比如Die bond的epoxy, 芯片表面的RDL等, 在仿真时候很难画网格, 是否可以忽略掉? 如果忽略不掉, 网格该如何画?

我们先来回答第一个问题。模型是否可以忽略掉取决于模型热阻在整个仿真模型中的占比。像一些简单的模型, 比如epoxy, 就可以直接通过传热截面积和传热距离公式计算出大致引入的热阻, 再分析该热阻在整个模型回路中的占比去评估是否可以忽略掉。具体方法这里不做详细介绍, 感兴趣的朋友可以参考下面这篇文章, 换汤不换药。 BGA封装热阻Rja仿真时, 是否需要考虑键合丝的影响?

第二个问题, 如果忽略不掉, 网格又难画怎么办? 通常来讲, 很薄的模型可以直接用面热阻模型来替代。就是画一个平面, 在平面上设置厚度和热导率, 这样既不忽略它, 又能简化网格。

当然epoxy因为是均匀材料, 热导率很容易获得, 用这个方法可以。如果是RDL就比较麻烦了, 因为RDL类似于基板, 有金属走线层, 有介质层。热导率不均匀, 该如何是好?

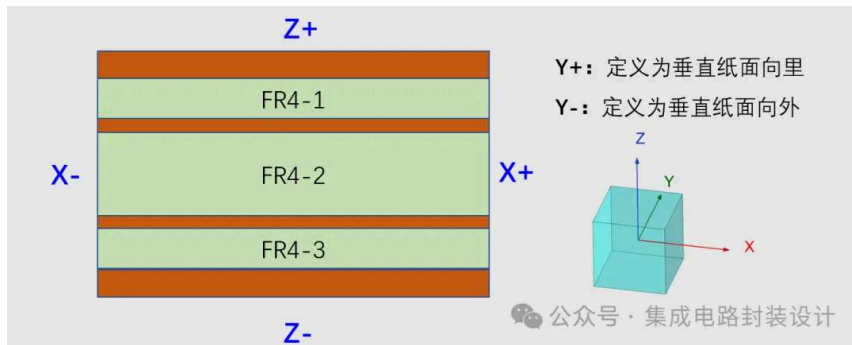
这种情况下, 最好的办法就是计算等效热导率。这个等效热导率如何获得? 个人觉得还是通过仿真获得比较稳妥一些。

说来也巧, 早在半年前我就写了一篇如何通过仿真方式获得等效热阻模型的文章, 觉得有点鸡肋一直没发表, 没想到今天有人问到了。

在读这篇文章之前, 建议先回顾下等效热阻模型的计算逻辑(如下文)。

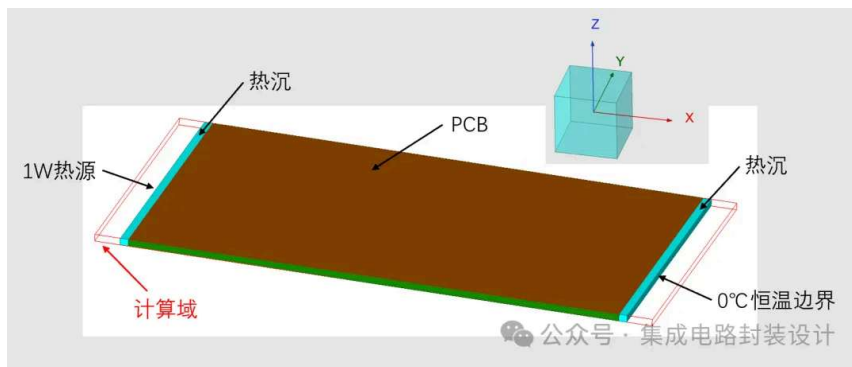
Icepak中JEDEC的2S2P PCB板的等效模型是否值得信赖?

读完以串、并联的方式如何计算JEDEC中2S2P板等效模型, 我们再讨论下如何用仿真的方式获得这个结果。由于仿真是在三维空间的操作, 为了便于描述, 先给三维空间的六个面命名。



上图左侧为JEDEC 2S2P板截面视图, 左右分别定义为X+、X-; 上下定义为Z+、Z-; Y+定义为垂直纸面向内, Y-定义为垂直于纸面向外。以获取X方向等效热导率为例: 通过热阻仿真的方式, 使热量从X-完全流经PCB板到达X+, 获得X+、X-的温差, 再根据温差和功率的关系, 计算出PCB板在X方向的热阻, 然后通过热阻和截面积的关系式计算出X方向的等效平均热导率。

热源、边界、计算域的设定:

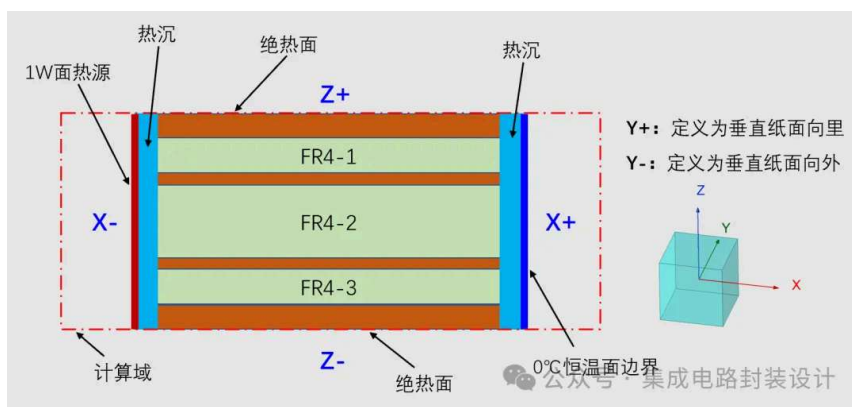


上图为在AEDT-icepak中建立的JEDEC 2S2P板模型，计算域(红色边框)在Y+、Y-、Z+、Z-方向尺寸与PCB模型一致，X+、X-方向尺寸比PCB板略大一些。icepak中计算域边界面不做设定时，默认为隔热面，Y、Z方向边界面与PCB板紧贴设定，可确保热量在沿X方向传导过程中无向外损耗，提升结果准确性。X方向比实物模型略大一些，主要为了确保热沉上的热表面、边界面可以画出网格(icepak中计算域紧贴实物表面，有时候会画不出网格)。

X+、X-方向的两个热沉(上图蓝色)材质选用软件中最高热导率材料($2000+W/^{\circ}C*m$)，其目的是为了使热沉面的热量可以在Y、Z方向自由流动，以便到达PCB板的X-面时，可以根据PCB叠层材料的热导率差异，分配热量的传播比例(博主试过，若直接在PCB的X-面设定一个面热源，热量便在PCB的各层之间按照面积比例分配后各传各的，导致最终结果出错)。边界面同样道理。

热源使用1W，设定在X-热沉的左侧面，恒温边界使用0°C，设定在你X+热沉的右侧面，如此仿真所得最终热源处的温度值，便等同于PCB X方向的热阻。由于热沉选用的高热导率材料，其对最终热阻结果的影响可以忽略。

确实描述的有点乱，我们再画个二维剖面图：



这回结合上面文字描述，应该比较清楚了吧！计算出热阻后，再根据热阻和截面积以及热传导距离的公式，即可计算出等效平均热导率。

那么这种等效模型通常用于哪些情况？以目前个人仿真经历来讲，主要用于两种以上材料混合结构，且结构形状不规则情况，这种形状结构在Icepak中描绘时极其占用网格数量。比如PCB的走线层，Flip Chip芯片的RDL层，BGA的bump结构，PCB的VIA孔等；且材料密度分布越均匀，等效模型替代结果越准确。

本文介绍为了便于理解，因此选用大家熟悉的2S2P板JEDEC结构进行等效仿真，实际因其剖面方向上铜层与介质层密度分布并不均匀，因此等效模型替代结果不敢恭维。对于基板、PCB的等效模型替代，通常建议只对各走线层铜与介质密度分布并均匀的区域做等效替代即可。

至于怎么去评判是否均匀，我只能告诉你具体情况具体对待。如果都能通过只言片语解释，那么仿真工程师就真的不值钱了😂我们还是尊重下别人吃饭的家伙！

