

ESP8266

系统描述



版本 2.0
版权 © 2016

关于本手册

本手册提供了 ESP8266 系列的产品信息，包括 ESP8266EX 芯片，配置 ESP8266EX 芯片的 ESP-LAUNCHER 开发板，以及 ESP-WROOM 模组。本手册结构如下：

章节	标题	内容
第 1 章	ESP8266EX	ESP8266EX 芯片的硬件描述，包括技术参数，管脚描述，版图设计及典型应用等。
第 2 章	ESP-LAUNCHER 开发板	提供了 ESP-LAUNCHER 开发板的硬件信息，包括模块及接口介绍。
第 3 章	ESP-WROOM 模组	提供了 ESP-WROOM 模组（贴片式模组与插件式模组）的硬件信息。

发布说明

日期	版本	发布说明
2015.12	V1.3	首次发布。
2016.01	V1.4	更新章节 1.5.2、1.5.3 与 1.6。
2016.06	V1.5	更新章节 3.1。
2016.07	V1.6	更新章节 2.1。
2017.01	V2.0	将 ESP8266EX 的最小工作电压改为 2.5V； 更新表 1-1。



目录

1. ESP8266EX	1
1.1. 概述	1
1.2. 芯片参数	2
1.3. 芯片管脚定义	3
1.4. 电路图设计	5
1.4.1. 电源	6
1.4.2. 上电时序与复位	7
1.4.3. Flash	8
1.4.4. 晶振	8
1.4.5. 射频	9
1.4.6. 外置电阻 12K	10
1.5. 版图设计	10
1.5.1. 独立的 ESP8266EX 模组设计	10
1.5.2. ESP8266EX 作为从设备设计	12
1.5.3. 设计常见问题	15
1.6. 典型应用	16
1.6.1. UART 串口转 Wi-Fi 智能硬件	16
1.6.2. 传感器	16
1.6.3. 智能灯	16
1.6.4. 智能插座	17
2. ESP-LAUNCHER 开发板	18
2.1. 外观	18
2.2. 原理图	21
2.2.1. 接口	21
2.2.2. 5V 电源	23



2.2.3. 测试模块.....	23
2.3. 测试板	23
3. ESP-WROOM 模组.....	25
3.1. ESP-WROOM-02 贴片式模组	25
3.2. ESP-WROOM-01 插件式模组	27
3.3. 原理图	28



1.

ESP8266EX

1.1. 概述

ESP8266EX 提供了高度集成的 Wi-Fi 解决方案，具有低功耗、设计紧凑、性能可靠等特点。

ESP8266EX 是一个完整且自成体系的 Wi-Fi 网络解决方案，能够独立运行，也可以作为从机搭载于其他主机 MCU 运行。ESP8266EX 在搭载应用并作为设备中唯一的应用处理器时，能够直接从外接 Flash 中启动。内置的高速缓冲存储器有利于提高系统性能，并减少内存需求。

当 ESP8266EX 负责无线上网接入承担 Wi-Fi 适配器的任务时，可以将其添加到任何基于微控制器的设计中，连接简单易行，只需通过 SPI/SDIO 接口或 I2C/UART 口即可。

除了 Wi-Fi 功能，ESP8266EX 还集成了 Tensilica L106 钻石系列的 32-bit 处理器和片上 SRAM，拥有强大的片上处理和存储能力。ESP8266EX 可通过 GPIO 口集成传感器及其他设备，降低前期的开发成本，并在运行中最少地占用系统资源。乐鑫提供的软件开发包 (SDK) 包含多种应用的示例代码。

ESP8266EX 高度片内集成，包括天线开关，射频 balun，功率放大器，低噪声接收放大器，滤波器和电源管理模块。因此整个解决方案仅需极少的外部电路，并且所占的 PCB 空间达到最低。

配置 ESP8266EX 的系统表现出来的领先特征有：

- 节能在睡眠/唤醒模式之间的快速切换
- 配合低功率操作的自适应无线电偏置
- 前端信号的处理功能
- 故障排除
- 消除蜂窝/蓝牙/DDR/LVDS/LCD 干扰的无线电系统共存特性

ESP8266EX 功能结构图如图 1-1 所示。

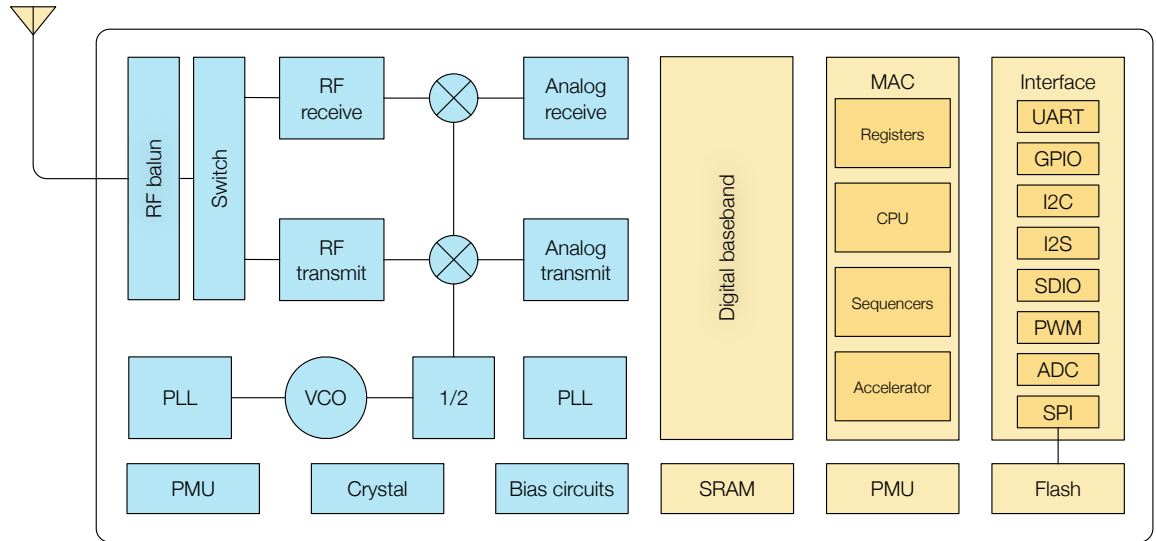


图 1-1. ESP8266EX 功能结构图

1.2. 芯片参数

表 1-1. 主要技术参数

分类	项目	参数
Wi-Fi	标准认证	FCC/CE/TELEC/SRRC
	无线标准	802.11 b/g/n/e/i
	频率范围	2.4G ~ 2.5G (2400M ~ 2483.5M)
	发射功率	802.11 b: +20 dBm
		802.11 g: +17 dBm
		802.11 n: +14 dBm
	接收灵敏度	802.11 b: -91 dbm (11 Mbps)
		802.11 g: -75 dam (54 Mbps)
		802.11 n: -72 dam (MCS7)
	天线选项	PCB 板载天线, 外置天线, IPEX 接口天线, 陶瓷贴片天线
硬件	CPU	Tensilica L106 32 bit 微控制器
	外围总线	UART/SDIO/SPI/I2C/I2S/IR 遥控
		GPIO/ADC/PWM/LED Light & Button
	工作电压	2.5V ~ 3.6V
	工作电流	平均电流: 80 mA
	工作温度	-40°C ~ 125°C



分类	项目	参数
	环境温度范围	-40°C ~ 125°C
	封装大小	5 mm x 5 mm
	外部接口	N/A
软件	Wi-Fi 模式	Station/SoftAP/SoftAP+Station
	安全机制	WPA/WPA2
	加密类型	WEP/TKIP/AES
	升级固件	UART Download/OTA（通过网络）
	软件开发	支持 Cloud Server Development/固件和 SDK，用于快速片上编程
	网络协议	IPv4、TCP/UDP/HTTP/FTP/MQTT
	用户配置	AT+ 指令集，云端服务器， Android/iOS app

1.3. 芯片管脚定义

ESP8266EX 的封装方式是 QFN32-pin，管脚定义如图 1-2 所示。

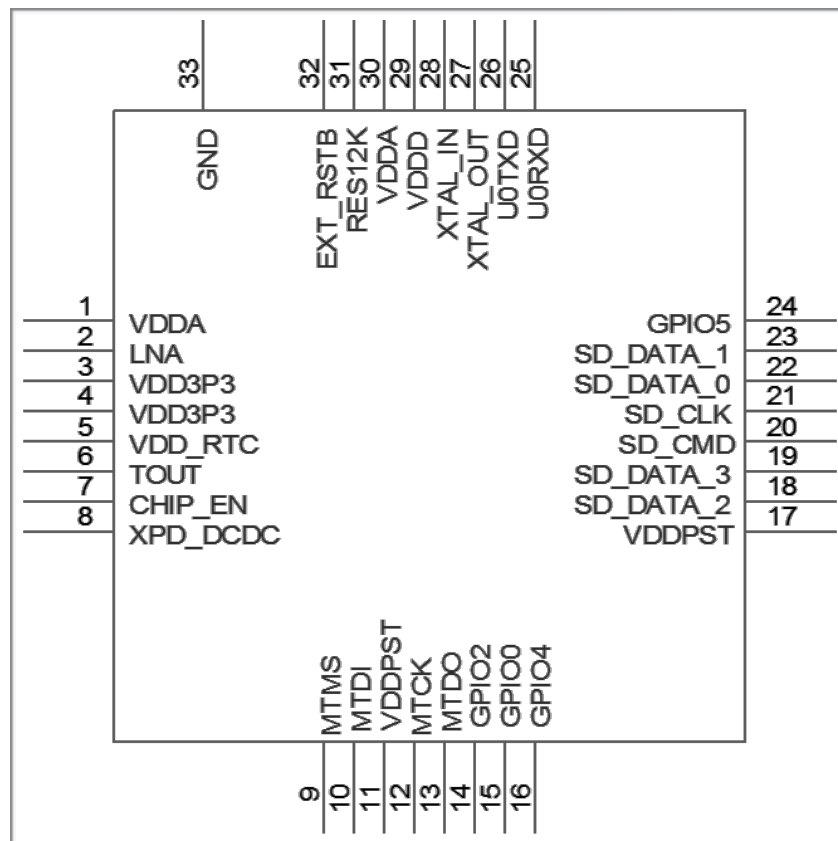


图 1-2: ESP8266EX 管脚图



表 1-2. 管脚定义

管脚	名称	类型	功能
1	VDDA	P	模拟电源 2.5V ~ 3.6V
2	LNA	I/O	射频天线接口，芯片输出阻抗为 50Ω。 无需对芯片进行匹配，但建议保留 π 型匹配网络对天线进行匹配。
3	VDD3P3	P	功放电源 2.5V ~ 3.6V
4	VDD3P3	P	功放电源 2.5V ~ 3.6V
5	VDD_RTC	P	NC (1.1V)
6	TOUT	I	ADC 端口（注：芯片内部 ADC 端口），可用于检测 VDD3P3 (Pin3、Pin4) 电源电压和 TOUT (Pin6) 的输入电压。（二者不可同时使用）
7	CHIP_PU	I	芯片使能端。 高电平：有效，芯片正常工作；低电平：芯片关闭，电流很小
8	XPD_DCDC	I/O	深度睡眠唤醒；GPIO16
9	MTMS	I/O	GPIO14；HSPI_CLK
10	MTDI	I/O	GPIO12；HSPI_MISO
11	VDDPST	P	数字/IO 电源 (1.8V ~ 3.3V)
12	MTCK	I/O	GPIO13；HSPI_MOSI；UART0_CTS
13	MTDO	I/O	GPIO15；HSPI_CS；UART0_RTS
14	GPIO2	I/O	可用作烧写 Flash 时 UART1_TX；GPIO2
15	GPIO0	I/O	GPIO0；SPI_CS2
16	GPIO4	I/O	GPIO4
17	VDDPST	P	数字/IO 电源 (1.8V ~ 3.3V)
18	SDIO_DATA_2	I/O	连接到 SD_D2（串联 200Ω）；PIHD；HSPIHD；GPIO9
19	SDIO_DATA_3	I/O	连接到 SD_D3（串联 200Ω）；SPIWP；HSPIWP；GPIO10
20	SDIO_CMD	I/O	连接到 SD_CMD（串联 200Ω）；SPI_CS0；GPIO11
21	SDIO_CLK	I/O	连接到 SD_CLK（串联 200Ω）；SPI_CLK；GPIO6
22	SDIO_DATA_0	I/O	连接到 SD_D0（串联 200Ω）；SPI_MSIO；GPIO7
23	SDIO_DATA_1	I/O	连接到 SD_D1（串联 200Ω）；SPI_MOSI；GPIO8
24	GPIO5	I/O	GPIO5
25	U0RXD	I/O	可用作烧写 Flash 时 UART Rx；GPIO3
26	U0TXD	I/O	可用作烧写 Flash 时 UART Tx；GPIO1；SPI_CS1



管脚	名称	类型	功能
27	XTAL_OUT	I/O	连接晶振输出端，也可用于提供 BT 的时钟输入
28	XTAL_IN	I/O	连接晶振输入端
29	VDDD	P	模拟电源 2.5V ~ 3.6V
30	VDDA	P	模拟电源 2.5V ~ 3.6V
31	RES12K	I	串联 12 kΩ 电阻到地
32	EXT_RSTB	I	外部重置信号（低电平有效）

 说明:

GPIO2、*GPIO0*、和 *MTDO* 可被配置为 3-bit 复用寄存器来选择启动模式和 *SDIO* 定时模式。

1.4. 电路图设计

ESP8266EX 模组的器件只需要 10 个以内电阻电容电感、1 个无源晶振及 1 个 SPI Flash 组成。射频部分实现全内部集成，并且内部带有自动校准功能。ESP8266EX 高度集成的特点，使得其外围设计非常简单容易。为了能够更好的确保 ESP8266EX 模组的工作性能，下文将详细介绍 ESP8266EX 的原理图设计与布局设计。

TESP8266EX 模組的整体电路如图 1-3 所示。

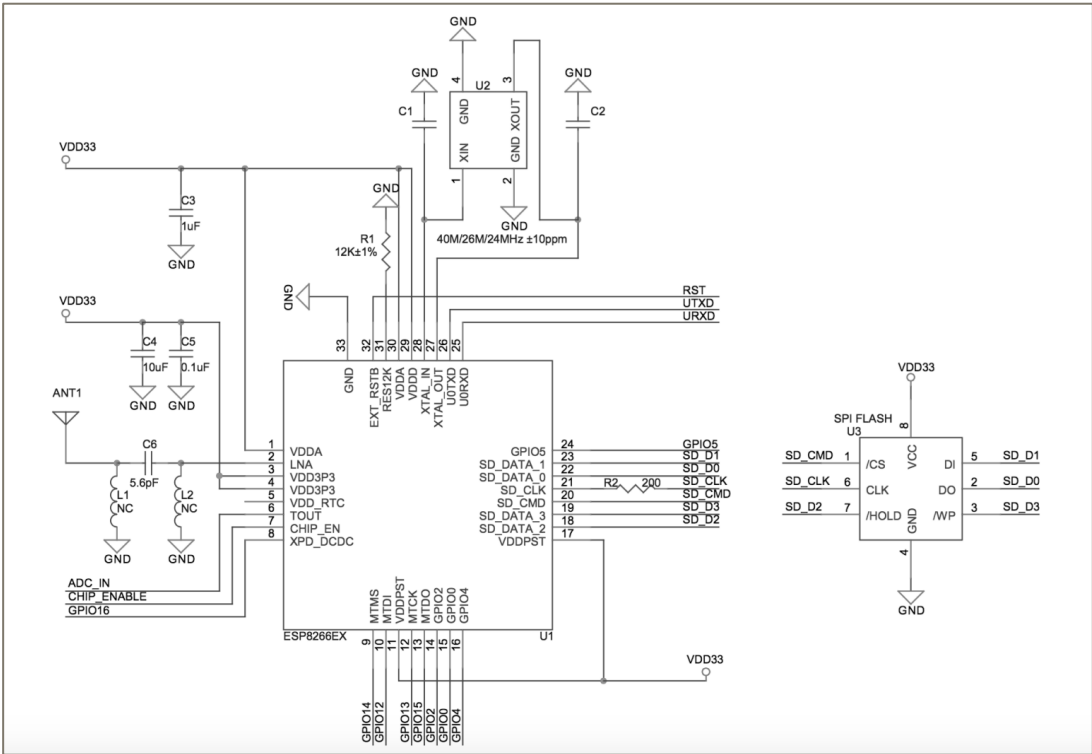


图 1-3. ESP8266EX 模组整体电路图



ESP8266EX 模组的电路图设计主要包括六点注意事项：

- 电源部分
- 上电时序与复位
- Flash
- 晶振
- 射频
- 外置电阻

1.4.1. 电源

数字与 IO 电源

ESP8266EX 只有 Pin11 和 Pin17 两个数字电源管脚。数字电源无需在电路中增加滤波电容。数字电源工作电压范围：1.8V ~ 3.3V。

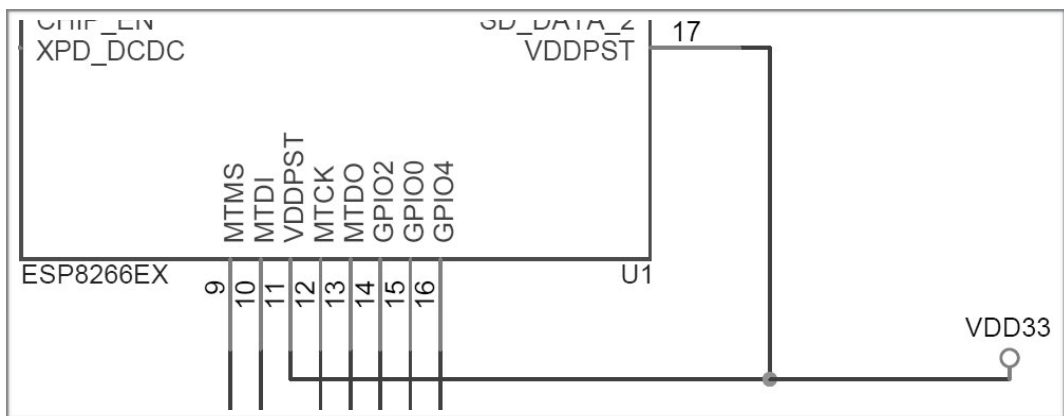


图 1-4. ESP8266EX 数字与 IO 电源图

模拟电源

ESP8266EX 有 5 个模拟电源管脚，其中 Pin1、Pin3、Pin4 给内置的 PA 和 LNA 供电，Pin28、Pin29 给内置的 PLL 供电。模拟电源管脚的工作电压为 1.8V ~ 3.3V。

在模拟电源部分需要注意的是当 ESP8266EX 工作在 TX 时，瞬间电流会加大，往往引起电源的轨道塌陷，所以在设计时在模拟电源电路上增加一个 0603 或 0805 封装的 10 μ F 电容。此电容可与 0402 封装的 0.1 μ F 电容搭配。

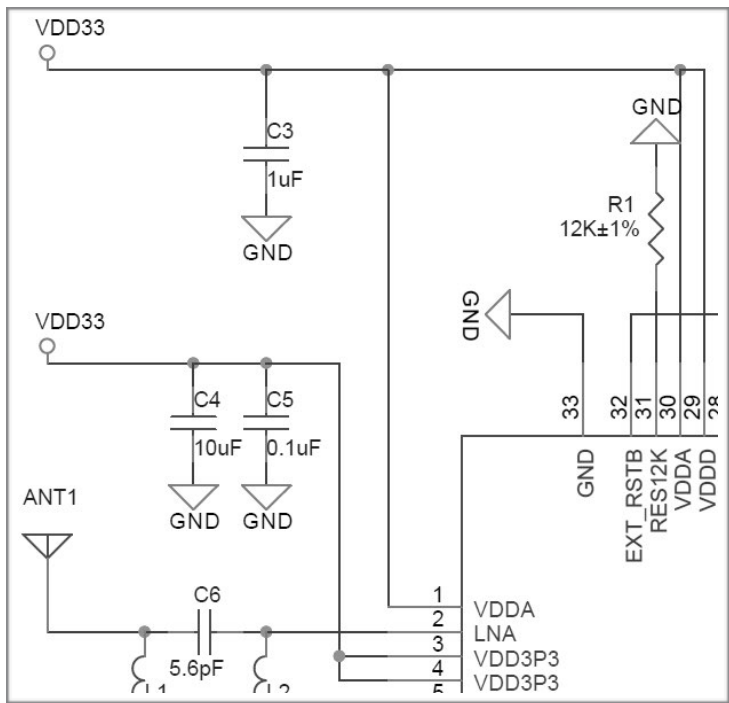


图 1-5. ESP8266EX 模拟电源图

说明:

ESP8266EX 模拟电源部分可以不添加磁珠, ESP8266EX 的 EMC 完全符合 FCC 与 CE 要求。

1.4.2. 上电时序与复位

上电时序

ESP8266EX 使用 3.3V 作为统一的系统电源, 所以上电时序上只要遵循以下一条规则即可:

ESP8266EX 的 Pin7 CH_EN 使能管脚上电要晚于或同时与系统电源 3.3V 上电。

注意:

如果考虑将 CHIP_EN 连接到电源管理芯片, 使得由电源管理芯片控制 ESP8266EX 的上电。这时由于当电源管理芯片的 GPIO 输出高低电平进行开关 WiFi 时会产生脉冲电流, 为了避免 CHIP_EN 端的电平不稳定, 则需加上 RC 延时电路 ($R = 1\text{ k}\Omega$, $C = 100\text{ nF}$) 电路。

复位

ESP8266EX 的 Pin32 为 RST 管脚, 此管脚内部有上拉 (不使用时也可悬空处理), 此管脚低电平有效。为防止外界干扰引起重启, 一般要求 RST 引脚的引线需尽量短一些, 且最好加上拉电阻和对地电容。



ESP8266EX 的 Pin7 CH_EN 使能管脚也可作为复位功能来用，当 CH_EN 为低电平时，ESP8266EX 会下电。

⚠ 注意：

该管脚不可悬空。

1.4.3. Flash

目前 ESP8266EX 采用的 demo Flash 为 SPI Flash，ROM 大小：2 MB，封装为 SOIC_8 (SOP_8)。

其中在 Pin21 SD_CLK 管脚上串联一个 0402 封装的电阻连接到 Flash CLK 管脚上。此电阻的作用主要为降低驱动电流，减小串扰和外部干扰，调节时序等。初始串联电阻大小为 200Ω 。

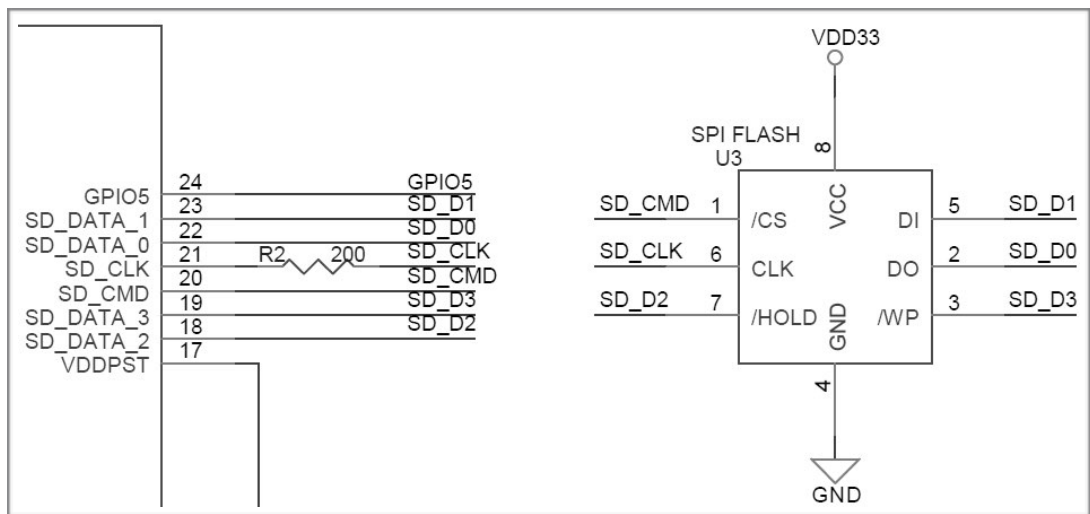
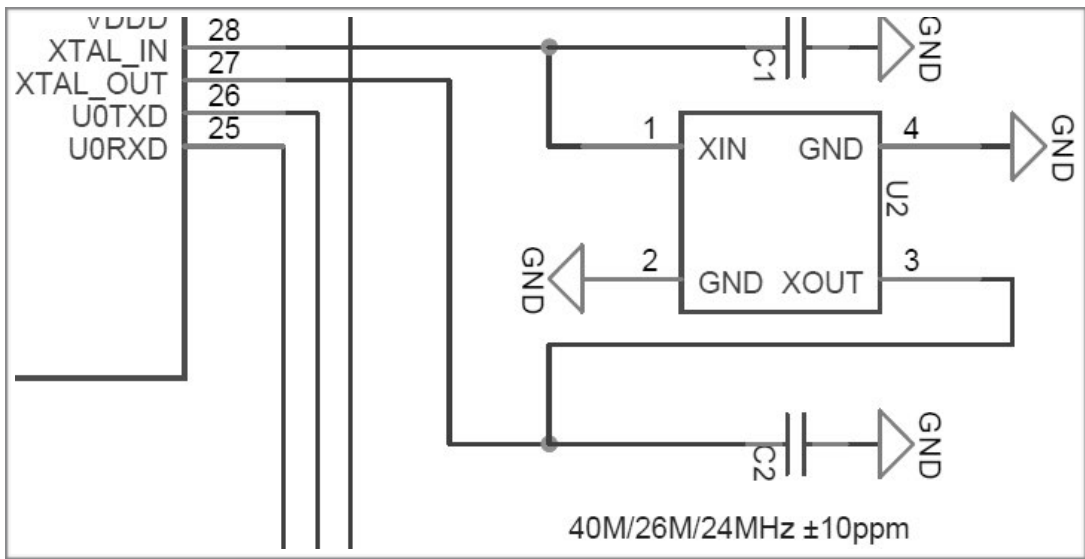


图 1-6. ESP8266EX Flash

1.4.4. 晶振

目前晶体 40M，26M 及 24M 均支持，使用时请注意在下载工具中选择对应晶体类型。晶振输入输出所加的对地调节电容 C1、C2 可不设为固定值，该值范围在 $6\text{ pF} \sim 22\text{ pF}$ ，具体值需要通过对系统测试后进行调节确定。基于目前市场中主流晶振的情况，一般 26 Mhz 晶振的输入输出所加电容 $C1、C2$ 在 10 pF 以内；一般 40 MHz 晶振的输入输出所加电容 $10\text{ pF} < C1、C2 < 22\text{ pF}$ 。

选用的晶振自身精度需在 $\pm 10\text{ PPM}$ 。晶振的工作温度为 $-20^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 。

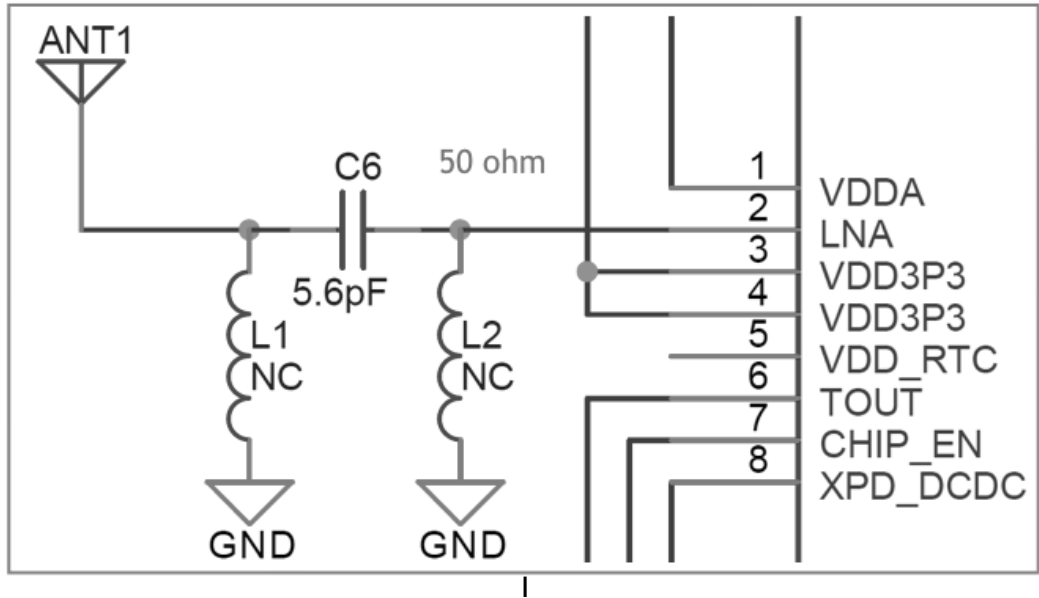


 注意：

晶振本身由于工艺问题，比如自身频偏过大，工作温度稳定度不高会导致 ESP8266EX 无法正常工作，各项指标性能都下降。

1.4.5. 射频

ESP8266EX 的射频管脚 (Pin2) 输出阻抗为 50Ω , 当天线的阻抗接近 50Ω 时, 无需对天线进行匹配, 但目前市面上的低价天线的阻抗特性并不在 50Ω 附近, 且 $2.4\text{G} \sim 2.5\text{G}$ 频段上的阻抗比较分散, 所以设计时需添加 π 型匹配网络以便对天线进行匹配。





1.4.6. 外置电阻 12K

ERS12K (Pin31) 需外接 12K 对地电阻，该电阻作为芯片 bias 控制电流的电阻对精度的要求是比较高的，建议采用 $12K \pm 1\%$ 精度的电阻。

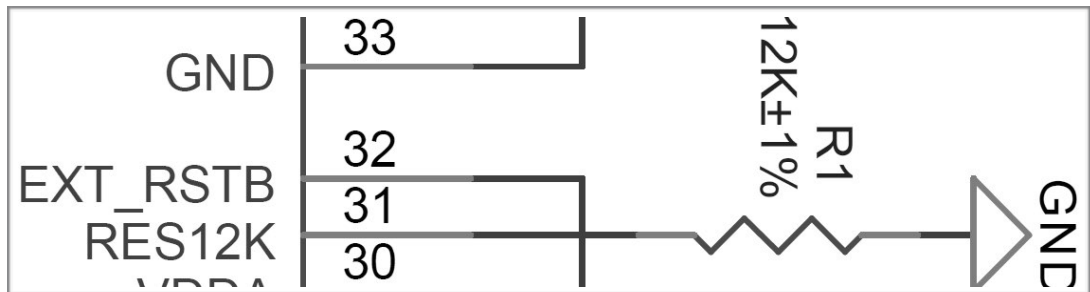


图 1-9. ESP8266EX 外置电阻

1.5. 版图设计

ESP8266EX 模组的版图设计分两部分来介绍：

- 独立的 ESP8266EX 模组。
- ESP8266EX 模组作为子系统搭配在其他主板上。

1.5.1. 独立的 ESP8266EX 模组设计

版图设计要点

ESP8266EX 模组使用四层板。

- 第一层顶层主要用于走信号线和摆件。
- 第二层为地层，不走信号线，保证一个完整的地平面。
- 第三层为电源层，尽量只走电源线，在局部地区无法避免不走信号线时，可适当用作走信号线。
- 第四层为底层，建议底层不摆件，只走信号线。

电源设计

黄色高亮信号线即为 3.3V 电源走线。电源总线的线宽必须 $>15\text{ mil}$ 。

电源走线进入 ESP8266EX 模拟电源管脚 (Pin1、3、4、28、29) 前需添加一个 0603 或 0805 的 $10\mu\text{F}$ 电容，如下图的 C6，且 C6 要靠近 ESP8266EX 芯片的模拟电源管脚摆放。

电源走线尽量走在第三层（电源层），到达芯片管脚处时打孔到顶层连接芯片管脚。在地孔处理上，地孔的直径需大于电源走线的宽度，且 drill 应适中，略大于地孔的半径即可。

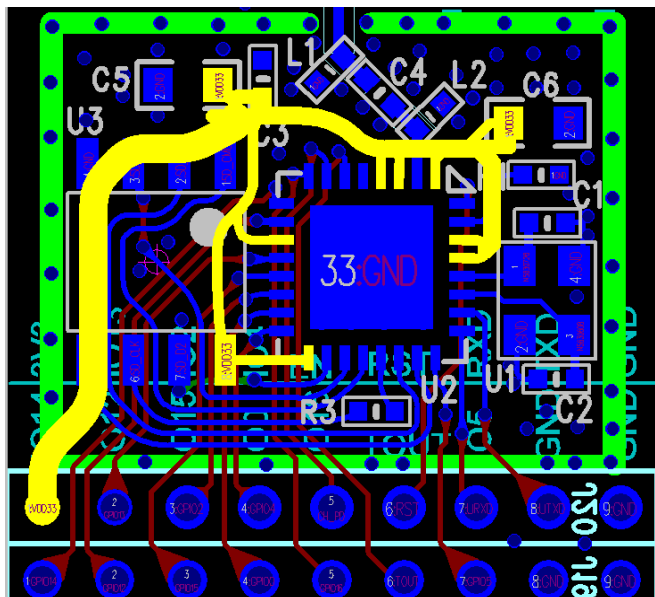


图 1-10. ESP8266EX PCB 版图设计

晶振设计

晶振位置尽量靠近芯片的 XTAL 管脚（走线不要太长），同时晶振走线须用地包起来周围密集地孔屏蔽隔离。

晶振的输入输出走线不能打孔走线，即不能跨层。

晶振的输入输出的旁路电容靠近芯片左右侧摆放，尽量不要放在走线上。

晶振下方 4 层都不能走高频数字信号，最佳情况是晶振下方不走任何信号线，晶振顶层的铺铜区域越大越好。

晶振为敏感器件，晶振周围不能有磁感应器件，比如大电感等。

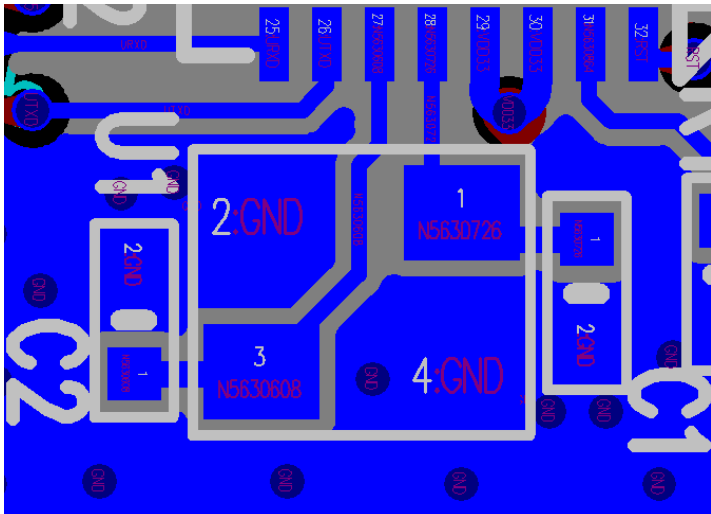


图 1-11. ESP8266EX 晶振设计

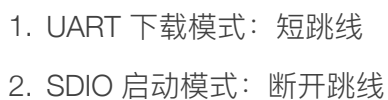


图 1-13. ESP8266EX 作为从设备的原理图



说明:

1. *CHIP_PD* 作为使能管脚应与 主机 *CPU* 的 *GPIO* 连接。
2. *Dual SPI Flash (DIO/DOUT)*: 移除 *R12*、*R13*、*R15*, 保留 *R10*、*R9*。
3. *Quad SPI Flash (QIO/QOUT)*: 移除 *R9*、*R10*, 保留 *R13*、*R12*、*R15*。
 - a. 1 bit *SDIO*: 不需要把 *SD_D2* 和 *SD_D3* 与主机连接。
 - b. *SPI*: *SD_D3* 作为 *SPI_CS* 被再次使用, 不需要连接主机。

这里以 PAD 或 TV BOX 的主板作为分析, CPU 和 DDR 之间的数字信号是产生高频噪声的最大制造者, 会从空中干扰 Wi-Fi 射频, 所以在做系统设计时, 应注意以下几点:

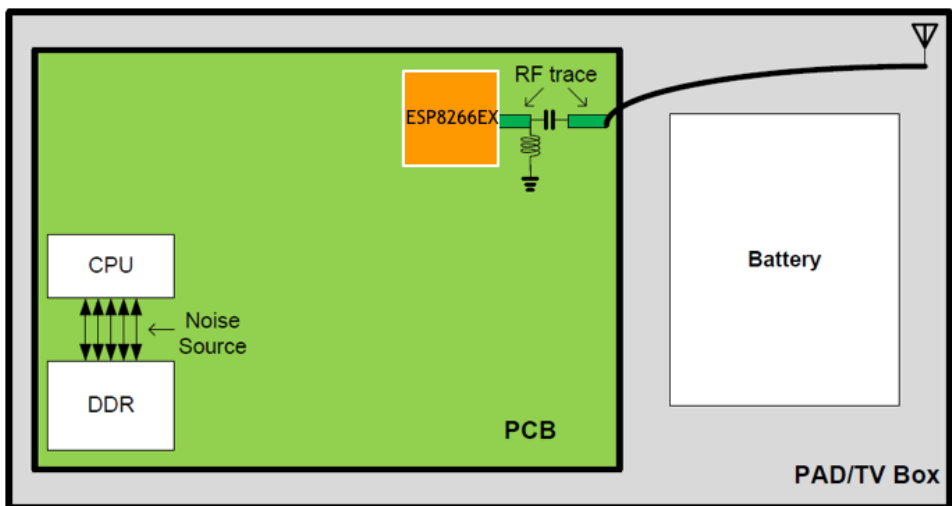


图 1-14. PCB 版图设计

- 从图 1-14 中可以看出, ESP8266EX 在 PCB 边上, 且远离 CPU 与 DDR, 使之远离噪声源 (CPU + DDR), 从位置上增加距离使得干扰能量随距离增加而衰减, 继而减小噪声耦合。
- ESP8266EX 与 CPU 之间通过 SDIO 通信时, 最好在 SDIO 的 6 根信号线上串联一个 200Ω 的电阻, 目的是为了减小驱动电流, 继而减小干扰, 同时也可以去除 SDIO 走线长度不一致引起的时序问题。
- 在天线选型上, 尽量不使用 PCB 板载天线, PCB 板载天线收到的干扰比较大, 容易把干扰耦合进来影响射频性能, 应该使用外置天线, 可以通过 cable 线引出远离 PCB 板, 这样板上高频干扰信号对 Wi-Fi 的影响减弱。
- 在布线过程中, 应注意 CPU 与 MEM 之间的高频信号走线控制, 严格按照高频信号处理规则走线 (详细可以搜索 DDR 走线控制文档), 尽量做到把 CLK 单独包地处理, data 或 addr 线成组进行包地处理。
- 如果在系统设计中, 比如牵涉到电机等高功率器件时, 务必要把 Wi-Fi 部分电路的返回路径 (GND) 与其他高功率器件的返回路径 (GND) 分离开来, 通过导线把 2 个返回路径 (GND) 连接起来即可。



- 天线还要尽量远离其他高频噪声源，如 LCD、HDMI、Camera Sensor、USB 等。

1.5.3. 设计常见问题

- **问题：电源纹波不大，但射频的 Tx 性能很差。**

现象分析：

电源纹波可极大影响射频的 Tx 性能。需要注意，电源纹波必须是在 ESP8266EX 正常发包下测试，且随着功率的改变，电源纹波也会变化，发包功率越高，纹波越大。一般情况下，发送 11n MCS7 的包时，电源纹波必须 $<80\text{ mV}$ 。发送 11b 时，电源纹波必须 $<120\text{ mV}$ 。

解决方法：

添加一个 $10\text{ }\mu\text{F}$ 的滤波电容在电源支路上（支路为 ESP8266EX 模拟电源管脚），且 $10\text{ }\mu\text{F}$ 的电容必须靠近芯片的模拟电源管脚，越近纹波会越小越稳定。

- **问题：芯片发包时，电源纹波很小，但射频的 Tx 性能不好。**

现象分析：

射频的 Tx 性能不仅受电源纹波的影响，另一个关键因素是晶振的工作状态，比如晶振质量不好或晶振频偏过大，如果晶振频偏超过 $\pm 40\text{ ppm}$ ，ESP8266EX 就无法正常工作，性能会下降。其次，晶振受到高频信号干扰，比如晶振的输入信号耦合到输出信号上，输出信号耦合到输入信号上。另外，晶振旁边的感性器件，或是辐射器件，比如大电感，天线等也会导致芯片的射频性能非常差。

解决方法：

此问题主要出在布局上，可以重新布局。详见 1.5 章节。

- **问题：ESP8266EX 发包时，仪器测试到的 power 值比 target power 值要高或者低很多，且 EVM 比较差。**

现象分析：

当仪器检测到的 power 值与 target power 相差较大可能是因为芯片射频管脚输出到天线这一段传输线上阻抗不匹配。

解决方法：

射频走线上预留了一个 π 型电路，可以根据需求对天线进行阻抗匹配，使得从芯片射频管脚往天线端看去，阻抗接近 $(39-j6)\Omega$ 。

- **问题：芯片的 TX 性能没有问题，Rx 的灵敏度却不好。**

现象分析：



芯片的 Tx 性能没有问题意味着射频端的阻抗匹配也没有问题。原因可能是外界干扰耦合到天线上，影响了 Rx 的性能。如果晶振离天线非常近，晶振信号会耦合到天线上。如果 ESP8266EX 作为从设备设计，那么主板上存在非常多的高频信号干扰源。

解决方法：

对于模组而言，请确保天线远离晶振，且射频走线附近不要走高频信号。

1.6. 典型应用

1.6.1. UART 串口转 Wi-Fi 智能硬件

基于目前定义的 2 个 UART 接口的管脚定义如表 1-3 所示。

表 1-3: UART 管脚定义

类别	管脚定义	功能描述
UART0	(Pin 25) U0RXD + (Pin 26) U0TXD	目前可以用来收发用户自己的数据包
UART1	(Pin 14) GPIO2 (U1TXD)	可用于打印信息

AT+ 指令集及示例可以从乐鑫官网下载：
http://www.espressif.com/zh-hans/support/download/documents?keys=&field_type_tid%5B%5D=14

应用案例：ESP8266 开发板（详见第 2 章）。

1.6.2. 传感器

ESP8266EX 可用于开发传感器类产品，使用的接口为 I2C 接口。此时，I2C 工作在主机模式，ESP8266EX 的 I2C 接口可与多个传感器连接，通信方式通过寻址方式确定从机设备（每个从机设备都有一个唯一的地址识别）。

该传感器产品通过 I2C 接口将采集到的实时数据发送至 ESP8266EX，ESP8266EX 通过无线传输把收集到的数据上传到服务器上。手机在连接外网的情况下，可以通过 APP 从服务器上获取数据信息。

1.6.3. 智能灯

ESP8266EX 可用于开发智能家居类产品，如智能 LED 灯使用的是 PWM 接口和红外接口。3 个 PWM 接口分别对红色、蓝色、绿色 LED 灯进行控制，其中 PWM 占空比最小可以达到 1/2¹⁴。此外，使用红外接口还可对 LED 灯进行指定控制，例如，复位、开关、调节灯光的颜色等。



1.6.4. 智能插座

ESP8266EX 可用于开发智能家居类产品，如智能插座。智能插座使用的是普通的 GPIO 接口。通过 GPIO 接口进行高低电平控制以及继电器的断开和闭合控制达到智能控制插座的开关的功能。该应用主要由 3 部分模组组成：220V 转 3.3V 电源模组、ESP8266EX Wi-Fi 模组、以及继电器控制模组。



2. ESP-LAUNCHER 开发板

2.1. 外观

乐鑫提供的ESP-LAUNCHER 开发板集成了 ESP8266EX 芯片和测试模块，开发者及客户可以使用它快速评估、熟悉产品及进行二次应用开发。该开发板外观尺寸为 46 mm x 78.5 mm，布局如图 2-1 所示。

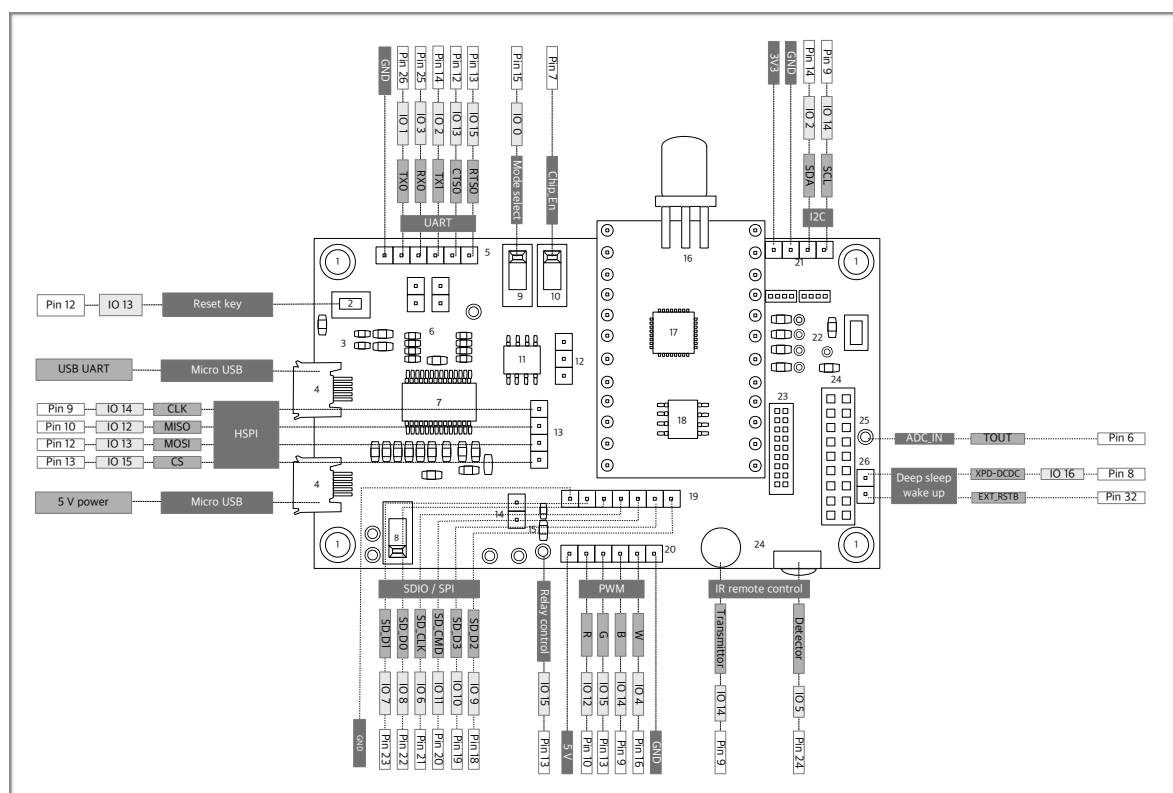


图 2-1. ESP-LAUNCHER 开发板布局图

- | | | | |
|---------------------------------|-------------------|------------------|-----------------------|
| 1 定位孔 | 8 5V power switch | 15 Relay control | 22 未定义的 LED 与按键 |
| 2 重置键 | 9 IO0 control | 16 SMA ANT | 23 1.27 mm 双排排针接口 |
| 3 Wi-Fi LED, Link LED | 10 CH_EN switch | 17 Test board | 24 2.0 mm 双排排针接口 |
| 4 Micro USB: USB-UART, 5V power | 11 Flash2: HSPI | 18 Flash1: SPI | 25 ADC_IN |
| 5 UART | 12 CS of Flash2 | 19 SDIO/SPI | 26 Deep-sleep wake up |
| 6 UART SWAP | 13 HSPI | 20 IR_T, IR_R | |
| 7 USB-UART chip | 14 3.3 V power | 21 I2C | |

用户可以通过 USB 接口或 Wi-Fi 连接 ESP-LAUNCHER 进行参数配置和功能测试等。ESP-LAUNCHER 模块及使用方法如表 2-1 所示。



表 2-1: ESP-LAUNCHER 模块说明

模块	功能描述
MICRO USB 接口	2 个 Micro USB 接口，均可作 5V 供电或通信使用（图 2-1-4）。
电源	USB 提供 5V 电源。通过 DC/DC 转换器可将 5V 电压转换为 3.3V，供 Wi-Fi 部分电路使用。3.3V 电源处设有电源指示灯，并添加跳针供测试电源电流使用。
拨动开关	三个拨动开关分别用于 5V 电源（图 2-1-8），GPIO0 电平切换（图 2-1-9）以及芯片使能端 CH_EN 的控制（图 2-1-10），均拨到上方为高电平，拨到下方为低电平。 5V 电源开关拨到上方供电，拨到下方断电； GPIO0 拨到下方进入 UART Download 模式，可通过烧录工具下载软件。拨到上方进入 Flash boot 模式，可通过 UART debug tool 进行调试。
复位键	SW1 连接 MTCK（GPIO13），用于 IOT 应用的复位使用，可清除 Wi-Fi 设置（图 2-1-2）。SW2 暂未定义（图 2-1-22）。
指示灯	红色灯（D2）表示 Wi-Fi 工作状态指示灯（图 2-1-3）。 蓝色灯（D3）表示与服务器通信指示灯（图 2-1-3）。 绿色灯（D1）继电器开关控制指示灯（图 2-1-15）。 蓝色灯（D11）与红色灯（D10）分别为串口 RX TX 工作指示灯（图 2-1-7）。 红色灯（D12）5V 电源指示灯（图 2-1-8）。 D4/13/14/16 暂未定义（图 2-1-22）。
跳针	J82：需用跳线帽短接，将 3.3V 接入后面的电路，其也可用于测试电源电流（图 2-1-14）。 J3：HSPI flash 的片选（跳线帽短接上面 2 针表示关闭 HSPI Flash，短接下面 2 针表示打开）（图 2-1-12）。 J14：短接表示将 GPIO13 接入 U0CTS，J67 短接表示将 GPIO15 接入 U0RTS（图 2-1-6）。 J77：短接表示将 GPIO16 连接到 EXT_RSTB，用于 Deep-sleep 的唤醒（图 2-1-26）。
接口	UART, HSPI, SDIO/SPI, I2C, ADC_IN, GPIO16, relay control, PWM and IR TX/RX
Flash	Flash1（测试板）：采用 SPI 连接。目前 Wi-Fi standalone 模式的应用大多采用 Flash1（图 2-1-18）。 Flash1 的 CS 可通过 test board 上面 R9 和 R85 进行选择。默认使能 Flash1。 Flash2（底板）：采用 HSPI 连接。主要用于 SIP 模式，此应用中 ESP8266EX 作为从设备，采用 SDIO 标准中定义的 SPI 接口连接 host MCU，HSPI 用来连接 Flash2。CS 通过 J3 进行选择（图 2-1-111）。
可外接的测试模块	测试板，1.27 mm 双排针模组（图 2-1-23）以及 2.0 mm 双排针模组（图 2-1-24）（包括 ESP-WROOM-01 和 ESP-WROOM-02）。注意以上几种测试模组接入时需管脚对应，且各模组不可同时使用。

ESP-LAUNCHER 上各接口说明如表 2-2 所示。



表 2-2: ESP-LAUNCHER 接口描述

接口	功能描述
HSPI 接口	可外接 SPI Flash (Flash2)，显示屏和 MCU 等（图 2-1-13）。
SDIO/SPI 接口	连接 Flash，MCU HOST以及显示屏等（图 2-1-19）。
PWM 接口	4 路 PWM（用户可自行扩展），可用来控制彩灯，蜂鸣器，继电器及电机等（图 2-1-20）。
IR 接口	IR Remote Control 接口由软件实现，接口使用 NEC 编码及调制解调，采用 38 KHz 的调制载波（图 2-1-24）。
ADC 接口	可用于检测 VDD3P3（Pin3 和 Pin4）电源电压和 TOUT（Pin6）的输入电压（二者不可同时使用）。也可用于传感器等应用（图 2-1-25）。
I2C 接口	可外接传感器及显示屏等，适用于 2.54 mm 及 1.27 mm 两种接口（图2-1-21）。
UART 接口	UART0: U0TXD, U0RXD, MTDO (U0RTS) , MTCK (U0CTS) UART1: GPIO2 (U1TXD) 可外接 UART 接口的设备（图 2-1-5）。
	下载: U0TXD+U0RXD 或者 GPIO2+U0RXD
	通信 (UART0) : U0TXD, U0RXD, MTDO (U0RTS) , MTCK (U0CTS)
	Debug: UART1_TXD (GPIO2) 可作为 debug 信息的打印。 UART0 在 ESP8266EX 上电默认会输出一些打印信息。对此敏感的应用，可以使用 UART 的内部引脚交换功能，在初始化的时候，将 U0TXD, U0RXD 分别与 U0RTS, U0CTS 交换。硬件上，R1/3/5/7 不上件，R2/4/6/8 上件，短接 J14 和 J67。
继电器控制端口	智能插座控制继电器开合的端口，配有指示灯（图 2-1-15）。

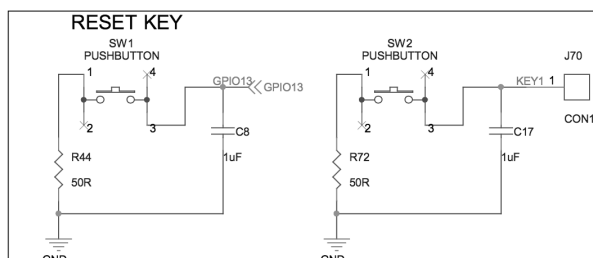
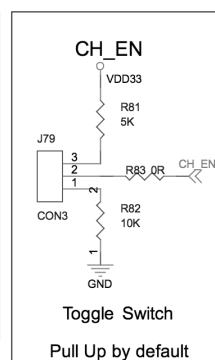
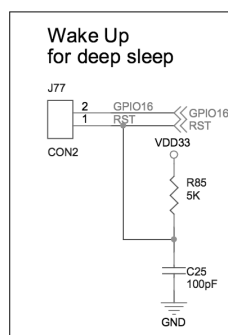
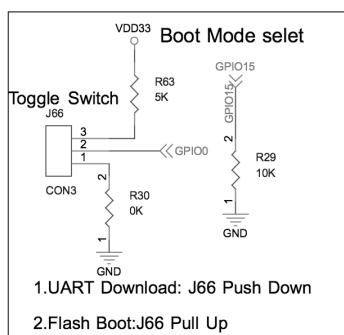
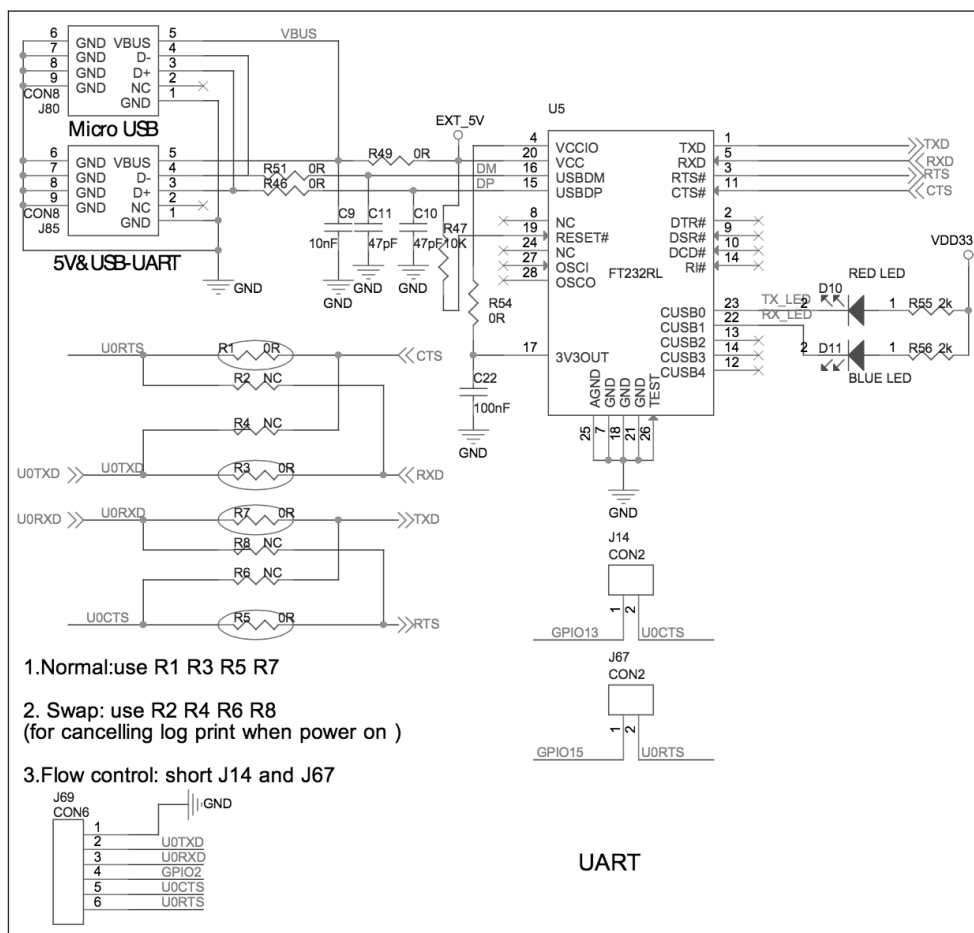
关于如何在 ESP-LAUNCHER 上使用 SDIO/SPI 接口简要说明如下：

1. 将 R85 处的 0R 移至 R9 处，关闭 ESP_Test Board（开发板子板）上面的 Flash；
2. 将 ESP-LAUNCHER J3 的下面 2 针短接，使能底板上的 HSPI Flash；
3. 移除底板上的电容 C8（底板左侧复位按键旁）；
4. 移除底板上的 R58，断开 GPIO14 与红外发射管的连接；
5. 移除底板上 MTDO/IO15 的下拉电阻 R29（J11 接口处）；
6. 下载时，请将 J11 处的 IO15/CS 拉至低电平，GPIO0 的拨动开关拨至下方，进入 UART 下载模式；
7. 下载完成后，释放 IO15/CS，进入 SDIO 启动模式；
8. 将 J5 SDIO/SPI 接口连接至 host 进行通信。



2.2. 原理图

2.2.1. 接口



CH_EN:
can also be controlled
by gpio of external MCU

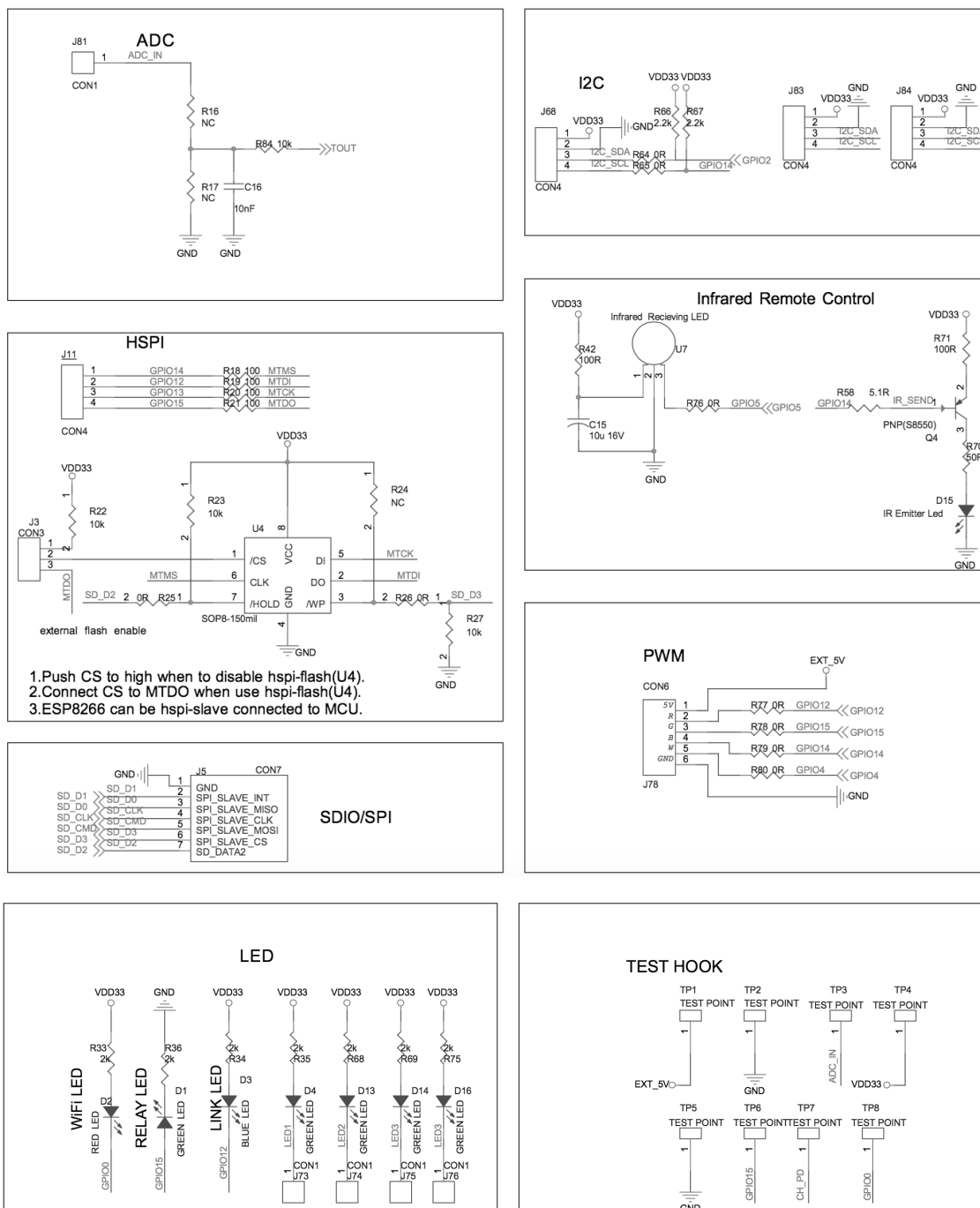


图 2-2. ESP-LAUNCHER 接口原理图



2.2.2. 5V 电源

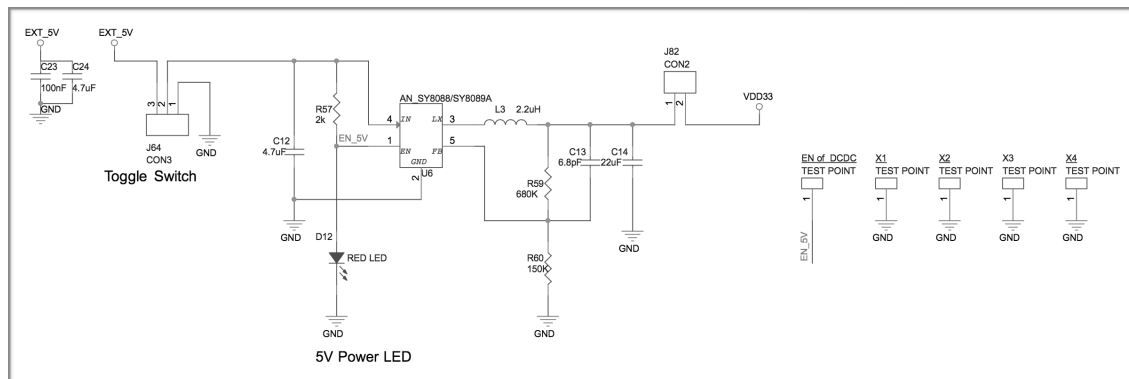


图 2-3. ESP-LAUNCHER 5V 电源原理图

2.2.3. 测试模块

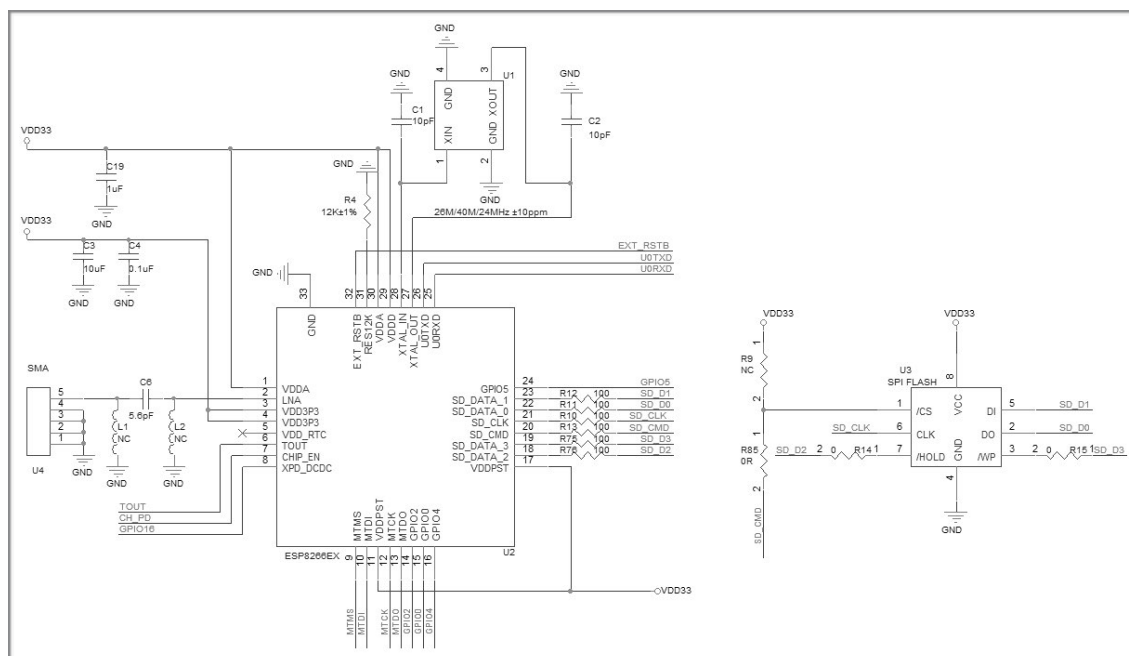


图 2-4. ESP-LAUNCHER 测试模块原理图

2.3. 测试板

ESP-LAUNCHER 上配套有一块测试板，如图 2-5 所示，其规格为 20 mm x 31 mm。用户可通过 SMA 接口外接增益为 2 dBi 的 SMA 天线或测试仪器。该测试板上插针的间距为 2.54 mm，便于插入面包板进行调试。

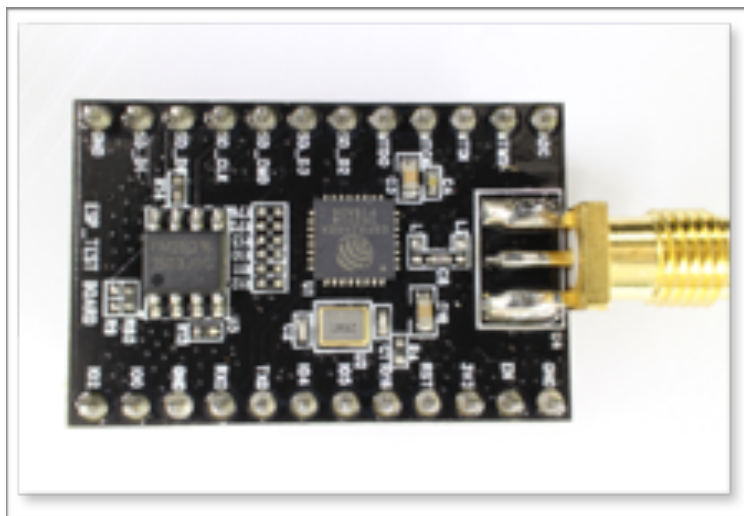


图 2-5. ESP-LAUNCHER 测试版

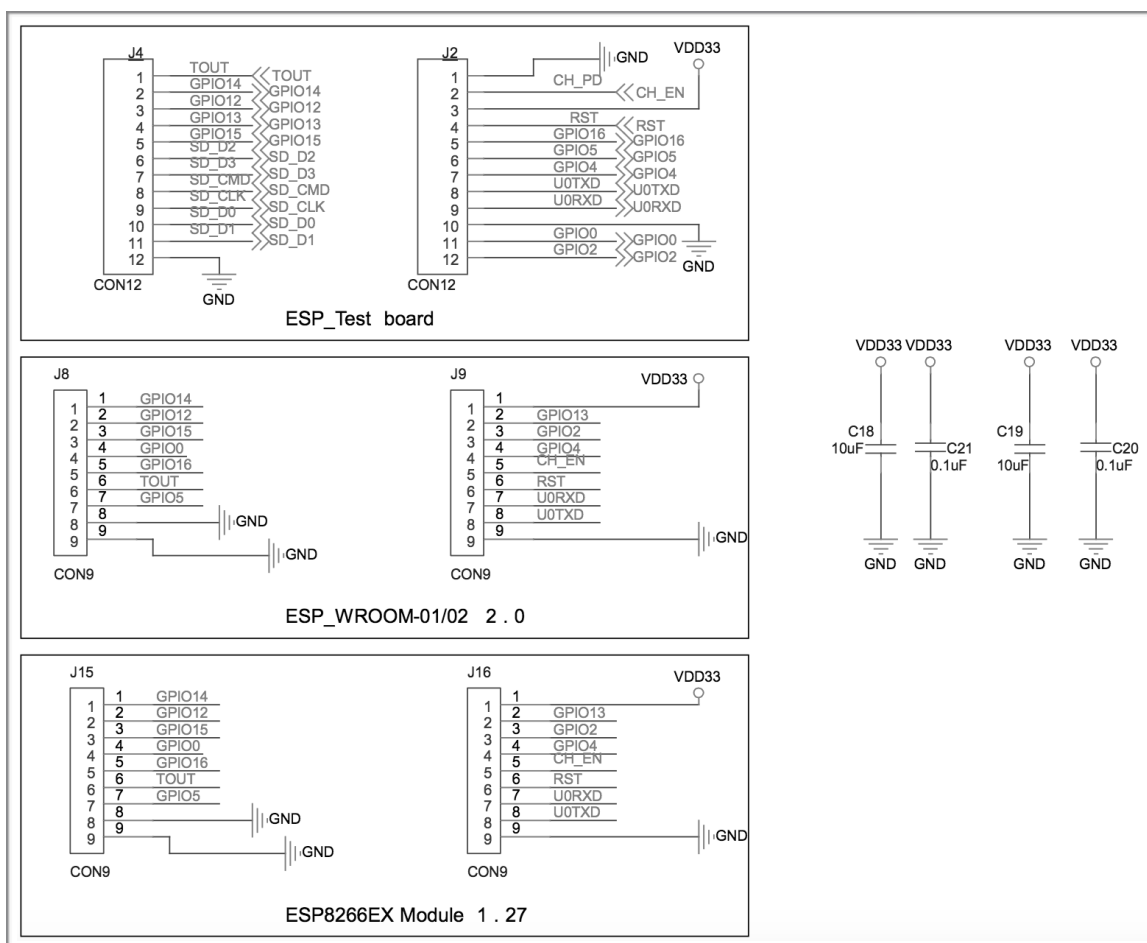


图 2-6. ESP-LAUNCHER 测试板原理图



3. ESP-WROOM 模组

乐鑫信息科技可为客户提供两种类型的模组：贴片式模组与插件式模组。这两种模组的射频性能都已调试到最佳状态。初期使用 ESP8266EX 进行测试或二次开发时，建议采购我司提供的模组。

3.1. ESP-WROOM-02 贴片式模组

ESP-WROOM-02 贴片式模组尺寸为 18 mm x 20 mm，使用封装大小为 SOP8-150 mil 的 Flash 及 2 dBi 的 PCB 板载天线，外观及尺寸如图 3-1 所示。

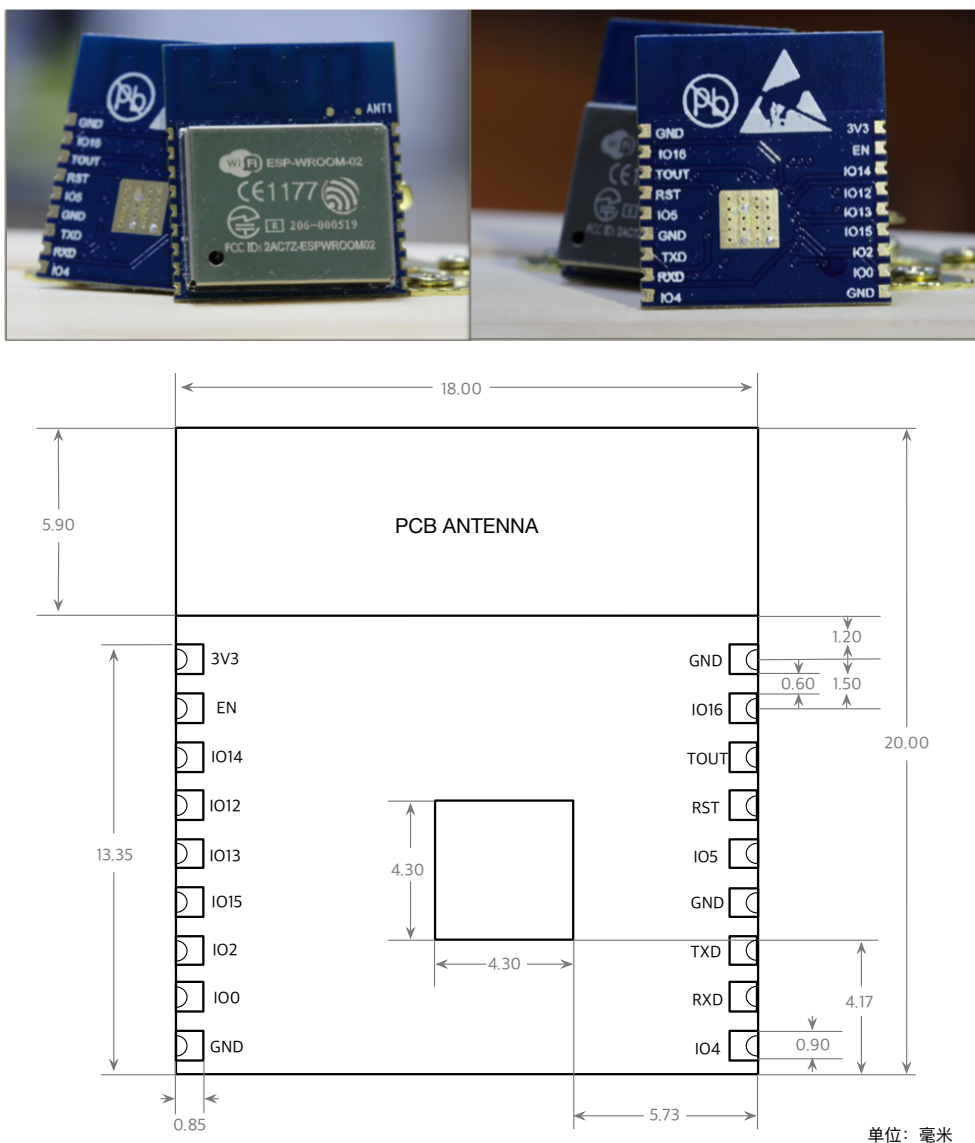


图 3-1. ESP-WROOM-02 贴片式模组外观及尺寸图



该贴片式模组已引出 18 个管脚，管脚定义如表 3-1 所示。

表 3-1 ESP-WROOM-02 管脚定义

序号	管脚名称	功能说明
1	3V3	3.3V 供电 (VDD)  说明： 外部供电电源的最大输出电流建议在 500 mA 及以上。
2	EN	芯片使能端，正常工作外部需拉高。
3	IO14	GPIO14；HSPI_CLK
4	IO12	GPIO12；HSPI_MISO
5	IO13	GPIO13；HSPI_MOSI；UART0_CTS
6	IO15	GPIO15；MTDO；HSPICS；UART0_RTS 外部需拉低。
7	IO2	GPIO2；UART1_TXD 悬空（内部有上拉）或外部拉高。
8	IO0	GPIO0 • UART 下载：外部拉低。 • Flash 启动：悬空或外部拉高。
9	GND	接地
10	IO4	GPIO4
11	RXD	UART0_RXD，UART 下载的接收端； GPIO3
12	TXD	UART0_TXD，UART 下载的发送端，悬空或外部拉高； GPIO1
13	GND	接地
14	IO5	GPIO5
15	RST	复位
16	TOUT	检测芯片 VDD3P3 电源电压或 TOUT 脚输入电压（二者不可同时使用）。
17	IO16	GPIO16；接到 RST 管脚时可做 Deep-sleep 的唤醒。
18	GND	接地



说明:

1. 贴片模组使用单一管脚供电，客户只需外接 1 个 3.3V 的电源即可。该 3.3V 电源既可为模拟电路供电，也可为数字电路供电。
2. *EN* 管脚为 *Wi-Fi* 使能管脚，正常工作时需把 *EN* 管脚置高电平。
3. 贴片模组提供两种工作模式，一种是 *UART* 下载模式，另一种是 *Flash* 启动模式。其中，*UART* 下载模式下，用户可以通过烧录工具选择把程序烧录至 *Flash* 或 *Memory* 中。当程序烧录在 *Memory* 中时，程序只能在本次上电期间运行，断电后 *Memory* 将会自动清空。当程序烧录在 *Flash* 中时，程序会被保存在 *Flash* 中，可随时调用。
4. 模组上电之前需将 *GND*，*RXD* 与 *TXD* 接出，可外接 *USB* 转 *TTL* 的串口线（推荐 *FT232R*）进行下载，打印 *log* 以及通信。
5. 整个操作过程都可通过 *UART* 打印 *log* 信息查看芯片运行是否正常。当无法烧录或程序无法运行时，可通过串口打印信息查看芯片初始化时设置的工作模式是否正常。
6. 串口打印工具（如 *SecureCRT*）和烧录工具不能同时把串口端口打开。

出厂模式下的模组 *Flash* 为空，烧录 *Flash* 的操作步骤如下。

1. 将 *IO15* 和 *IO0* 下拉到低电平，*IO2* 悬空，使贴片模组需在 *UART* 下载模式下工作。
2. 通过烧录软件将程序烧录进 *Flash* 中（具体烧录方法，请见 [《ESP8266 SDK 入门指南》](#)）。
3. 烧录结束后，保持 *IO15* 下拉至低电平，保持 *IO2* 悬空，将 *IO0* 上拉到高电平，模组切换至 *Flash* 启动模式下工作。
4. 重新上电，芯片初始化时会从 *Flash* 中读取程序运行。

—END

3.2. ESP-WROOM-01 插件式模组

ESP-WROOM-01 插件式模组尺寸为 18 mm x19 mm。使用封装大小为 SOP8-150 mil 的 *Flash* 与 2.0 mm 间距双排排针，也可以根据应用场景选择使用直针或 90° 弯针。该插件模组使用 1 dBi 的插件式铁皮天线。插件式模组的管脚定义同ESP-WROOM-02 贴片式模组。



图 3-2. ESP-WROOM-01

⚠ 注意:

由于插件模组使用的是插件式铁皮天线，该天线较薄且易变形。如在使用过程中发现天线形状和外观有异常的话，请及时更换天线。

3.3. 原理图

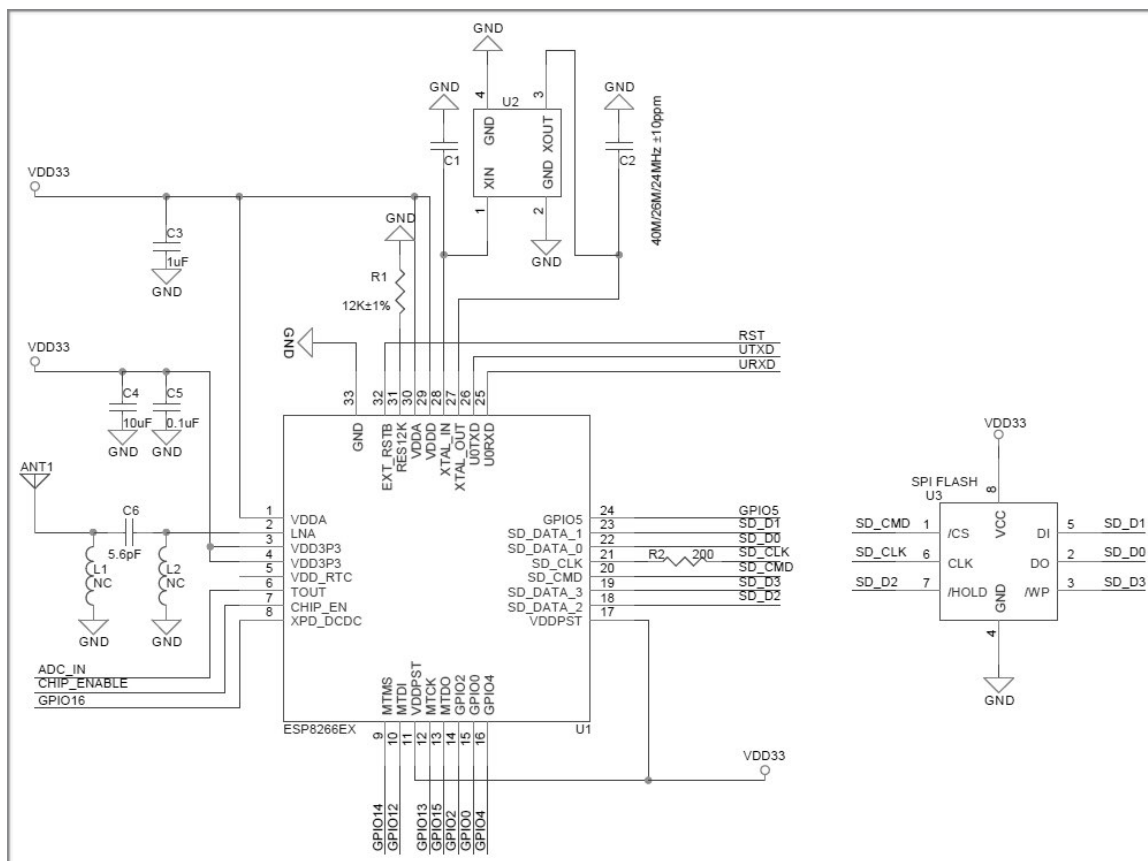


图 3-3. ESP-WROOM 原理图



免责声明和版权公告

本文中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归© 2017 乐鑫所有。保留所有权利。