

# DAC e ADC

1) Necessità di passare dal mondo analogico al mondo digitale e viceversa: conversione

Digitale  $\rightarrow$  Analogico : DAC  $x \rightarrow V_{out}$

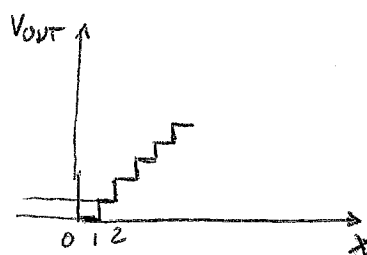
Analogico  $\rightarrow$  Digitale : ADC  $V_{in} \rightarrow x$

Il numero  $x$  è rappresentato con  $N$  bit  $\rightarrow$  può distinguere  $2^N$  livelli diversi di tensione. Normalmente le scale e l'intervallo per cui:

$$DAC: V_{out} = \frac{x}{2^N} V_{MAX}$$

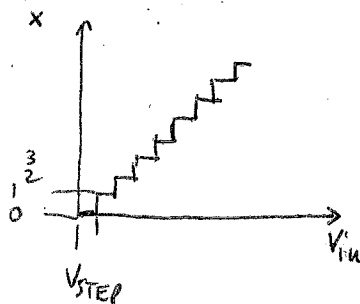
$V_{MAX} = V_{REF}$  spesso

$$V_{STEP} = \frac{V_{MAX}}{2^N}$$



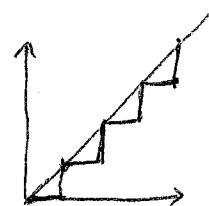
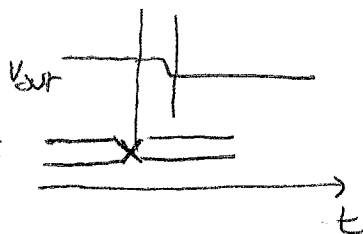
$$ADC: x = \left\lfloor \frac{V_{in}}{V_{STEP}} \right\rfloor = \left\lfloor \frac{V_{in}}{V_{MAX}} 2^N \right\rfloor$$

$$\lfloor x \rfloor = \text{floor}(x)$$



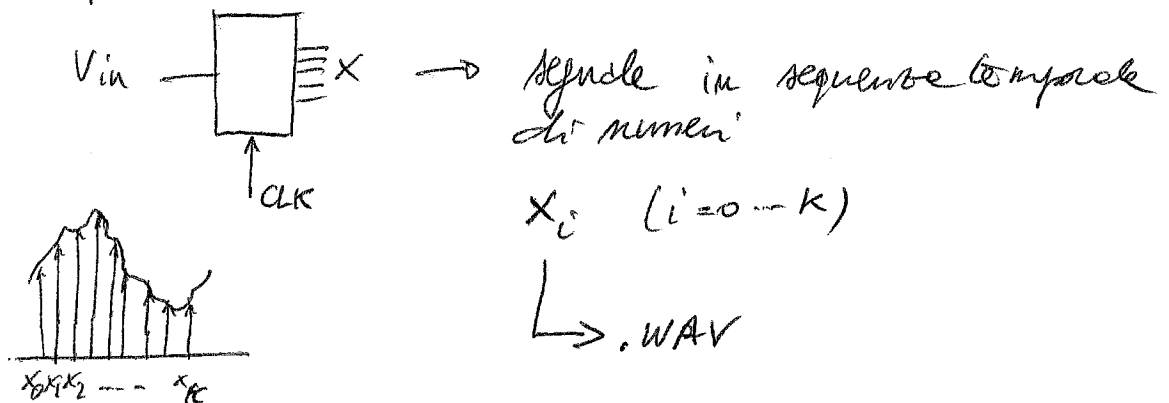
## 2) Caratteristiche

- Risoluzione  $\rightarrow$  numero di bit  $\frac{1}{2^N} \cdot V_{MAX}$
- Linearità (non)  $V_{out}(x) = V_{MAX} \frac{x}{2^N}$
- Monotonicità
- Offset ( $V_{out}(x=0)$ )
- Settling time (DAC)
- Rate di conversione (ADC)



Altri importanti

- Controllo di dispositivi (DAC)
- Misure di tensione (ADC)
- Sampling del segnale (~~DAE~~ ADC con clock)

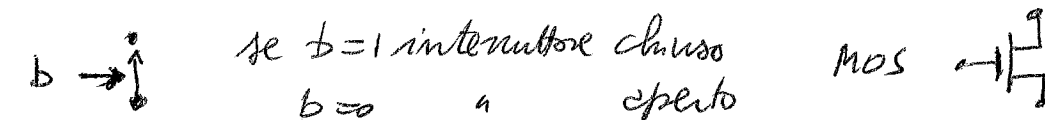


### 3) Implementazione DAC

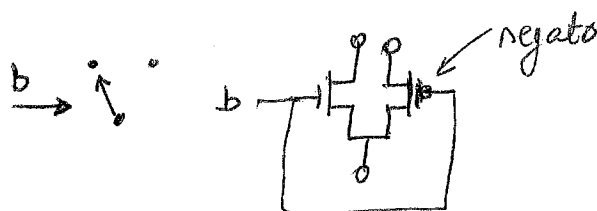
$$X = \sum_{i=0}^{N-1} b_i \cdot 2^i$$

bit 0... (N-1)

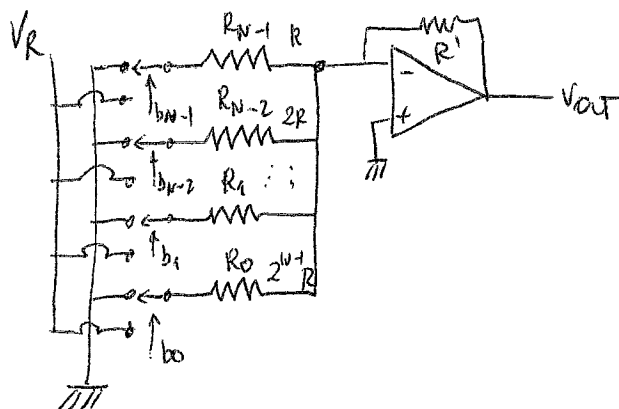
- Esistono interruttori e driver controllati in tensione



driver



### (A) Sommatore con resistenze calibrate



$$R_0 = 2^{N-1} R$$

$$R_1 = 2^{N-2} R$$

$$\vdots$$

$$R_{N-2} = 2^1 R$$

$$R_{N-1} = 2^0 R = R$$

$$R_i = 2^{N-1-i} R$$

Le corrente che scorre nelle resistenze  $i$ -esime è

$$I_i = b_i \cdot \frac{V_R}{R_i} = b_i \frac{V_R}{R 2^{i+1}}$$

$$V_{OUT} = -R' \sum_i I_i = -\frac{V_R R'}{R} \sum_{i=1}^{N-1} b_i 2^i \cdot \frac{2}{2^N} = -\frac{V_R R'}{R/2} \frac{X}{2^N}$$

$$V_{MAX} = -\frac{V_R R'}{R/2}$$

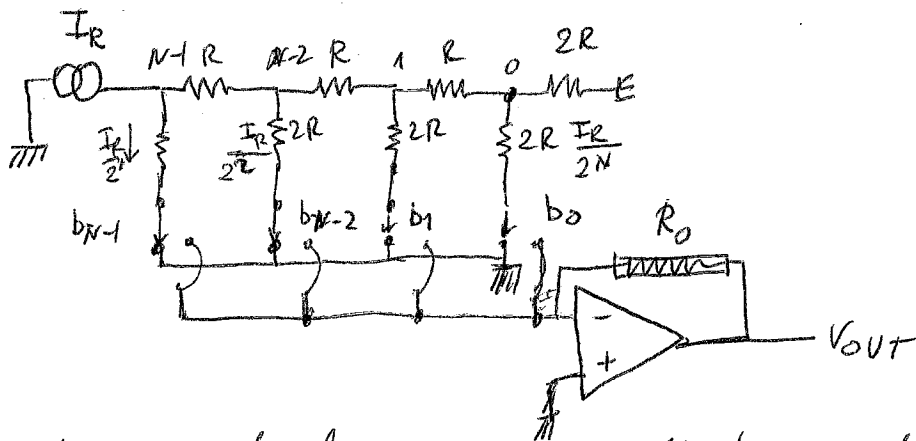
Problemi: - valori molto diversi delle  $R_i$   
- tolleranze

Esempio: con 8 bit  $2^{N-1} = 128$

$$\text{Se } R = 1K = R_{N-1} \quad R_0 = 128 R = 128 K$$

Le tolleranze sulle resistenze deve essere la stessa in assoluto, non relativa.

## ② Sommatore a Cadder



Ad ogni modo le corrente si dividono a metà:  
- si vede  $2R$  sia destra  
- sia verso il basso

Le corrente nelle resistenze è sempre le stesse, ma va all'opamp solo se  $b_i$  è chiuso sul filo "-".

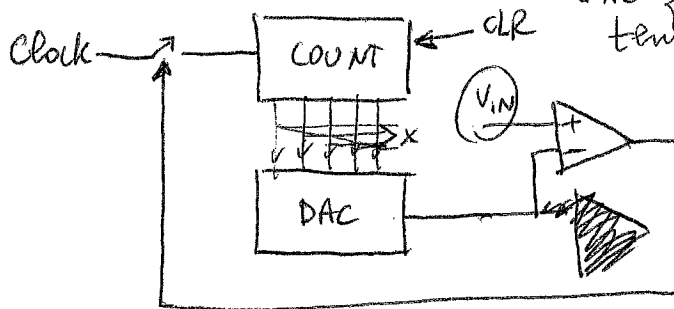
$$V_{OUT} = -R_0 \cdot \sum_{i=0}^{N-1} b_i \frac{I_R}{2^{N-i}} = \underbrace{-I_R R_0}_{V_{MAX}} \frac{X}{2^N}$$

Solo resistenze  $R$  e  $2R$ . Tolleranze si sommano linearmente

# ADC

→ importante considerare il tempo di conversione

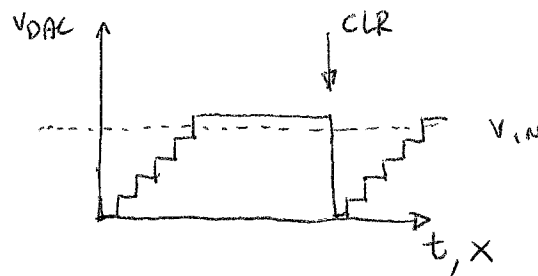
- ADC a contatore: si varia una tensione generata da un DAC fino a quando supera la tensione di ingresso



Tempo di conversione dipende dal valore della tensione

$$T_{MAX} = 2^N \cdot T_{clock}$$

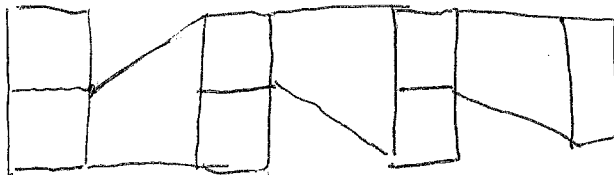
esponenziale nel numero di bit.



- ADC ad approssimazioni successive si confronta successivamente per ogni bit:

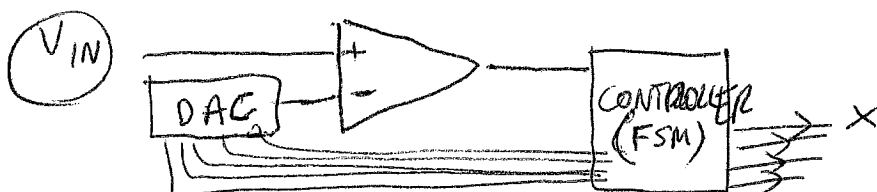
$$V_{IN} > \frac{V_{MAX}}{2} ? \begin{cases} \text{SI} \rightarrow a_{N-1} = 1 \\ \text{NO} \rightarrow a_{N-1} = 0 \end{cases} \quad V_{IN} > \frac{V_{MAX}}{2} + \frac{V_{MAX}}{4} ? \begin{cases} a_{N-2} = 1 \\ a_{N-2} = 0 \end{cases}$$

$$V_{IN} > \frac{V_{MAX}}{4} ? \begin{cases} \text{SI} \rightarrow a_{N-2} = 1 \\ \text{NO} \rightarrow a_{N-2} = 0 \end{cases}$$



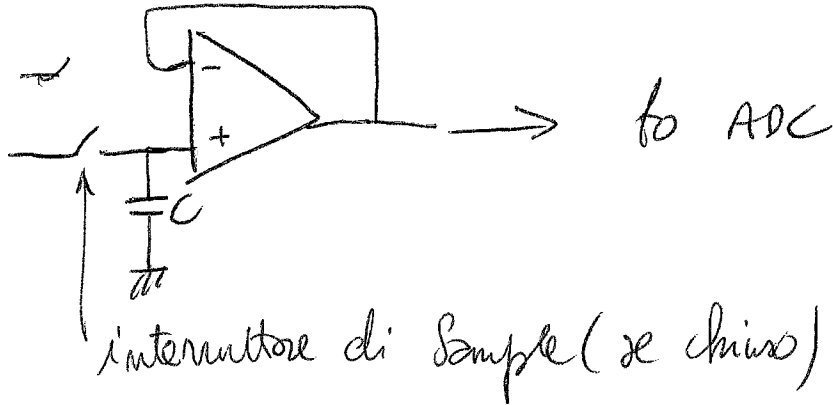
→ esempio con FSM

N confronti → tempo fisso, lineare con N



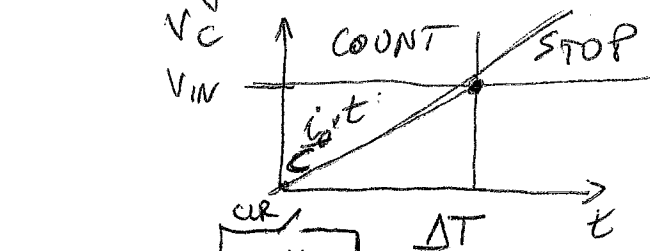
N.B.

In tutti i casi bisogna che  $V_{IN}$  rimanga costante durante la conversione  $\rightarrow$  Sample and hold



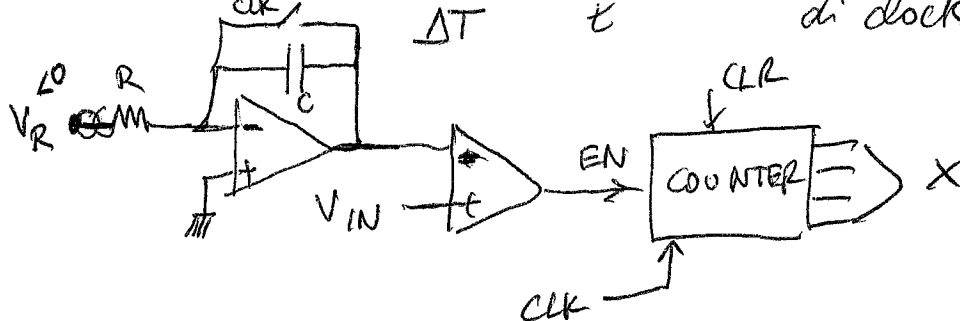
- ADC a rampa  $\rightarrow$  misura di tempo  
 si usa  $V_{IN}$  per fornire una corrente di carica ad un condensatore di  $V_{IN}$  e si vede quanto ci mette a raggiungere una tensione prefissata, oppure si carica a corrente costante e si vede quanto raggiunge  $V_{IN}$

- Singola rampa



$$\Delta T = V_{IN} \cdot \frac{C}{i_0}$$

↑ conto con impulsi di clock

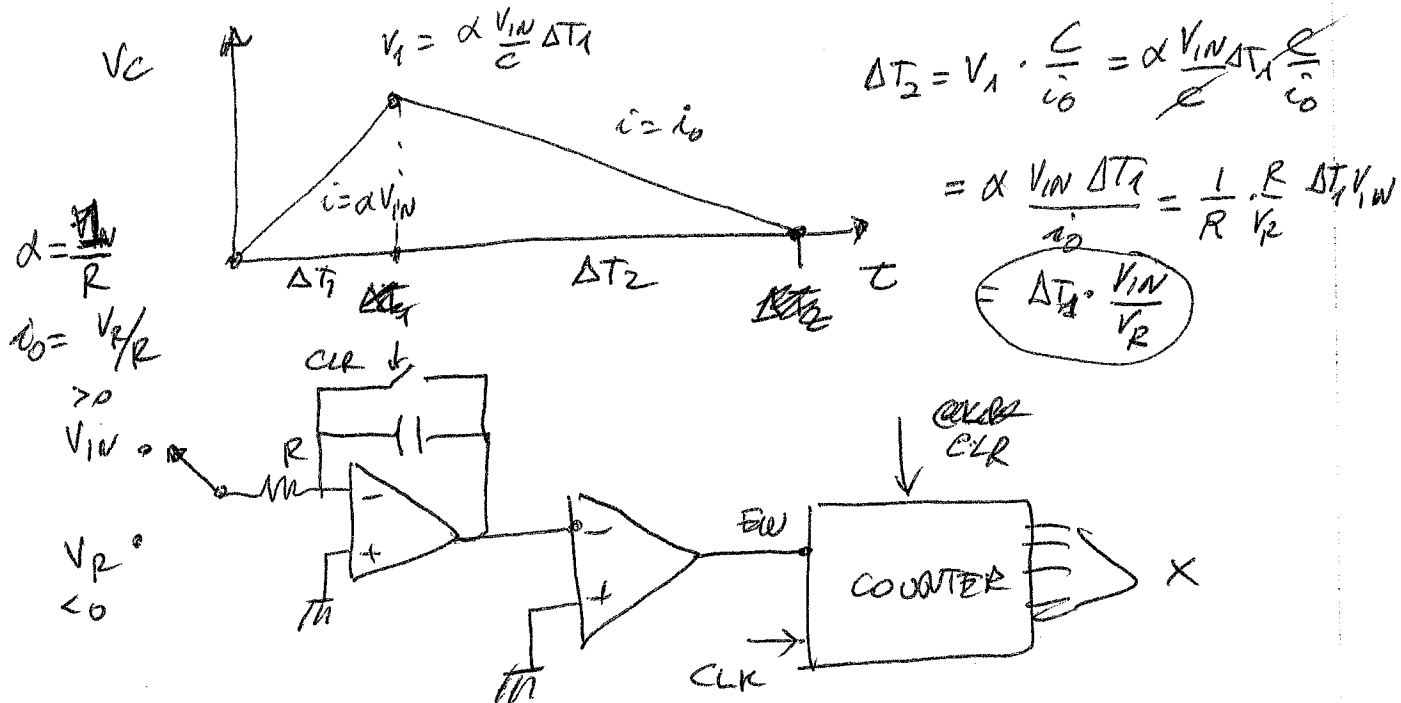


lento, perché rampa lineare.

## • ADC doppia rampa

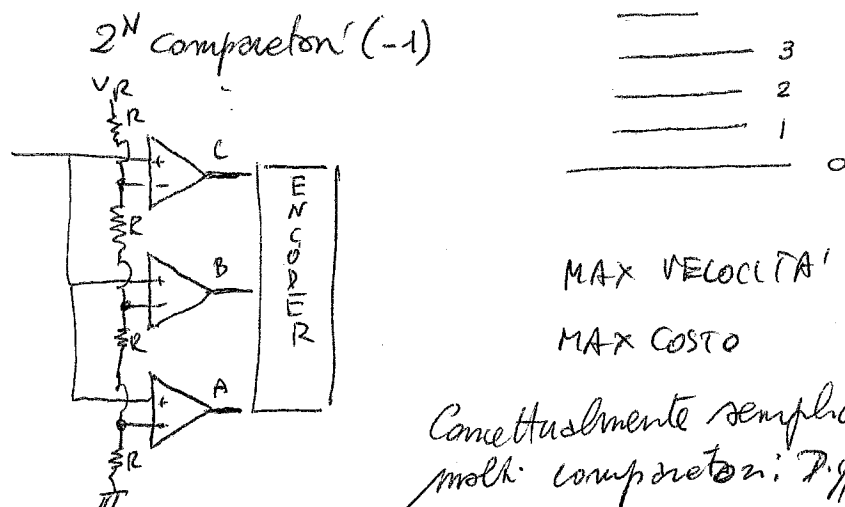
$i \propto V_{IN}$  per la carica (tempo fisso)

$i = \text{costante}$  per lo scarica



Indipendente da valori dei componenti  $\rightarrow$  maggiore precisione.

## • Flash ADC a comparatore per livello di tensione

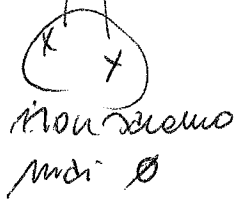


Concettualmente semplice, ma richiede molti comparatori. Difficile a molti bit

Perché serve l'encoder?

L'uscita del Flash A/D non è un numero binario:

$V_{IN}$	A	B	C	X	$b_0$	$b_1$
$V_{IN} < V_{REF}/4$	0	0	0	0	0	0
$V_{REF}/4 < V_{IN} < V_{REF}/2$	①	0	0	1	1	0
$V_{REF}/2 < V_{IN} < 3V_{REF}/4$	1	①	0	2	0	1
$V_{IN} > 3V_{REF}/4$	1	1	①	3	1	1



Encoder = Logica combinatoria

trasforma un insieme di linee in numero binario dicendo a che numero delle linee accese

- $L_0 - 0$
- $L_1 - 0$
- $L_2 - 0$
- $L_3 - 1$
- $L_4 - 0$
- $L_5 - 0$
- $L_6 - 0$
- $L_7 - 0$

$$\Rightarrow x = 3 \text{ (3 bit)}$$

Priorità: conta solo il bit più significativo

Decoder; operazione inversa.

