

订线

西安电子科技大学

考试时间 120 分钟

试 题

题号	一	二	三	四	总分
分数					

1. 考试形式: 闭卷 ☒ 开卷 ☐

2. 考试日期: 年 月 日 (答题内容请写在装订线外)

一、单项选择题 (本大题共 15 小题, 每小题 2 分, 共 30 分)

在每小题列出的四个备选项中只有一个是符合题目要求的, 请将其选出并将其填入题干后的括号内。未填、错填或多填均无分。

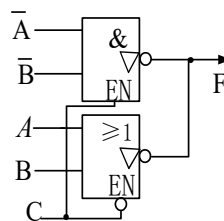
1. 与十六进制数 (14.8)H 对应的二进制数是 [D]
A. (10101.1)₂ B. (10110.1)₂ C. (11011.01)₂ D. (10100.1)₂

2. 余 3BCD 码 (01001100.00111000)_{3BCD} 表示十进制数是 [C]
A. (19.35)₁₀ B. (49.38)₁₀ C. (19.05)₁₀ D. (49.35)₁₀

3. 与逻辑函数 $F = AB + \bar{A}C + \bar{B}C$ 相等的逻辑表达式为 [C]
A. $AB + \bar{A}C$ B. $\bar{A}B + \bar{B}C$ C. $AB + C$ D. $\bar{A}C + \bar{B}C$

4. 若输入变量 A、B 全为 1 时, 输出 F=1, 则其输入与输出的逻辑关系不可能是 [C]
A. 或 B. 同或 C. 或非 D. 与

5. 图 1.1 所示电路的输出函数 F 的表达式为 [B]
A. $F = \bar{C} \bar{A} \cdot \bar{B} + C(\bar{A} + \bar{B})$
B. $F = C \bar{A} \cdot \bar{B} + \bar{C}(\bar{A} + \bar{B})$
C. $F = \bar{A} + \bar{B}$ D. $F = \text{高阻态}$



6. 函数 $F = AB + \overline{BC} + \overline{CD}$ 的反函数为 [B]
 $\bar{F} = (\bar{A}\bar{B}) \cdot (B\bar{C} + \bar{C}\bar{D})$ 图 1.1

- A. $\bar{F} = (\bar{A} + \bar{B} + \bar{C} + \bar{D})(\bar{B} + \bar{C})$ B. $\bar{F} = (\bar{A} + \bar{B})(\bar{B} + C)(\bar{C} + \bar{D})$
C. $\bar{F} = \bar{A} + \bar{B}((\bar{B} + C)\bar{C} + \bar{D})$ D. $\bar{F} = (A + B)((B + \bar{C})\bar{C} + \bar{D})$

7. $F = \overline{\overline{A + B + B + C}}$ 的最小项表达式是 [A]

任课教师:

装 订 线

学号:

姓名:

装 订 线

班级:

A. $F = \sum(0, 2, 3, 4)$ B. $F = \sum(1, 5, 6, 7)$

C. $F = \sum(0, 1, 4, 6)$ D. $F = \sum(2, 3, 5, 7)$

8. 以下哪一项是函数项 ABC 的逻辑相邻项 [B]

A. AB B. ABC C. \overline{ABC} D. $\overline{A}BC$

9. 函数 $F(A, B, C) = \sum(0, 1, 4, 5, 6)$ 的最简或与式是 [B]

A. $F = (\overline{B} + \overline{A})(\overline{C} + \overline{B})$ B. $F = (\overline{B} + A)(\overline{C} + \overline{B})$

C. $F = B(\overline{A} + C)$ D. $F = \overline{B}(A + \overline{C})$

10. 逻辑函数 $F(ABCD) = \sum(0, 2, 5, 7, 8)$, 约束条件为 $AB + AC = 0$ 的最简与或非式为 [B]。

A. $F = \overline{\overline{B} \cdot \overline{D} + BD}$

B. $F = \overline{\overline{B}D + B\overline{D}}$

C. $F = \overline{\overline{A} \cdot \overline{B}D + \overline{B} \cdot \overline{C}D + ABD}$

D. $F = AD + \overline{A} \cdot \overline{D}$

11. 函数 $F = B\overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B}D + AD + \overline{A}B\overline{C} + \overline{A}BCD$ 的最简与或式是 [B]

A. $F = B\overline{C} + \overline{A}D + AD$

B. $F = B\overline{C} + D$

C. $F = B + D$

D. $F = B\overline{C} + \overline{C}D + CD$

12. 下列器件中属于时序电路的是 [C]

A. 全加器 B. 数据选择器 C. 寄存器 D. 优先编码器

13. 为了克服触发器空翻与振荡的问题, 触发器的时钟应采用 [B]

A. 高电平触发 B. 边沿触发

C. 低电平触发 D. 高电位触发

14. n 级触发器所构成的计数器最大计数模数为 [D]

A. n

B. $2n$

C. n^2

D. 2^n

15. 四位移位寄存器存放数据是 1110, 经过右移一次移进 0, 再左移一次移进 1, 此时移位寄存器存放的数是 [A]

A. 1111

B. 0101

C. 1010

D. 1101

0 1 1 1
1 1 1 1



二、填空题（每空 2 分，共 10 分）

16. $F = 1 \oplus 1 \oplus A \oplus 0 \oplus 1 \oplus 0 = \underline{\overline{A}}$;

17. 奇校验码的任意一个码组中, 1 的个数总是 奇数 个, 它可以检测 1 个错误;

18. n 级移位寄存器组成的扭环形计数器, 其进位模数为 2n;

19. 180KHZ 的输入时钟, 通过一个分频器, 输出信号的频率为 30KHz, 则分频器的分频系数为 6。

三、分析题（本大题共 3 小题, 20 小题 10 分, 21 小题 5 分, 22 小题 5 分, 23 小题 10 分, 共 30 分）

说明: 中规模器件 74LS90、74LS161 和 74LS194 的功能表在最后。

20. 由译码器组成电路如图 3.1 所示

(1) 写出 F1, F2 的最小项标准式;

(2) 列出 F1 和 F2 的真值表;

(3) 总结规律, 观察电路的功能。

$$F_1 = \overline{m_0} \cdot \overline{m_1} \cdot \overline{m_4} \cdot \overline{m_7} = m_1 + m_2 + m_4 + m_7$$

$$F_2 = \overline{m_1} \cdot \overline{m_2} \cdot \overline{m_3} \cdot \overline{m_7} = m_0 + m_4 + m_5 + m_6$$

(2)

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

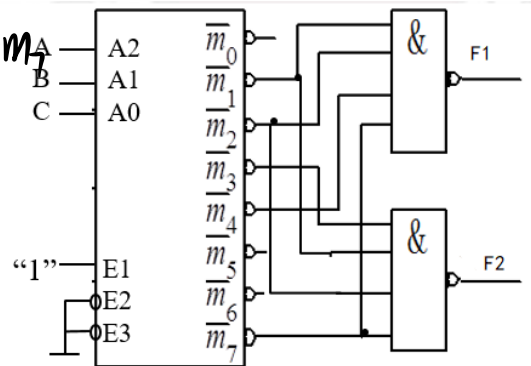


图 3.1

(3) 全减器

A 为被减数 B 为减数

C 为向低位的借位

F₁ 为本位值 F₂ 为向高位的借位

21.[5 分]由 D 触发器和门电路组成的电路如图 3.2(a)图所示, 已知 CP 和 A 的波形如图 3.2(b)图所示。① 写出 D 触发器的次态方程; ② 画出输出端 Q 的波形。(设 Q 的初态为 0)。

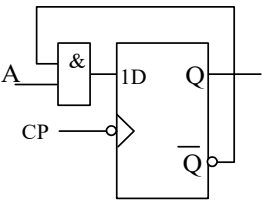


图3. 2a

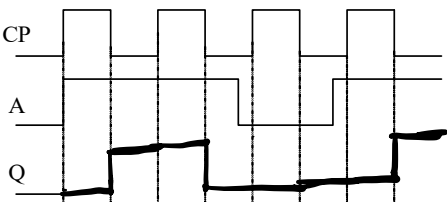


图3. 2b

① $D = A \cdot \overline{Q_n}$

② 下降沿触发

$Q_{n+1} = D = A \overline{Q_n}$

22. [5 分]集成计数器 74LS90 组成的电路如图 3.3 所示。

- ①作出该电路的状态迁移关系;
- ②说明其功能。

① $R_{01} = R_{02} = Q_C Q_A$

Q_D	Q_C	Q_B	Q_A
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1

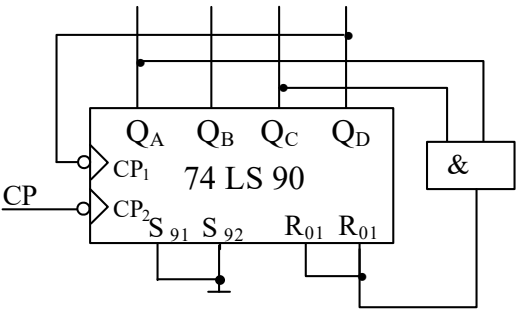


图 3.3

② 功能：计数型 10 进制计数器
初始状态为 0000

23. [10 分]由移位寄存器 74LS194 和 4 选 1 数据选择器组成电路如图 3.4 所示。

- ①列出状态迁移关系；
②列出输出 F 的序列信号。

Q_1	Q_2	Q_3	$A_1 A_0$	S_L
1	0	1	01	0
0	1	0	10	0
1	0	0	00	0
0	0	0	00	1
0	0	1	01	1
0	1	1	11	1
1	1	0	10	1

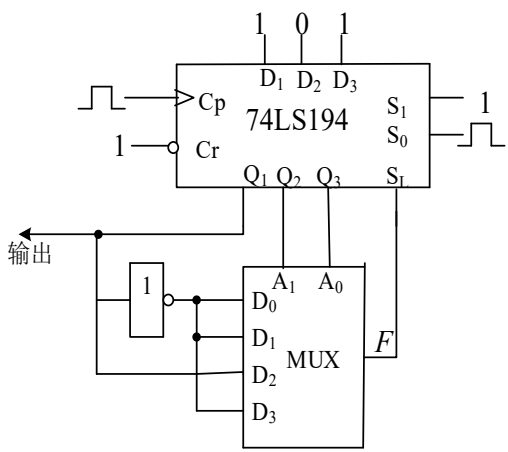


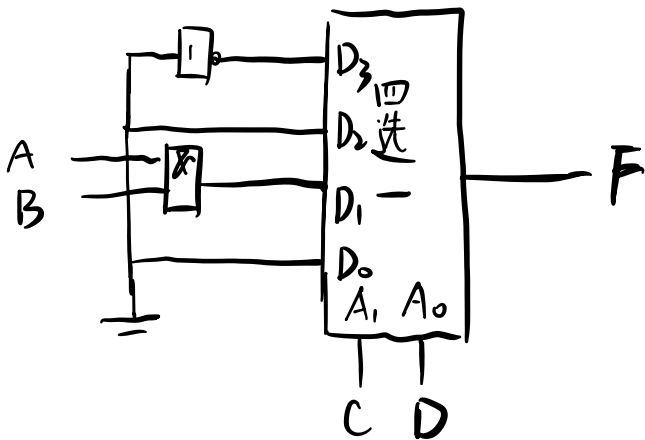
图 3.4

$F = 00011101$

四、设计题（本大题共 3 小题，每小题各 10 分，共 30 分）

24. 某同学参加四门课程考试，规定：(1)课程 A 及格得 1 分，不及格为 0 分；(2)课程 B 及格得 2 分，不及格为 0 分；(3)课程 C 及格得 4 分，不及格为 0 分；(4)课程 D 及格为 5 分，不及格为 0 分。若总得分大于 8 分(含 8 分)，则可结业。试用一片 4 选 1 选择器和若干逻辑门实现上述逻辑要求。

	AB	00	01	11	10	
CD	00	0	0	0	0	$D_0 = 0$
	01	0	0	1	0	$D_1 = AB$
	11	1	1	1	1	$D_3 = 1$
	10	0	0	0	0	$D_2 = 0$

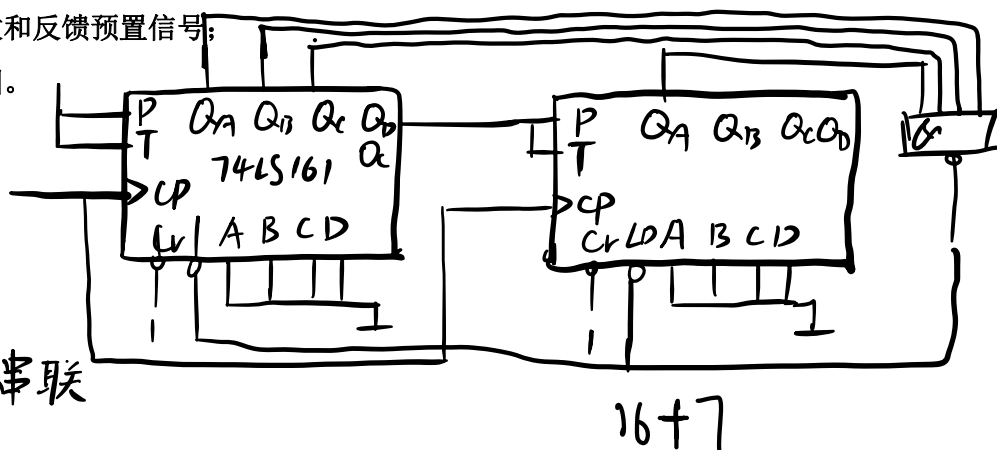


25. [10 分]用 74LS161 设计初始状态为 0 的 24 进制计数器。

① 需要用几片 74LS161? 如何进行级联?;

② 决定预置数和反馈预置信号;

③ 画出逻辑图。



① 需要两片 74LS161 串联

② 预置数: $D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0 = 00000000$

反馈预置信号 $LD = \overline{Q_4 Q_2 Q_1 Q_0} = 00010111$

26. [10 分]请用 JK 触发器实现同步四进制减法计数器, 并输出借位信息。

① 做出状态迁移表;

② 确定每级触发器的激励函数;

③ 画出逻辑图。

Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	F
0	0	1	1	1
0	1	0	0	0
1	0	0	1	0
1	1	1	0	0

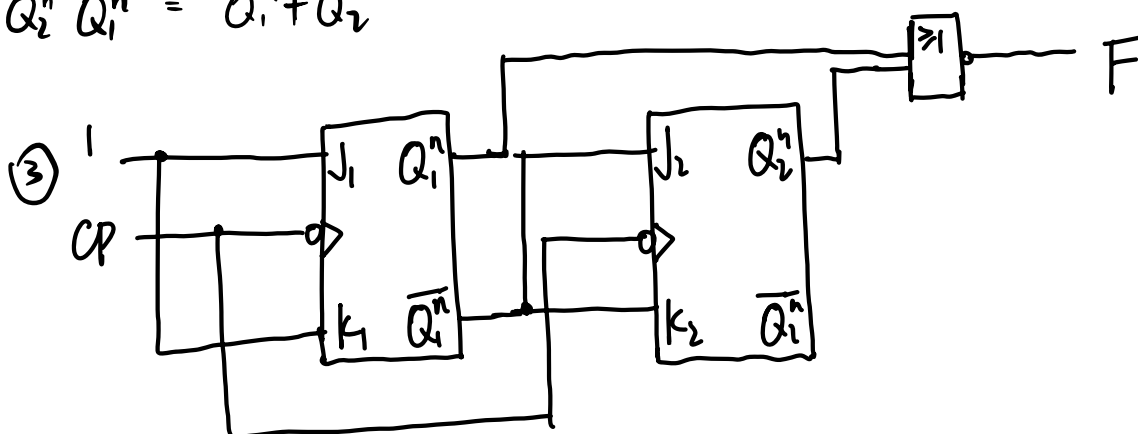
$$Q_2^{n+1} = \overline{Q_1^n} \overline{Q_2^n} + Q_1^n Q_2^n$$

$$J_2 = \overline{Q_1^n} \quad K_2 = \overline{Q_1^n}$$

$$Q_1^{n+1} = \overline{Q_1^n}$$

$$J_1 = K_1 = 1$$

$$F = \overline{Q_2^n} \overline{Q_1^n} = \overline{Q_1^n + Q_2^n}$$



74LS90功能表

输入						输出			
R01	R02	S91	S92	CP1	CP2	QD	QC	QB	QA
1	1	0	×	×	×	0	0	0	0
1	1	×	0	×	×	0	0	0	0
0	×	1	1	×	×	1	0	0	1
×	0	1	1	×	×	1	0	0	1
R01R02=0 S91S92=0				CP	0	二进制计数			
				0	CP	五进制计数			
				CP	QA	8421码十进制计数			
				QD	CP	5421码十进制计数			

74LS161功能表

输入									输出			
CP	Cr	LD	P	T	A	B	C	D	QA	QB	QC	QD
×	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	A	B	C	D	A	B	C	D
↑	1	1	1	1	×	×	×	×	计数（模16）			
×	1	1	0	×	×	×	×	×	保持			
×	1	1	×	0	×	×	×	×	保持（0c=0）			

74LS194功能表

输入										输出			
Cr	CP	S ₁	S ₀	S _L	S _R	D ₀	D ₁	D ₂	D ₃	Q ₀	Q ₁	Q ₂	Q ₃
0	×	×	×	×	×	×	×	×	×	0	0	0	0
1	×	0	0	×	×	×	×	×	×	保持			
1	↑	0	1	×	S _R	×	×	×	×	S _R	Q ₀	Q ₁	Q ₂
1	↑	1	0	S _L	×	×	×	×	×	Q ₁	Q ₂	Q ₃	S _L
1	↑	1	1	×	×	d ₀	d ₁	d ₂	d ₃	d ₀	d ₁	d ₂	d ₃
1	0	×	×	×	×	×	×	×	×	保持			