

西安电子科技大学



考试时间 120 分钟

试 题

| 题号 | 一 | 二 | 三 | 四 | 五 | 总分 |
|----|---|---|---|---|---|----|
| 分数 | | | | | | |

1. 考试形式：闭卷； 2. 本试卷共五大题，满分 100 分。

班级_____学号_____姓名_____任课教师_____

一、单项选择题（本大题共 15 小题，每小题 2 分，共 30 分）

在每小题列出的四个备选项中只有一个是符合题目要求的，请将其选出并将相应代码填入题干后的[]中。未填、错填或多填均无分。

1. 下列四个数中最大的数是数是[]

A. $(7.1)_{16}$ B. $(7.1)_{10}$ C. $(7.1)_8$ D. $(111.1)_2$

2. 八进制数 $(76)_8$ 所对应的余 3BCD 码是[]

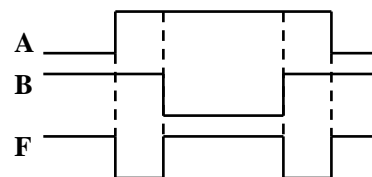
A. $(10101001)_{\text{余 3BCD}}$ B. $(10010010)_{\text{余 31BCD}}$

C. $(10010101)_{\text{余 3BCD}}$ D. $(01100010)_{\text{余 3BCD}}$

3. 某逻辑电路输入 A、B 和输出 F 的波形如图 1.1 所示，由此判断该门电路完成的逻辑功能是[]

A. 与非 B. 异或
C. 同或 D. 无法确定

图 1.1



4. 图 1.2 所示电路的输出函数 F 的表达式为[]

A. $F = \overline{\overline{AB}} + \overline{\overline{BC}}$ B. $F = \overline{\overline{AB}} + \overline{\overline{BC}}$

C. $F = \overline{\overline{AB}} + \overline{\overline{BC}}$ D. $F = \overline{\overline{AB}} + \overline{\overline{BC}}$

5. 某函数的反函数是 $\overline{F} = \overline{A} \cdot \overline{B} + \overline{\overline{AC}} + \overline{BD}$ 其原函数为[]

A. $F = (A + B)\overline{\overline{A + C(B + D)}}$ B. $F = (\overline{A} + \overline{B})A + \overline{\overline{C(B + D)}}$

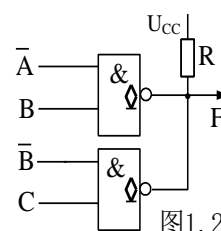


图1.2

$$C. F = (A+B) + \overline{\overline{A+C(B+\overline{D})}} \quad D. F = (A+B) \overline{\overline{A+C\overline{B}+\overline{D}}}$$

6. $F = \overline{A}B + B\overline{C} + AC$ 的最简表达式为[]

$$A. \overline{A}B \quad B. B\overline{C} \quad C. B+AC \quad D. AC$$

7. 函数 $F = \overline{A}\overline{B} + AC$ 的最小项标准式为[]

$$A. F(ABC) = \sum(0,1,5,7) \quad B. F(ABC) = \sum(1,3,4,5)$$

$$C. F(ABC) = \sum(0,2,3,5) \quad D. F(ABC) = \sum(1,3,5,7)$$

8. n 变量的最小项，其逻辑相邻项有[]

$$A. 2^n \text{ 个} \quad B. 2n \text{ 个} \quad C. n^2 \text{ 个} \quad D. n \text{ 个}$$

9. 逻辑函数 $F = \overline{AC} + \overline{B} \cdot \overline{D} + \overline{AB} + \overline{C} \cdot \overline{D}$ 的最简与非式是[]

$$A. \overline{\overline{AD} \cdot \overline{BC}} \quad B. \overline{\overline{AC} \cdot \overline{B} \cdot \overline{D} \cdot \overline{AB} \cdot \overline{C} \cdot \overline{D}} \quad C. \overline{\overline{AD} \cdot \overline{B} \cdot \overline{C}} \quad D. \overline{\overline{BC} \cdot \overline{BD}}$$

10. 逻辑函数 $F(ABCD) = \sum(0,1,3,4,9,11)$ ，约束条件为 $AB + BD = 0$ ，其最简或非式为[]

$$A. F = \overline{\overline{A+C+B+D}} \quad B. F = \overline{\overline{A+C+D}}$$

$$C. F = \overline{\overline{A+D+C+D}} \quad D. F = \overline{\overline{A+D+C+D}}$$

11. 函数 $F = (A+\overline{C})(\overline{A}+B+C)$ 的最简与或式是[]

$$A. F = \overline{A}C + A\overline{B}C \quad B. F = AC + \overline{A} \cdot \overline{B} + \overline{A} \cdot \overline{C}$$

$$C. F = \overline{A} \cdot \overline{C} + AB + AC \quad D. F = A\overline{C} + \overline{A}BC$$

12. 将一路信号送至多个输出端，应选用[]

$$A. \text{全加器} \quad B. \text{数据选择器} \quad C. \text{编码器} \quad D. \text{数据分配器}$$

13. 为了使 D 触发器实现维持功能，则激励端 D 应接至[]

$$A. D=0 \quad B. D=1 \quad C. D=\overline{Q}^n \quad D. D=Q^n$$

14. T 触发器组成电路如图 1.3 所示，其次态方程为[]

$$A. Q^{n+1} = \overline{Q}^n \quad B. Q^{n+1} = Q^n$$

$$C. Q^{n+1} = A + Q^n \quad D. Q^{n+1} = \overline{A} + Q^n$$

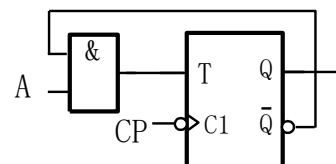


图 1.3

15. 移位寄存器状态为 1011, 当左移进一个 1, 再右移进一个 0。则 移位寄存器状态为 []

A. 1011 B. 0011 C. 1101 D. 0101

二、填空题（每空两分，共 10 分）

16. 5421BCD 码 1100 与其对应的 8421BCD 码是_____。

17. $F = 1 \oplus 1 \oplus A \oplus 0 \oplus 1 \oplus 0 =$ _____。

18. $\bar{A} + AB + \bar{B} + BCD + A\bar{E}$ 其结果为_____。

19. 时序电路的输出与当前输入有关, 与电路过去状态_____。

20. 180KHZ 输入信号, 要求输出频率为 20KHZ, 其分频器的分频系数为_____。

| 得分 | 评卷人 | 复查人 |
|----|-----|-----|
| | | |

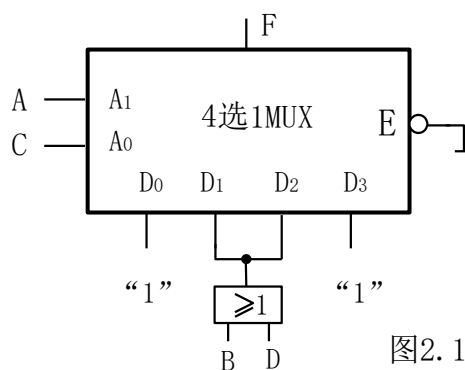
三、分析题（本大题共 4 小题，共 40 分）

说明：中规模器件 74LS90、74LS161 和 74LS194 的功能表在第 7 页上。

21. (10 分) 数据选择器电路如图 2.1 所示。

① 写出函数 F 的表达式；

② 求出其最简与或式。



22. (8 分) 触发器电路及相关波形如图 2.2 所示。

- ① 写出该触发器的次态方程；
 - ② 对应给定波形画出 Q 端波形。
- (设初始状态 $Q=0$)

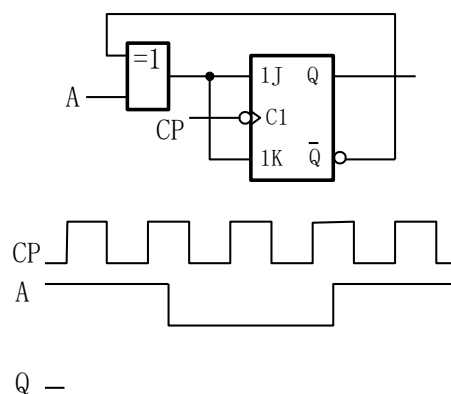


图2.2

23. (12 分) 电路如图 2.3 所示。

- ① 列出图所示电路的状态迁移关系；
- ② 指出电路的功能。

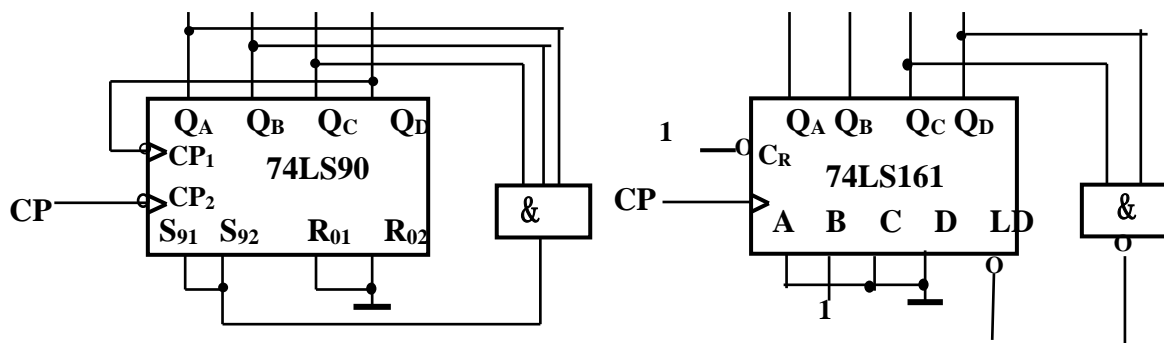
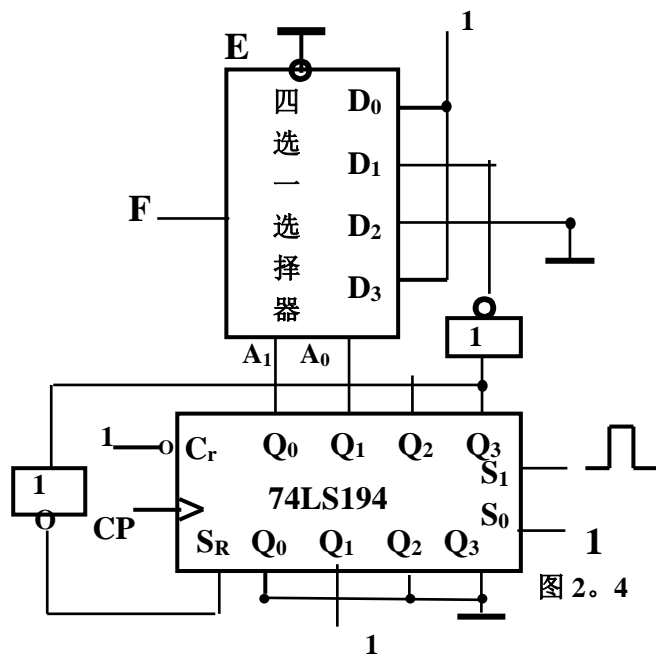


图 2.3

24. (10 分) 由四选一数据选择器和移位寄存器 74LS194 组成电路如图 2.4 所示。

- ① 列出 74LS194 的状态迁移关系；
- ② 写出输出 F 的序列信号。



| 得分 | 评卷人 | 复查人 |
|----|-----|-----|
| | | |

四、设计题（本大题共 2 小题，共 20 分）

25.（10 分）用译码器 74LS138 实现将输入的三位格雷码转换为三位二进制代码（可加少量的门电路）

- ① 列出真值表；
- ② 写出最小项标准式
- ③ 画出逻辑图。

26.（10 分）用 74LS161 设计起始态为 0001 的十二计数器计数器。

- ① 列出状态迁移关系；
- ② 决定反馈信号；
- ③ 画出逻辑图。

74LS90功能表

| 输入 | | | | | | 输出 | | | |
|----------------------|-----|-----|-----|-----|-----|---------|----|----|----|
| R01 | R02 | S91 | S92 | CP1 | CP2 | QD | QC | QB | QA |
| 1 | 1 | 0 | × | × | × | 0 | 0 | 0 | 0 |
| 1 | 1 | × | 0 | × | × | 0 | 0 | 0 | 0 |
| 0 | × | 1 | 1 | × | × | 1 | 0 | 0 | 1 |
| × | 0 | 1 | 1 | × | × | 1 | 0 | 0 | 1 |
| R01R02=0 S91S92=0 | | | | | | CP 0 | | | |
| | | | | | | 0 CP | | | |
| | | | | | | CP QA | | | |
| | | | | | | QD CP | | | |

74LS161功能表

| 输入 | | | | | | | | | 输出 | | | |
|----|----------------|----|---|---|---|---|---|---|----------------|----------------|----------------|----------------|
| CP | C _r | LD | P | T | A | B | C | D | Q _A | Q _B | Q _C | Q _D |
| × | 0 | × | × | × | × | × | × | × | 0 | 0 | 0 | 0 |
| ↑ | 1 | 0 | × | × | A | B | C | D | A | B | C | D |
| ↑ | 1 | 1 | 1 | 1 | × | × | × | × | 计数（模16） | | | |
| × | 1 | 1 | 0 | × | × | × | × | × | 保持 | | | |
| × | 1 | 1 | × | 0 | × | × | × | × | 保持（0c=0） | | | |

74LS194功能表

| 输入 | | | | | | | | | | 输出 | | | |
|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| Cr | CP | S1 | S0 | SL | SR | D0 | D1 | D2 | D3 | Q0 | Q1 | Q2 | Q3 |
| 0 | × | × | × | × | × | × | × | × | × | 0 | 0 | 0 | 0 |
| 1 | × | 0 | 0 | × | × | × | × | × | × | 保持 | | | |
| 1 | ↑ | 0 | 1 | × | SR | × | × | × | × | SR | Q0 | Q1 | Q2 |
| 1 | ↑ | 1 | 0 | SL | × | × | × | × | × | Q1 | Q2 | Q3 | SL |
| 1 | ↑ | 1 | 1 | × | × | d0 | d1 | d2 | d3 | d0 | d1 | d2 | d3 |
| 1 | 0 | × | × | × | × | × | × | × | × | 保持 | | | |