



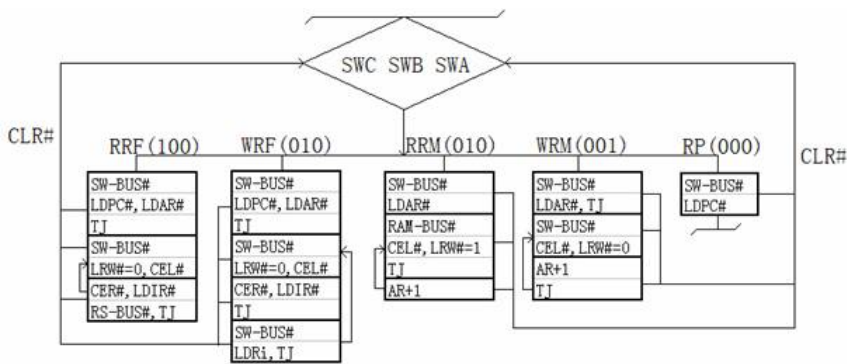
设计文档

7 设计说明书

一、指令扩展:

看书上所提供的流程图,已经很不错了。但是自己的心还是不愿意苟同,乃想要求诸新用来彰己之才。同时,书上的指令只有九条指令,想要拓展至十六条,于是自作新流程图。开发过程如下:

二、粗制控制台:



注:此处在RRF(100)中比书上有改善,把书上末两拍合并了。

三、精化控制台:

首先明一些基本要求:

- a) 节拍数为每周期至多3拍。
- b) 注意循环。
- c) 凡按CLR#,不论何处,必返回控制台最初态。
- d) 当进入分支后,SWC~A不再影响,直至CLR#。

解决方案:

参考书中的方案,首先解决了a, b问题:

加一根内部控制信号ST0,使得原来每条皆分为两段,前段ST0=0,且为循环前边之部分;后段ST0=1,为循环部分。

再解决d问题:

其实,跟些许其他组之人就此问题交流过,他们或以未虑,或以令人勿动之,皆以无需如此。而我窃欲为之。虑之有再,即获一方:

于VHDL设3寄存器,用以存储SWA~C之态,只当初始之态才可由输出管脚录值,且此可与ST0信号合称为Con[4]。Con(0)用以存储ST0, Con(1~3)用以存储SWC~A。

最后, c问题,这确为一个棘手难题,对此展开以下讨论:

(注意:此处仅仅为初步讨论,真正实现方案在后来又修改了好几次,与此处的不同。)

首先,通过逻辑笔探得:当按下CLR#后, $T1 \sim 4 = 0001$, $M1 \sim 3 = 001$ 。而T不可管,则只思节拍之M。而M3之后即M1,正对初流程。乃令CLR#之后可录SWC~A入con(1~3)即可, con(0)置零。(注:之后对此有改进,实现的时候跟这个不同。)而设可置数之态,思无需多以判断变量,只需以con之态即可。因con共 $2^4=16$ 态,而之前仅用其10态,又ST0必为零,则有con='0101', '0110', '0111'三态可以选为那个可置数的特殊态。又如右图卡诺图,化简为1X1,从而令con=01X1之态可将输入管脚SWC~A数据置入寄存器。于是,CLR#后, con寄存器中, con(0)=0, con(1)=1, con(3)=1。

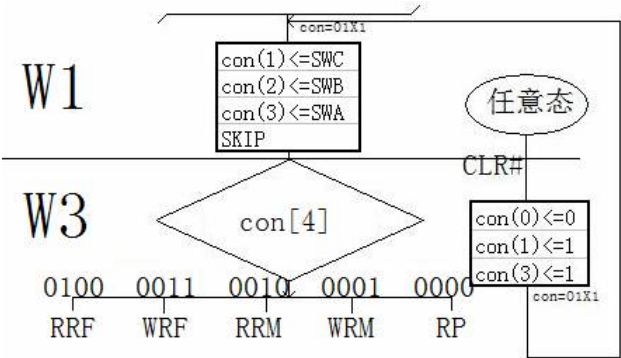
从而,精制流程图见下:

		con(2~3)			
con(1)		00	01	11	10
0					
1			✓	✓	✓

六、 补丁:

1. 对于控制台精制流程图的改进:

鉴于此流程图之出入之步皆同，为SKIP和传入SWC^A之令，乃修改简化为如下:



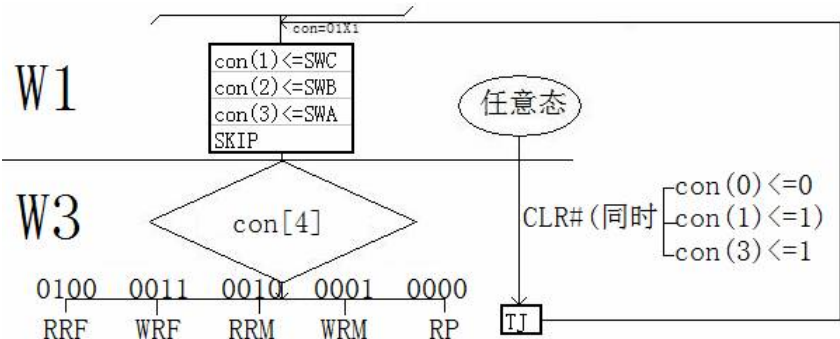
修改之后，控制变量主体就是 $con[4] \times M[3]$ 了。Con记录状态，在M周期节拍之下依序完成个操作。状态有效者，0000,1000,0001,1001,0010,1010,0011,1011,0100,1100,01X1。其中，0000,0001,0010,0011,0100在 $M(1 \sim 3)=001$ 下，首位可进一以转状态。01X1在……（开发时，写到此处的时候，突然发现一个大BUG，原因在于没有完全认识CLR#之机要，乃重定CLR#之流程）

2. 关于CLR#路线之大修正:

按CLR#即应改con之态，而已至M3，乃于此即得con状态01X1。而后停机，用以外置SWC^SWA及SW。而至M1，录SWC^A入con，且自M1后就都以con态控制，不依SWC^A。故控制台部分尽由con控，唯CLR#可突转con态。（至于录SWC^A， $con(0)$ 变1，也都是在一定con态下才进行的，还是由con控制。）

于是，一个以con为主，CLR#为辅的控制台流程图诞生了。

新CLR#路线见下:



(此页内容作于2009-6-29)

3. 关于con值修改的研讨与修正:

con所录者，重要之状态也，CPU之大事也，必慎视之。而状态con之改，于流程内，只有3处，曰CLR#以改至01X1，曰0XXX(除01X1)态见W3而后改1XXX，曰01X1态至W1后，读SWC^A入con。此三者无可轻也。以下乃论其行方:

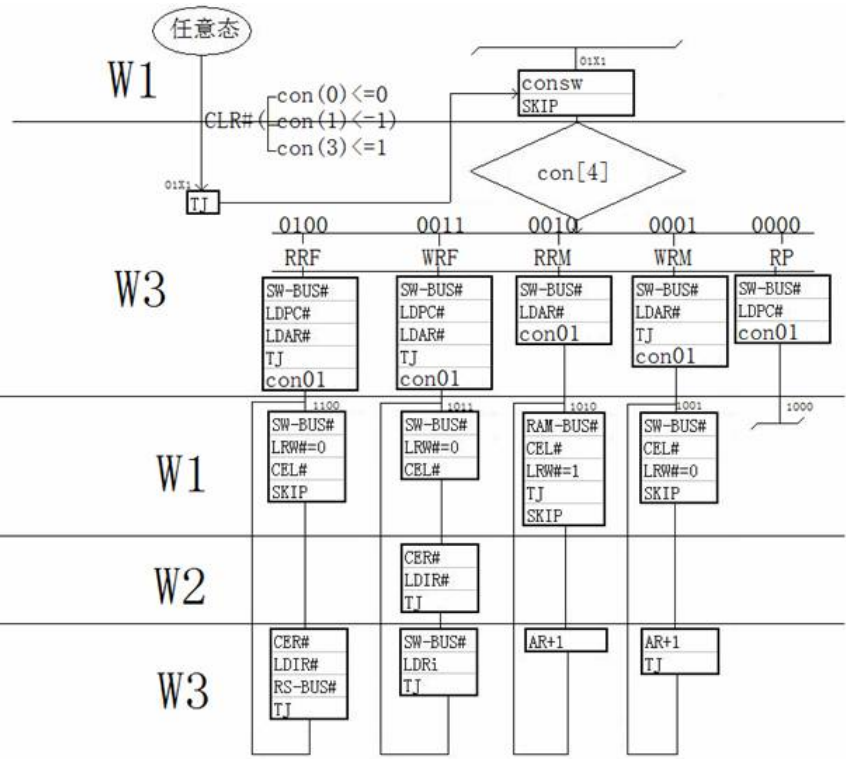
初，想要用纯逻辑表达式行之，苦思良久而不得。而后深思之，觉，我要令其达变之机而变，其他时候皆不变，保持以原态。那么，这就需要知道原来的状态了，所以必非逻辑电路所得逞，必需时序，于是必需IF语句。后又问诸老师，了解到老师并不是要完全非IF，而是非IF之大嵌套，小部分IF亦可，于是定计用IF。

又思，若直接更con以con态，势必至不稳。而CLR#所者为非特原con态，这样就是可以的；0XXX态见W3者，需立一标志con01，彼至1则于W1使con变；01X1态至W1者，同理，立一标志consw，彼至1则于W3使con变。如是，宜善乎！

又思，与其至下一节拍，盍不取信号之下降沿，在此处行之，应该更佳吧？

(注：此为最后的修正，通过这些修正，定下了最终的控制台流程图。)

七、 最终定型:



(此页内容作于2009-6-30上午)

[上一页](#)

[下一页](#)

[返回](#)