

# 计算机组成原理 计算题总结

## 移码的计算

不管正负数，只要将其补码的符号位取反即可。

## 反码的计算

符号位不变其他位按位取反

## 加减交替法

余数小于零，q记1，下次用正补；余数大于0，q记0，下次用负补（负补用1补）。

## 内存扩容

$$1M = 2^{20} \text{ 位}$$

$$\text{内存条数} = \frac{2^{\text{地址码位数}}}{\text{单条内存条容量}}$$

$$\text{数据寄存器位数} = \text{系统位数}$$

$$\text{地址寄存器位数} = \log_2 \text{系统容量}$$

## 顺序读取交叉读取

模块数 $m$ ，总线传送周期 $\tau$ ，存取一个字节的周期 $T$ 。交叉存取度 $m = \frac{T}{\tau}$ ，交叉存储器连续读取需要的时间：

$$t_1 = T + (m - 1)\tau$$

顺序存储需要的时间：

$$t_2 = mT$$

信息总量为

$$q = \text{字长}(b) \times m$$

带宽为：

$$W = \frac{q(b)}{t(s)} (Mb \cdot s^{-1})$$

cache相关

cache命中率

$$H = \frac{N_c}{N_c + N_m}$$

命中时cache的访问时间 $t_c$ ，未命中时的主存访问时间 $t_m$ ，则cache/主存系统的平均访问时间 $t_a$ 为：

$$t_a = ht_c + (1 - h)t_m = \frac{t_c}{e}$$

主存慢于cache的倍率 $r = \frac{t_m}{t_c}$ ，访问效率 $e$ ， $(1-h)$ 未命中率：

$$e = \frac{t_c}{t_a} = \frac{1}{r + (1 - r)h}$$

FIFO和LRU算法

FIFO+LRU相比FIFO的不同是，当命中时，则将该页面移动到FIFO队列入口位置。因此命中率更高。

组相联地址

$$\text{字号 } w = \log_2 (\text{块大小} = \text{行大小} = 2^w \text{ 个字})$$

$$\text{组号 } d = \log_2 (\text{每组行数})$$

$$\text{标记 } s - d = \log_2 (\text{主存的块数}) - \text{组号 } d$$

标记s-d	组号d	字号w
-------	-----	-----

## 指令分析

1.指令格式如下，其中OP为操作码，试分析指令格式的特点。

15~9	7~4	3~0
OP	- 源寄存器	目标寄存器

- 1、（从整体结构）单字长二地址指令。
- 2、（指令数量）操作码字段OP可以指定 $2^7 = 128$ 条指令。
- 3、（指令类型）RR型指令

2.一种二地址RS型指令的结构如下所示

※什么都没就是直接；有PC是相对，题目有说明变址就是变址寻址；题目有说明基址就是~寻址等等。

## N地址操作码问题

假设指令字长P位，地址码R位，指令有三种：无地址、一地址、二地址，有N条二地址，M条无地址，X条一地址。他们的关系有如下：

假设，操作码定长，那么

$$X = 2^{P-2R} - M - N$$

假设，操作码不定长，那么

$$[(2^{P-2R} - N) \times 2^R - X] \times 2^R = M$$

## 知指令求控制存储器容量

$$\text{控制存储器容量} = (\text{微指令条数} \times \text{独立微指令} + \text{公用微指令条数}) \times \left( \frac{\text{微指令长度(8位/字节)}}{8} \right)$$

## 流水线吞吐率加速比

吞吐率：单位时间里执行完毕的指令数

$$\text{吞吐率 } H = \frac{\text{指令数量 } n}{(\text{过程段数量 } K + n - 1) \text{ 时钟周期 } \tau}$$

流水线的加速比

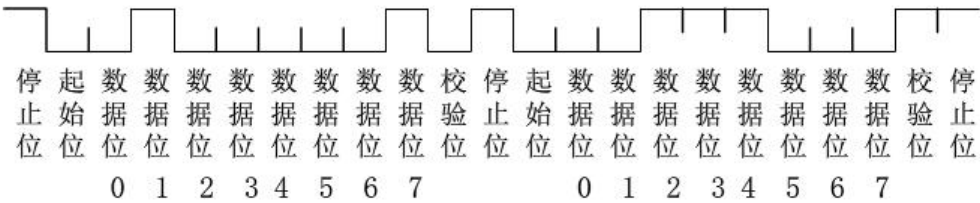
$$\text{加速比 } S = \frac{\text{按照顺序执行方式处理完 } n \text{ 个任务所花费的时间 } T_s}{\text{按照流水线执行处理完 } n \text{ 个任务所花费的时间 } T_p} = \frac{n\tau K}{(K + n - 1)\tau} = \frac{nK}{K + n - 1}$$

## 数据相关

读后写、写后写、写后读

## 波形图

3. “A” 的 ASCII 码为 41H = 01000001B，1 的个数为偶数，故校验位为 0；“8” 的 ASCII 码为 38H = 00111000B，1 的个数为奇数，故校验位为 1。



## 同步通信与异步通信

同步通信比异步通信快，是因为用一个公共时钟信号进行同步

## 仲裁

在集中式总线仲裁中，独立请求方式响应时间最快，菊花链方式对电路故障最敏感。

## 波特率

串行方式传送字符，每秒钟传送的比特(bit)位数称为波特率。

## 系统总线相关

系统总线中，地址线的功能是 指定主存和IO设备接口电路的地址

系统总线中，控制线的功能是 提供主存，IO接口设备的控制信号和相应信号

PCI和InfiniBand

PCI总线的基本传输机制是猝发式传送。利用猝发式可以实现总线间的桥传送，使所有的存取都按CPU的需要出现在总线上。PCI允许多条总线并行工作。

InfiniBand使一个高性能的IO标准，数据传送率达30GB/s，它可以连接64000台服务器，适用于高成本的较大规模计算机的系统。

总线带宽

总线带宽 $D_r = \text{单周期传输信息量}D \times \text{时钟频率}(f)$

刷新存储器

刷新存储器容量 $S = \text{分辨率}r \times \text{颜色深度}C$

格式化容量

格式化容量 = 扇区容量  $\times$  每道扇区数  $\times$  磁道总数

数据传输速率

磁盘转速n转/s，每条磁道容量为N字节，D为位密度，v位线速度则

数据传输率 $D_r = nN(\text{字节}/s)$ 或 $D_r = D \times v(\text{字节}/s)$

平均等待时间、平均找道时间、磁盘平均存取时间

平均等待时间 $\frac{1}{2r} = \text{磁盘旋转一周所用时间}/2$

16	15 14	6 5	4 3	0
台号	柱面(磁道)号	盘面(磁头)号	扇区号	

此地址格式表示有 4 台磁盘，每台有 4 个记录面，每个记录面最多可容纳 512 个磁道，每道有 16 个扇区。