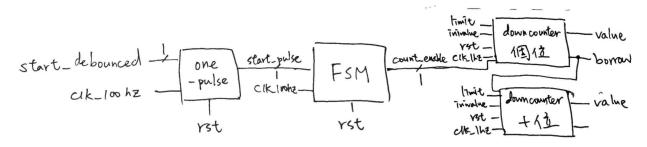
Pre_lab5(109061256 陳立萍)

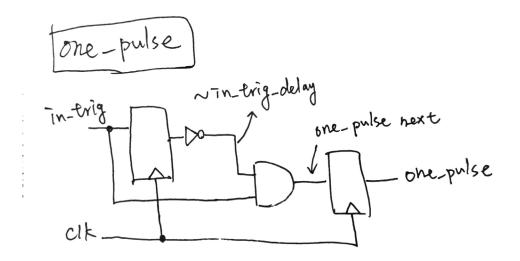
Pre_lab5

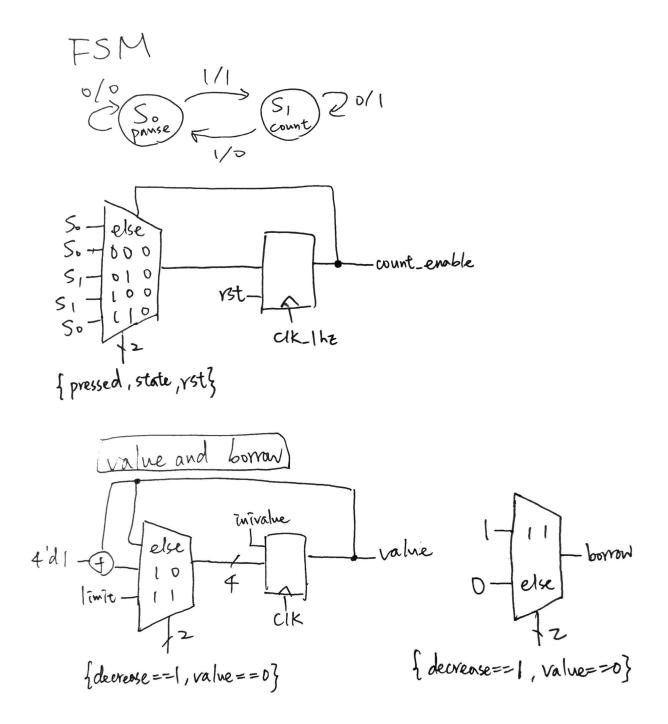
1.1 Design Specification

input :start_debounced,rst(重置),clk_1hz(1hz), clk_100hz(one_pulse 的 clk), output : [3:0]digit1(十位數),[3:0]digit0(個位數) wire : start_pulse(偵測按鈕), count_enable_next(count_enable), br(借位) reg : count_enable , [15:0]led(LED 燈)

1.2 /1.3 logic diagram







設計原理:

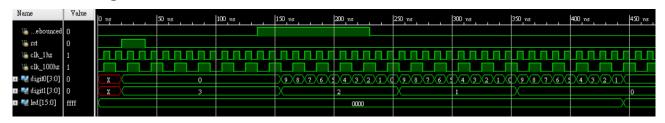
one_pulse 用來製造一個 clk 長度的訊號,用來給之後判斷按鈕是否 pressed,相關圖形如 logic diagram 的 one_pulse 所示。

FSM 則用來判斷現在的狀況與之後馬上要變的狀況,一開始先分成停止的狀態與在計數的狀態。 1.在停止的狀況下,如果按鈕被 pressed,就要馬上開始倒數也就是 count_enable 為 1,然後此時狀態會跳到計數的狀態,而當按鈕都沒有被按下時,會維持在停止的狀態,且 count_enable 為 0。 2.在計數的狀態下,如果按鈕被 pressed,就要馬上停止,也就是 count_enable 為 0,而此時狀態變成停止狀態,而當按鈕都沒有被按下時,會一直不停的倒數,且 count_enable 為 1。

在 downcounter.v 裡定義了遞減以及借位。十位數的運作如下:個位的 borrow (br) 會接到十位的 decrease(br),當個位的 borrow (br) 為 1 時代表要向十位借 1,十位的 decrease(br)變成 1,此時十位數減一;個位數的運作如下:由 decrease 來作為是否繼續減一的判斷,decrease 在十位數為 0 且個位數為 0 且沒有 rst 的狀況下為 0,代表個位數不能再遞減,而 decreas 為 1 時代表還沒有數到 00,會繼續不停的數。

而在 pre_lab5 的 top module 裡面除了連結除頻、FSM、one_pulse、down counter 各個.v 檔外, 還設定了在倒數到 00 時要將所有 LED 亮起,在倒數時則都不亮。

1.4 wave diagram



說明:

在 wave diagram 裡面可以看到,當 rst 從 0 到 1 再到 0 後, counter 就不停的下數,從 30,29,28…… 十位數為 digit 1,個位數為 digit 0,led 燈在倒數時為 0000 也就是所有 led 都不亮,當不斷倒數百到 00 時,就不再變化任何值,一直維持 00,此時可以看到所有 LED 燈泡亮起。