

桂林航天工业学院学生实验报告

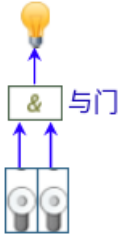
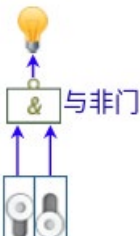



实验三

课程名称	计算机组成与结构	实验名称		数据通路实验（2 学时）	
开课教学单位及实验室		计算机科学与工程学院		实验日期	2024. 11. 12
学生姓名	廉振威	学号	2023070030615	专业班级	软件工程 6 班
指导教师		张亚红		实验成绩	
实验目的		1) 进一步熟悉运算器和存储器的原理和使用 2) 掌握数据通路中控制信号的作用 3) 掌握数据通路中数据流动的路径			
实验要求		1) 做好预习，复习数据通路的相关概念，特别是存储器读写的数据通路的控制信号，理解实验原理图 2) 按步骤完成实验，按要求作好记录 3) 完成实验报告			

一、实验电路

● 功能器件

BUS		总线	
<div> <div> P7 P6 P5 P4 P3 P2 P1 P0 A7 A6 A5 A4 A3 A2 A1 A0 </div> <div> O7 O6 O5 O4 O3 O2 O1 O0 B7 B6 B5 B4 B3 B2 B1 B0 </div> <div> N7 N6 N5 N4 N3 N2 N1 N0 C7 C6 C5 C4 C3 C2 C1 C0 </div> <div> M7 M6 M5 M4 M3 M2 M1 M0 D7 D6 D5 D4 D3 D2 D1 D0 </div> <div> Bus </div> <div> L7 L6 L5 L4 L3 L2 L1 L0 E7 E6 E5 E4 E3 E2 E1 E0 </div> <div> K7 K6 K5 K4 K3 K2 K1 K0 F7 F6 F5 F4 F3 F2 F1 F0 </div> <div> J7 J6 J5 J4 J3 J2 J1 J0 G7 G6 G5 G4 G3 G2 G1 G0 </div> <div> H7 H6 H5 H4 H3 H2 H1 H0 </div> </div>			
RAM6116	2Kx8 存储器	<div> <div> 23 22 21 20 19 18 17 16 15 14 13 12 VCC A8 A9 A10 I07 I06 I05 I04 I03 I02 I01 I00 </div> <div> RAM6116 </div> <div> A7 A6 A5 A4 A3 A2 A1 A0 -CE -OE -WEGND 0 1 2 3 4 5 6 7 8 9 10 11 </div> </div>	
74LS181	4 位运算器	<div> <div> 23 22 21 20 19 18 17 16 15 14 13 12 VCC M CN G Cn+4P A=B F3 F2 F1 F0 S0 </div> <div> 74LS181 </div> <div> A3 A2 A1 A0 B3 B2 B1 B0 S3 S2 S1 GND 0 1 2 3 4 5 6 7 8 9 10 11 </div> </div>	
74LS245	8 位三态门	<div> <div> 19 18 17 16 15 14 13 12 11 10 VCC -E B7 B6 B5 B4 B3 B2 B1 B0 </div> <div> 74LS245 </div> <div> DIR A7 A6 A5 A4 A3 A2 A1 A0 GND 0 1 2 3 4 5 6 7 8 9 </div> </div>	
74LS273	8 位锁存器	<div> <div> 19 18 17 16 15 14 13 12 11 10 VCC Q7 Q6 Q5 Q4 Q3 Q2 Q1 Q0 CP </div> <div> 74LS273 </div> <div> -MRD7 D6 D5 D4 D3 D2 D1 D0 GND 0 1 2 3 4 5 6 7 8 9 </div> </div>	

ANDgate	与门	
NANDgate	与非门	
Switch	开关	
Led	指示灯	
SinglePulse	单脉冲发生器	

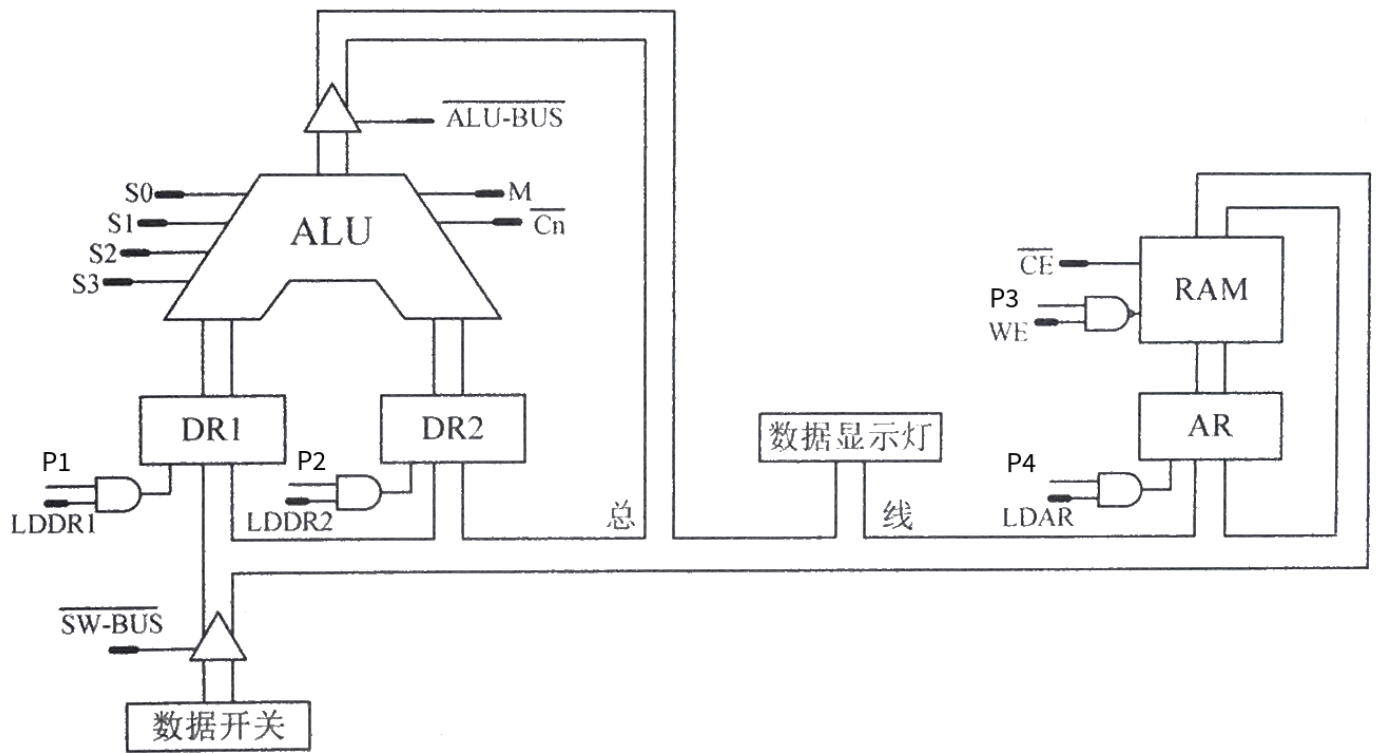


图 1 数据通路实验原理图

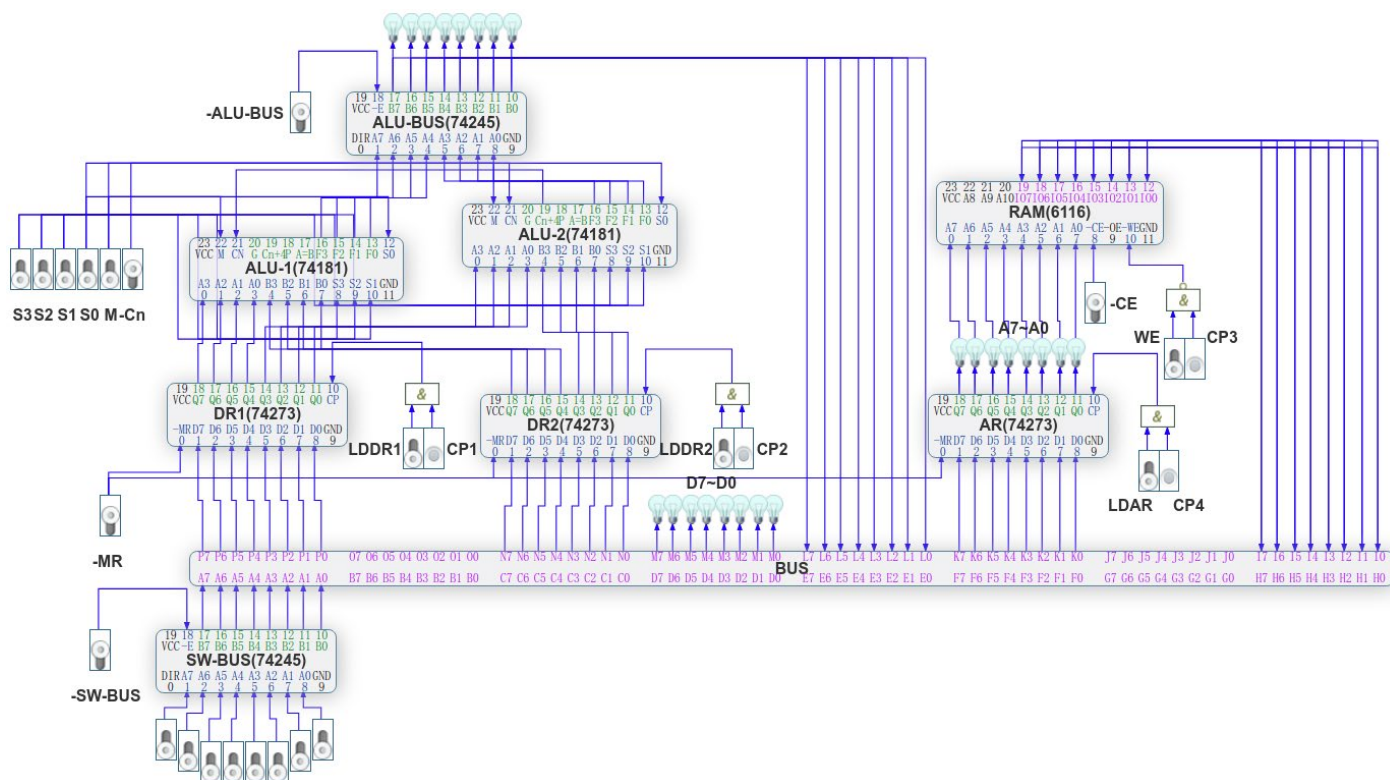


图 2 数据通路实验电路图

二、实验原理

单总线结构：本实验采用的单总线结构，数据开关可以向总线输出数据，DR1/DR2 可以从总线输入待运算数据，ALU 的计算结果，经 ALU-BUS 向总线输出数据，AR 从总线输入数据，RAM 的数据输入输出端口则可与总线双向传输数据，具体的数据流动路径如下：

- 1、数据运算。待运算数据经数据开关输入到总线，再由 DR1/DR2 锁存，在 S3~S0, M, Cn 的控制下，ALU 进行指定的运算，运算结果在 ALU-BUS 打开的情况下输出到总线；
- 2、读取存储器。待读取地址经数据开关输入到总线，再由 AR 锁存。RAM 片选信号使能，数据即从 RAM 的 I/O 端口读出，输送到总线中；
- 3、写入存储器。待读取地址经数据开关输入到总线，再由 AR 锁存。待写入数据锁存至 DR1 中，控制 ALU，使之输出 DR1 的值，打开 ALU-BUS 使之输出到总线，之后打开片选信号 \overline{CE} 和 WE，将数据写入 RAM。

三、实验设备

1. TEC-5G 计算机组成实验系统 1 台
2. 逻辑测试笔一支（在实验台上）
3. 双踪示波器一台（公用）
4. 万用表一只（公用）

四、实验任务

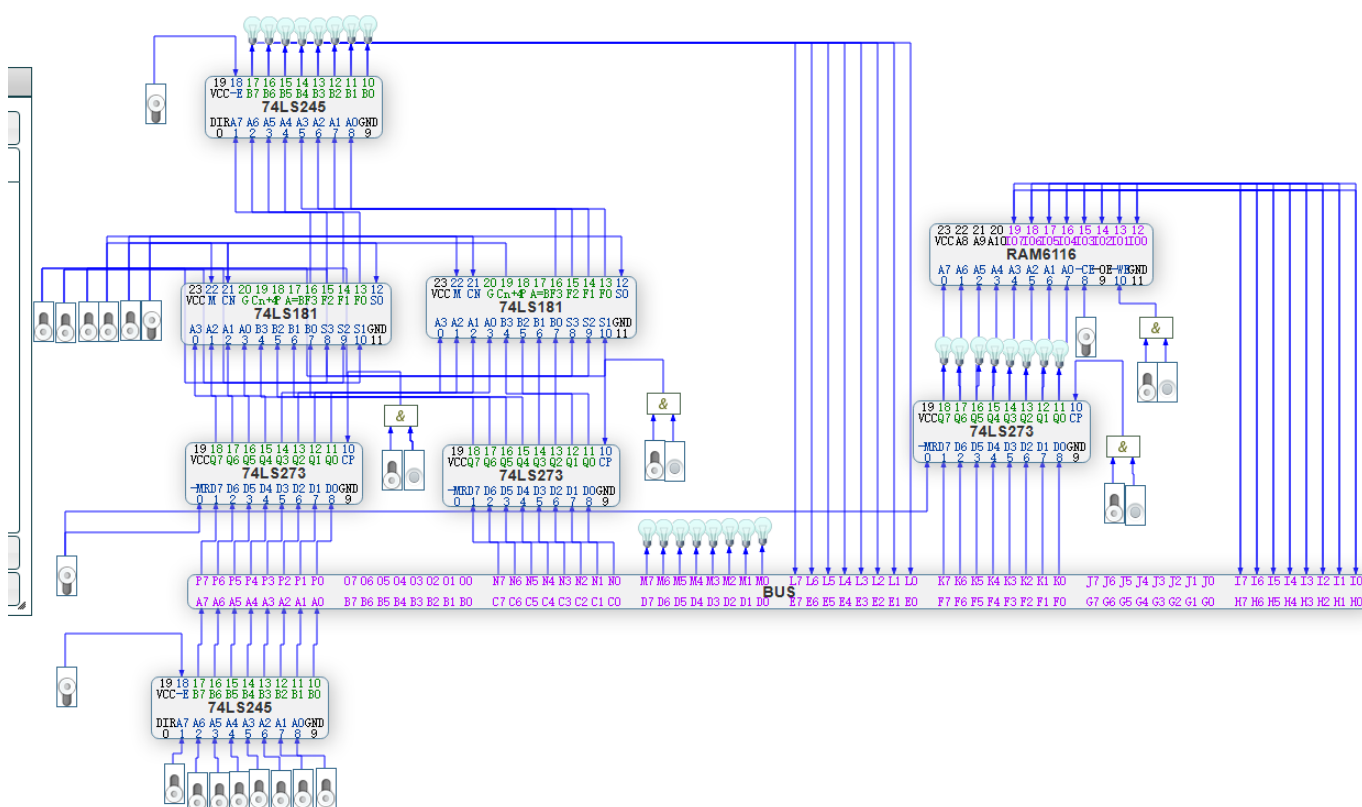
按地址存储数据，并逐一将存储的数据读出

地址	数据
20H	75H
21H	28H
22H	89H
23H	32H

五、实验步骤和实验结果

- 1、连接电路，按照原理图将器件放置和连接好
- 2、预置电路，令各器件处理准备工作的状态
 - (1) 寄存器预置：MR=1 LDDR1=0 LDDR2=0 LDAR=0
 - (2) 总线输入部件预置：-CE=1 -SW-BUS=1 ALU-BUS=1
 - (3) 运算器状态预置 Cn=1
- 3、打开电源开关

此处请贴电路连接图



- 4、初始化寄存器 DR1, DR2

- (1) 00H 送入总线：将 SW7~SW0 置为 00000000，打开 $\overline{SW-BUS}=0$
- (2) 00H 锁存至 DR1, DR2：LDDR1=1，发出脉冲 P1，LDDR2=1，发出脉冲 P2
- (3) 开关复位：LDDR=0 LDDR2=0 $\overline{SW-BUS}=1$

5、写入数据，以将数据 75H，28H 分别写入 20H，21H 为例

- (1) 75H 写入 DR1，28H 写入 DR2：将 SW7~SW0 置为 01110101，打开三态门 $\overline{SW} - \overline{BUS}=0$ ，数据送入总线，观察总线指示灯 D7~D0；LDDR1=1，发出脉冲 P1，数据存入 DR1，双击 DR1，察看锁存内容[图 1]；复位 LDDR1=0， $\overline{SW} - \overline{BUS}=1$ 。如法炮制，将 28H 写入 DR2；

此处请贴[图 1]

Pin Value

器件名称：74LS273

修改

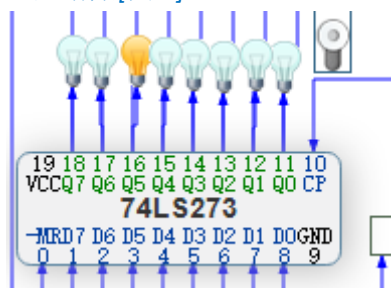
引脚电平

19	18	17	16	15	14	13	12	11	10
X	0	1	1	1	0	1	0	1	0
0	1	2	3	4	5	6	7	8	9
1	0	1	1	1	0	1	0	1	X

OK

- (2) 地址锁存：将 SW7~SW0 置为 00100000，打开三态门 $\overline{SW} - \overline{BUS}=0$ ，地址送入总线，观察总线指示灯 D7~D0；LDAR=1，发出脉冲 P4，地址信号锁存入 AR，观察地址指示灯[图 2]；复位 LDAR=0， $\overline{SW} - \overline{BUS}=1$

此处请贴[图 2]



- (3) DR1 内容写入 RAM：设置运算器工作模式(S3~S0,M,Cn)=000001，打开运算器输出 $\overline{ALU} - \overline{BUS}=0$ ，观察总线指示灯 D7~D0，此时应显示 DR1 存储数据 75H[图 3]；打开片选信号 $\overline{CE}=0$ ，打开写使能信号 $\overline{WE}=1$ ，发出脉冲 P3，关闭运算器输出 $\overline{ALU} - \overline{BUS}=1$ ，观察总线指示灯 D7~D0 是否发生变化[图 4]；复位 $\overline{WE}=0$ ， $\overline{CE}=1$

此处请贴[图 3]、[图 4]



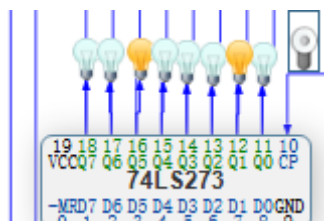


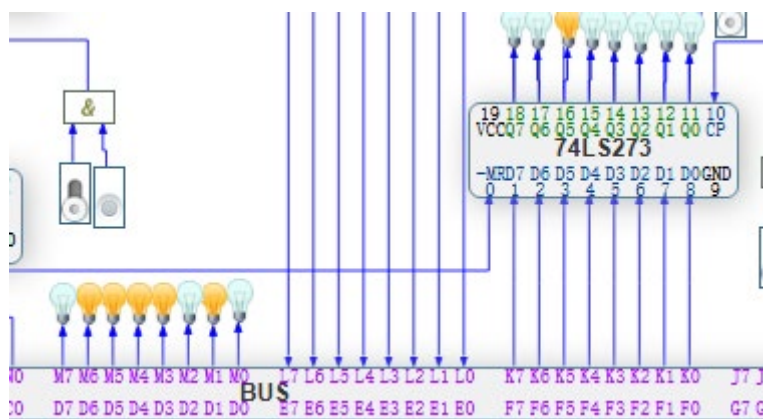
- (4) DR2 内容写入 RAM: 参照(2), 将地址 21H 打入 AR; 设置运算器工作模式 $S3 \sim S0, M, Cn = (101011)$, 打开运算器输出 $\overline{ALU - BUS} = 0$, 观察总线指示灯 D7~D0, 此时应显示 DR2 存储数据 28H[图 5]; 打开片选信号 $\overline{CE} = 0$, 打开写使能信号 $WE = 1$, 发出脉冲 P3, 关闭运算器输出 $\overline{ALU - BUS} = 1$, 观察总线指示灯 D7~D0 是否发生变化[图 6]; 复位 $WE = 0$, $\overline{CE} = 1$

此处请贴[图 5]、[图 6]



- (5) 参照以上步骤, 继续将 89H, 32H 分别存入 DR1, DR2, 再将 DR1, DR2 的内容写入到存储器 22H, 23H 中仿照[图 3]-[图 6]贴 4 张图

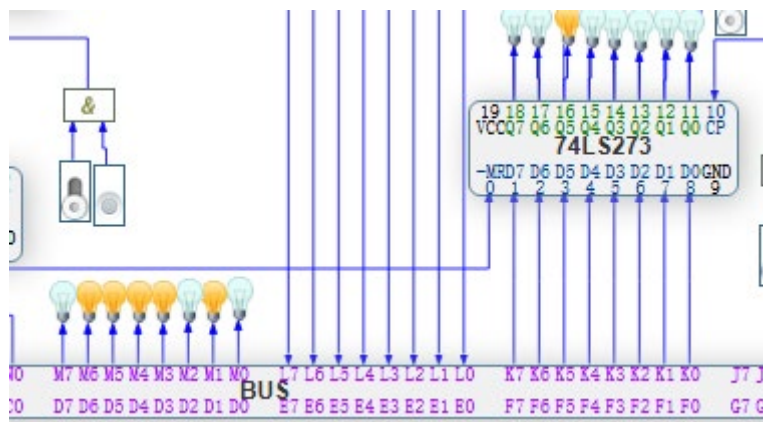




6、读出数据，以将地址 20H 的数据读出为例

(1) 地址锁存：将 SW7~SW0 置为 00100000，打开三态门 $\overline{SW} - \overline{BUS} = 0$ ，地址送入总线，观察总线指示灯 D7~D0；LDAR=1，发出脉冲 P4，地址信号锁存入 AR，观察地址指示灯；复位 LDAR=0， $\overline{SW} - \overline{BUS} = 1$

(2) 读出数据：打开片选信号 $\overline{CE} = 0$ ，此时总线指示灯上应显示地址 20H 中存储的数据[图 7]；复位 $\overline{CE} = 1$
此处请贴[图 7]



(3) 参照以上步骤，依次将地址 20H, 21H, 22H, 23H 中的数据读出
余下 3 个地址中，任选 1 张贴图

