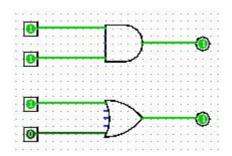
# 实验二 构建加法器

## 目录

1,	熟悉基本门电路	. 1
2、	根据真值表构建门电路	. 1
3、	根据真值表构建 3-8 译码器	. 3
4、	串行加法器	. 3
5、	逻辑运算器	. 5
6、	快速加法器	. 5

# 1、熟悉基本门电路

例如,与门和或门,如图所示:



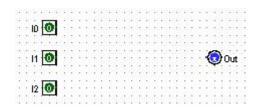
请继续构建:与非门、或非门、异或门电路

# 2、根据真值表构建门电路

根据如下真值表构建电路,电路包括三个输入端(IO、I1、I2),一个输出端(Out)。

	输出端		
10	I1	12	Out
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(1) 在编辑器添加输入输出端,并修改相应标签。如下所示:

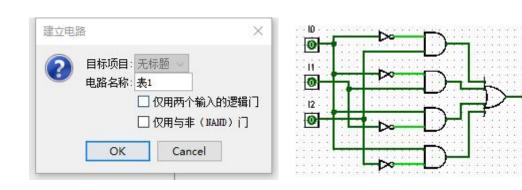


- (2) 选择 logisim 中的"项目"菜单,点击"分析电路"
- (3) 在"真值表"选项卡中,设定相应输出值,如下图,修改"x"为相应输出值。



输入输出比较复杂时,也可以通过修改"表达式"来完成电路分析。

(4) 点击"建立电路",可以根据需要构建相应电路。



# 3、根据真值表构建 3-8 译码器

3-8 译码器有三个输入端,因此其二进制范围是 000~111, 也就是十进制的 0~7, 所以 3-8 译码器可以根据输入端所输入的二进制数翻译成十进制数输出, 从而实现 3-8 译码功能。

In0	Inl	In2	Out0	Outl	Out2	Out3	Out4	Out5	Out6	Out7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

## 4、串行加法器

#### (1) 一位半加法器

用异或门及与门构建一位加法电路(半加器),其中 A 和 B 是运算输入, S 为运算结果, C 位运算进位。(半加器:只考虑进位输出,不考虑进位输入)

A	В	S	C	
0	0	0	0	
0	1	1	0	
1	0	1	0	
1	1	0	1	

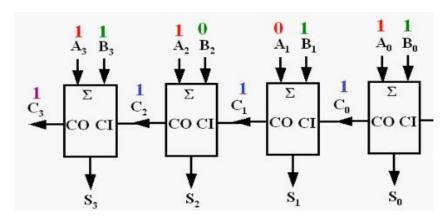
## (2) 一位全加法器

构建一位全加器,即考虑进位输入,也考虑进位输出。

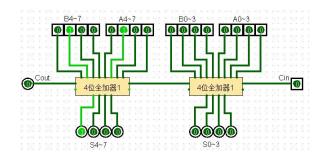
Α	В	C <sub>in</sub>	Cout	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

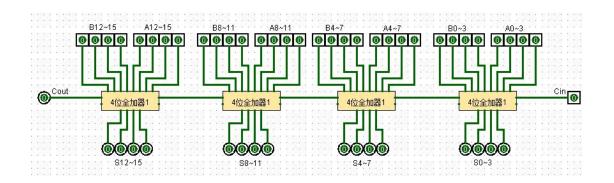
## (3) 用一位全加法器构建 4 位全加法器

用 4 位全加法器求和: 1101+1011=?



(4) 用 4 位全加法器构建 8 位或 16 位全加法器,并进行数据运算检测

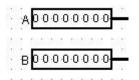




- (5) 思考如何添加溢出标志?
- (6) 思考如何添加减法运算?

## 5、逻辑运算器

思考题:增加 8 位数据的基本逻辑运算包括:与、或、非、异或运算,并实现通过 4 选 1 选择器选择具体操作。



## 6、快速加法器

快速加法器也叫先行进位加法器,需要提前计算各个数据位的进位值,从而 实现多位的并行计算。

设二进制加法器第 i 位为 Ai, Bi, 输出为 Si, 进位输入为 Ci, 进位输出为 C(i+1), 按运算法则则有:

Si=Ai+Bi+Ci:

C(i+1)=Ai\*Bi+Ai\*Ci+Bi\*Ci=Ai\*Bi+(Ai+Bi)\*Ci;

令: Gi=Ai\*Bi, Pi=Ai+Bi;

则有:

C(i+1)=Gi+Pi\*Ci

(1) 4 位先行进位器 74182

根据上述运算规则,可得:

C0=Cin;

C1=G0+P0\*C0;

C2=G1+P1\*C1=G1+P1\*(G0+P0\*C0) = G1+P1\*G0+P1\*P0\*C0;

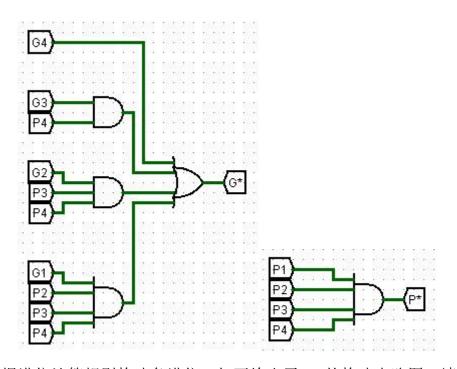
C3=G2+P2\*C2=G2+P2\*G1+P2\*P1\*G0+P2\*P1\*P0\*C0;

C4=G3+P3\*C3=G3+P3\*G2+P3\*P2\*G1+P3\*P2\*P1\*G0+P3\*P2\*P1\*P0\*C0;

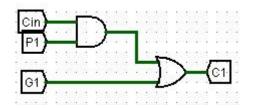
Cout=C4;

其中: G0=A0\*P0, P0=A0+B0; G1=A1\*P1, P1=A1+B1; G2=A2\*P2, P2=A2+B2; G3=A3\*P3, P3=A3+B3;

定义 G\*、P\*为成组进位生成传递函数,构建 G\*、P\*的电路:如下

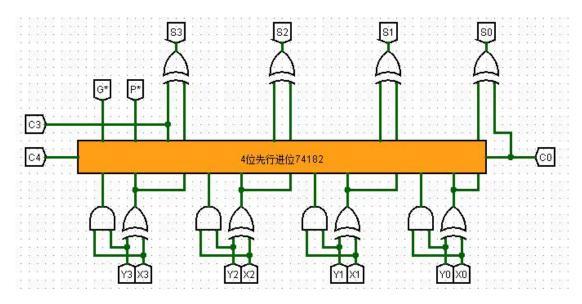


并根据进位计算规则构建各进位,如下给出了 C1 的构建电路图,请构建 C2~C4 的电路图:



#### (2) 4 位快速加法器

根据所构建的 4 位先行进位器 74182,构建 4 位快速加法器如下所示:测试加法数据: 1100+0101=?



## (3) 8位加法器

通过串行2个4位快速加法器构建8位加法器,并考虑添加溢出标志。