# 基于 ARM 和 FPGA 的远程实验系统研究

宋孟华1,曹金龙2,鲍成伟1,刘雪梅1

(1. 西北工业大学明德学院,陕西 西安 710124;2. 西安医学院第一附属医院,陕西 西安 710077)

摘 要:为了解决传统实验教学场地有限和教学管理局限的问题,设计了基于 ARM 和 FPGA 的远程实验系统。该系统以 ARM9 处理器作为主控制器,通过以太网控制 FPGA 的配置和实验操作,最终在 PC 端界面上的实验结果与实际实验相符。该系统实现了 FPGA 实验的远程交互操作,使得实验教学活动更加灵活,突破时间和空间的限制,实验室资源得到最大程度共享。

关键词:ARM;FPGA;远程实验

中图分类号:TP273 文献标识码:A 文章编号:1001-2257(2019)06-0019-03

#### Research on Remote Experiment System Based on ARM and FPGA

SONG Menghua<sup>1</sup>, CAO Jinlong<sup>2</sup>, BAO Chengwei<sup>1</sup>, LIU Xuemei<sup>1</sup>

- (1. Northwestern Polytechnical University Ming De College, Xi'an 710124, China;
- 2. The First Affiliated Hospital of Xi'an Medical University, Xi'an 710077, China)

Abstract: In order to solve the problems of limited teaching space and limited teaching management, a remote experiment system based on ARM and FPGA was designed. The system takes the ARM9 processor as the main controller, the configuration and experimental operation of the FPGA is controlled through the Ethernet. The experimental results on the PC interface are consistent with the actual experiment. The system realizes the remote interactive operation of the FPGA experiment, makes the experiment teaching activities more flexible, breaks through the limitation of time and space, and the laboratory resources are shared to the maximum extent.

Key words: ARM; FPGA; remote experiment

### 0 引言

实验是日常教学和科研验证的重要手段,传统FPAG实验都是进入实验室通过软件设计现场实操FPGA实验箱来验证不同电路功能,这种方式对于实验设备、场地和人力配置都有要求。将网络技术和嵌入式技术相结合的远程实验系统,可以很好地解决本科实验教学中实验室资源有限的问题[1]。

在此,设计了基于 ARM 和 FPGA 的远程实验系统,使得实验者能够利用远程控制技术,在 PC 端进行 FPGA 的实验操作,实验对象仍然是实际的

FPGA 电路,所得结果与实操结果相同<sup>[2]</sup>,学生通过远程实验和去实验室实际实验的体验相同。该设计可以提高实验器材的利用率,方便本科实验教学。

#### 1 总体设计方案

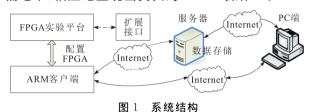
基于 ARM 和 FPGA 的远程实验平台需保证实时性、稳定性、交互界面友好、可扩展性强。该平台的结构如图 1 所示。硬件上主要由 ARM 和 FPGA 电路组成,软件主要包括 ARM 端、服务器端和 PC 端[3]。 ARM 作为微处理器对 FPGA 进行管理控制和数据交互,FPGA 主要连接外设实验电路。

收稿日期:2019-03-26

基金项目:陕西省教育厅科研计划项目(18JK1167);西北工业大学明德学院科研基金项目(2017XY09L02)

作者简介:宋孟华 (1986-),女,陕西铜川人,硕士,实验师,研究方向为嵌入式硬件开发、计算机网络通信等。

ARM 端完成对 FPGA 实验平台的动态配置和数据采集传输。服务器是 PC 端和 ARM 端数据的中转站,完成数据转发。在 PC 端,学生通过操作虚拟的 FPGA 实验电路,并与服务器和 ARM 端进行交互, ARM 端解析数据,控制 FPGA 模块相应引脚的高低电平,相应地呈现出真实的 FPGA 操作[4]。



# 2 平台硬件设计

系统在硬件上主要是相互独立又相互联系的ARM 微处理器和 FPGA 实验模块。如图 2 所示,ARM 核心板为 S3C2410 最小系统,包括 Samsung 公司 ARM9 芯片 S3C2410、64 MB 的 NAND Flash 芯片 K9F1208、32 MB 的 SDRAM 数据存储器 HY57V561620 和 64 MB 的 Nor Flash 程序存储器,有独立电源和调试接口,以上构成 ARM 工作环境<sup>[5]</sup>。

以太网电路负责系统的远程通信,串口电路负责 PC 端和 ARM 的通信。配置控制电路完成由ARM 对 FPGA 的从串配置,FPGA 的配置引脚由ARM 控制。数据通信电路是 ARM 和 FPGA 芯片

互联,由 ARM 控制 FPGA 输入输出设备。FPGA 芯片选用 Xilinx 公司 Spartan-3 系列 XC3S400A 芯片,FPGA 的外设电路用来开展 FPGA 实验,包括按键、开关、LED、数码管和 GPIO 口等。

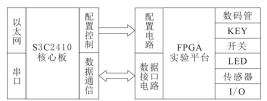


图 2 硬件系统结构

#### 2.1 以太网电路

以太网负责与服务器端和 PC 客户端通信,系统选用网络接口芯片 DP83848 实现以太网网络通信<sup>[6]</sup>。 DP83848 通过 RMII 接口方式和 ARM 核心板连接,通过隔离变压器 H1102 和 RJ45 网口接入以太网。其电路原理如图 3 所示。

#### 2.2 FPGA 模块

本设计中,FPGA 模块包含外设电路、配置电路,以及 FPGA 和 ARM 数据接口电路 3 部分。外设电路是实际操作 FPGA 实验中的外设电路,包括数码管、LED 和 GPIO 等。FPGA 模块选用从串的编程方式[7],M[2:0]=111。系统程序和配置数据存储在系统的 Flash 中,利用 ARM 的 I/O 口产生配置时序,省去专用的配置 PROM,而 FPGA 和ARM 通过 CCLK、INIT、PROG、DIN、DONE 信号线连接。

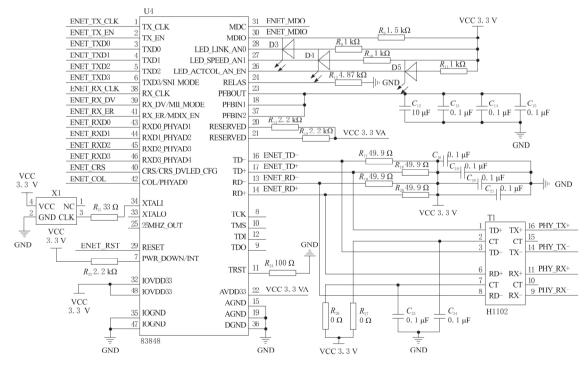


图 3 PHY 层协议芯片 DP83848YB 电路连接

考虑到通信效率, ARM 和 FPGA 之间通信采用并行方式实现[8], 如图 4 所示。通过 S3C2410 的 nGCS2 选通和 FPGA 连接, ARM 的 16 位数据线、4 位地址线、1 位写信号线 nWE、1 位输出使能 nOE 通过  $100~\Omega$  限流电阻与 FPGA 连接。

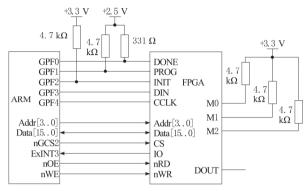


图 4 ARM 和 FPGA 接口

### 3 软件设计

系统的 ARM 端开发环境的搭建和独立的ARM 开发板无异。因此设计的重点是 ARM 端应用软件。ARM 端应用程序实现 ARM 和 PC 端、服务器的数据通信,并控制 FPGA 实验。ARM 端应用程序结构如图 5 所示,包括远程交互模块、指令解析执行模块和 FPGA 信息交互模块。远程交互模块是 ARM 与服务器和 PC 端数据传输的接口。指令解析执行模块作为 ARM 端的总控,接收并解析 FPGA 指令,再调用 FPGA 信息交互模块和远程交互模块完成指令操作并回复。FPGA信息交互模块完成指令操作并回复。FPGA信息交互模块完成指令操作并回复。FPGA信息交互模块控制操作 FPGA 实验电路的GPIO 口。

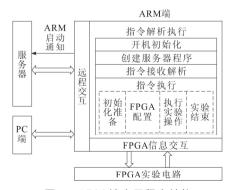


图 5 ARM 端应用程序结构

ARM 端应用程序主要处理收到的服务器或PC 端的 Socket 信息,并解析信息,根据信息类型,跳入相应的子程序进行信息处理,然后调用相应的驱动程序来操作 FPGA<sup>[9]</sup>,程序执行流程如图 6 所示。

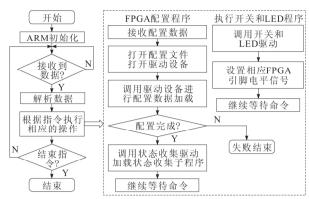


图 6 ARM 端应用程序流程

### 4 系统联调

在系统测试中,板卡电源模块测试、ARM的BootLoader 移植测试、FPGA的本地实验和JTAG配置测试均通过。系统联调是ARM端、服务器和PC端的联合测试,为PC端界面实验操作结果显示。系统PC端基于GUI应用程序设计,学生在PC端预约实验,当收到ARM初始化完成的对话框后,就可以进行实验。首先点击"打开"按钮,选择由ISE软件编译生产的. bin 配置文件[10],点击"上传"按钮,读取到PC端,配置文件通过TCP连接发送到服务器,服务器通过网络转发给ARM端,ARM端成功接收到文件后,调用FPGA配置驱动完成FPGA的配置,配置完成后,FPGA根据代码执行相关实验操作。

如图 7 所示,在程序界面上将"检测与控制选择开关"拨到"控制"端,将"流动方向"拨到"顺时针"端,将"流动速度"拨到"慢"端。PC 端将程序产生的控制逻辑,通过服务器,将控制信号传送给 FPGA 实验电路的 LED 灯,PC 端操作界面中跑马灯现象与 FPGA 实际实验电路的跑马灯呈现完全一致。按下"STOP"按钮可以退出。整个测试说明,PC 端界面的各个实验模块能正确无误在 FPGA 实验平台上执行。

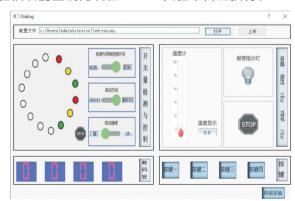


图 7 跑马灯实验操作结果

(下转第27页)

• 21 •

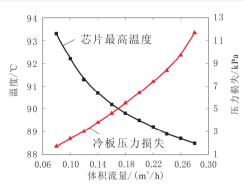


图 18 供液流量对系统散热性能及压力损失的影响

## 4 结束语

光控相控阵雷达由于其相对传统相控阵雷达的巨大优势而被广泛关注,为了确保光控雷达的核心部件发射前端组件的稳定工作,本文结合高热流密度功放的热控需求,采用热仿真软件,依据集成系统的结构与插件的前端输入,提出匹配系统的热设计方案,为前端组件提供了合理的温度环境。此外,提出多级翅片与对插式辅助翅片的2种结构优化方案,并对不同方案结果进行对比分析;同时完成界面热阻、流道等参数的影响分析。通过对高热流密度组件展开热设计,并对相关结构与参数进行优化分析,为光控雷达组件的热设计工程应用提供了借鉴。

#### 参考文献:

- [1] 田跃龙,刘志国. 微波光子雷达技术综述[J]. 电子科技,2017,30(5):193-198.
- [2] 贾春燕. 相控阵雷达中的光纤光栅与集成光学技术

[D]. 南京:东南大学,2006.

- [3] 平丽浩,钱吉裕,徐德好.电子装备热控新技术综述:上 [J].电子机械工程,2008,24(1):1-10.
- [4] 张磊鸣. 基于 Flotherm 的遥测发射机热设计[J]. 装备制造技术, 2014(1): 106-109.
- [5] Sienski K, Eden R, Schaefer D. 3-D electronic interconnect packaging [C]//IEEE Aerospace Applications Conference, 1996; 363-373.
- [6] Upadhya G, Pullins C, Freitag K, et al. State of the art of electronics cooling for radar antenna applications [C]// ASME 2017 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems collocated with the ASME 2017 Conference on Information Storage and Processing Systems, 2017; V001T01A023-V001T01A023.
- [7] Tian T, Gao H, Li G P, et al. Thermal design of microwave power amplifiers based on GaAs HBTs[C]// 2017 IEEE 2nd Advanced Information Technology, Electronic and Automation Control Conference (IAE-AC), 2017: 596-599.
- [8] 任恒.某相控阵雷达天线阵面热设计及流量分配研究 [J].火控雷达技术,2017,46(2):80-84.
- [9] 关宏山. 某相控阵雷达液冷流量分配系统研究[J]. 电子机械工程,2011,27(4):9-12.
- [10] 彭伟,刘万钧,崔珍珍,等. 某型功放组件流道截面结构 对散热性能的影响[J]. 电子技术,2017,46(6):46-48.
- [11] Zweben C. Thermal materials solve power electronics challenges[J]. Power Electronics Technology, 2006, 32(2):40-47.

#### (上接第21页)

### 5 结束语

在本设计中,可通过操作 PC 端界面上的虚拟 FP-GA 实验系统,使虚拟界面上的操作通过网络发送到远端真实的 FPGA 模块上,进行真实的 FPGA 操作,实际操作结果通过以太网返回 PC 端的界面上,达到真实的 FPGA 实验效果,实现远程实验系统的双向交互。该设计提高了实验设备利用率,增加了实验的灵活性,使得实验设备资源得以共享,便于实验室统一管理。

#### 参考文献:

- [1] 张立明. 远程实验硬件平台实现与研究[D]. 北京: 北京邮电大学,2013.
- [2] 冯建文,王春. FPGA 远程配置在远程实验系统中的应用[J]. 微型机与应用,2016,35(19),95-97.

- [3] 丁伟,肖铁军.基于 FPGA 的通用实验平台的设计与 实现[J]. 无线通信技术,2013,22(4):38-41,47.
- [4] 黄康宁. 基于 FPGA 实验平台的远程实验系统的研究 与设计[D]. 杭州: 杭州电子科技大学, 2016.
- [5] 周亮,唐吉卓,林水生. 基于 ARM 与 FPGA 的数字通信实验系统设计与实现[J]. 实验科学与技术,2014,12 (2):7-9,28.
- [6] 李光新. 基于 ARM 和 FPGA 的嵌入式数控系统设计 [J]. 自动化技术与应用,2018,37(10):129-135.
- [7] 纪斌. Xilinx FPGA 上电时序的分析与设计[J]. 电讯技术,2012,52(4):591-594.
- [8] 陈曦,沈佐峰. 一种可靠的 FPGA 动态配置方法及实现[J]. 通信技术,2012,45(3):105-107,110.
- [9] 邓健峰,谢云.基于 FPGA+ARM 的视频采集平台设计与实现[J].工业控制计算机,2017,30(12):97-98.
- [10] 徐志军,徐光辉. CPLD/FPGA 的开发与运用[M]. 北京:电子工业出版社,2008.

• 27 •