

Министерство образования и науки Российской Федерации
Федеральное государственное автономное образовательное
учреждение высшего профессионального образования
«Севастопольский государственный университет»

Исследование последовательностных цифровых устройств

Методические указания
к выполнению лабораторной работы
для студентов, обучающихся по направлению
09.03.02 “Информационные системы и технологии”
дневной и заочной формы обучения

Севастополь 2016

УДК 004.732

Исследование последовательностных цифровых устройств. Методические указания к лабораторным занятиям по дисциплине "Электроника" / Сост. В.С. Чернега — Севастополь: Изд-во СевГУ, 2016 — 11 с.

Методические указания предназначены для проведения лабораторных работ по дисциплине "Электроника". Целью методических указаний является помощь студентом в освоении способов построения и экспериментального исследования триггерных схем, регистров и счетчиков импульсов. Излагаются теоретические и практические сведения необходимые для выполнения лабораторной работы, программа исследований, требования к содержанию отчета.

Методические указания рассмотрены и утверждены на методическом семинаре и заседании кафедры информационных систем (протокол № 1 от 29 августа 2016 г)

Допущено учебно-методическим центром СевГУ в качестве методических указаний.

Рецензент: Кротов К.В., канд. техн. наук, доцент кафедры ИС

Исследование последовательностных цифровых устройств

1. Цель работы

Экспериментальные исследования функционирования различных типов триггеров, параллельных регистров и двоичных счетчиков. Приобретение практических навыков исследования последовательностных устройств и регистрации временных диаграмм с помощью электро- и радио-измерительных приборов.

2. Основные теоретические положения

2.1 Триггеры

Триггеры – устройства, имеющие два устойчивых состояния, служащие для запоминания двоичной информации. Состояния триггера определяются по логическим уровням на его выходах. В триггере имеется два выхода: прямой и инверсный. Прямой выход обычно обозначают символом Q, а инверсный Q с чертой. Состояние триггера определяют по логическому уровню на выходе Q. Говорят, что триггер находится в состоянии логической единицы, если на выходе Q имеется высокий уровень напряжения, соответствующий логической единице. Обычно это 2,4 - 6 В.

Входы триггера разделяются на информационные и управляющие. *Информационные* входы обозначаются следующим образом:

S (от англ. SET) — вход для установки триггера в состояние «1»;

R (от англ. RESET) — вход для установки триггера в состояние «0»;

J (*Jump* –прыжок) — вход для установки в состояние «1» в универсальном триггере;

K (*Kill* –отключение) — вход для установки в состоянии «0» в универсальном триггере;

T (*Toggle* – переключатель) — счётный (общий) вход;

D (*Data*) — вход для установки в состояние «1» или состояние «0».

Управляющие входы обозначаются:

V — для разрешения приёма информации (иногда обозначается буквой E);

C (*Clock*)— Вход синхронизации;

OE (*Output Enable*) – разрешение выхода.

Обычно название триггера связано с имеющимися у него входами:

RS-триггер, JK-триггер, D-триггер и др.

По способу записи информации триггеры подразделяются на асинхронные и синхронные. В *асинхронных триггерах* состояние на выходе изменяется сразу же после изменения сигнала на информационных входах. В *синхронных триггерах* для передачи сигнала с информационных входов на выходы требуется специальный синхронизирующий (стробирующий) импульс. Синхронные триг-

геры подразделяются на триггеры со статическим управлением и триггеры с динамическим управлением. В триггерах с динамическим управлением передача сигнала с информационных входов на выходы осуществляется по фронту или по спаду синхронизирующего импульса.

Таблицы истинности RS-, D-, T- и JK-триггеров приведены на рис.2.1.

Вход Выход		
R	S	Q
0	0	Q
0	1	1
1	0	0
1	1	X

Вход Выход	
D	Q
0	0
1	1

Вход Выход	
T	Q
0	Q
1	\bar{Q}

Вход Выход		
J	K	Q
0	0	Q
0	1	1
1	0	0
1	1	\bar{Q}

Рисунок 2.1 – Таблицы истинности триггеров

На рис.2.2 Изображены условные графические обозначения асинхронного статического RS–триггера (а), синхронного статического RS-триггера, динамического D-триггера с переключением по переднему фронту (в), JK-триггера с переключением по заднему фронту (г), динамического T-триггера с переключением по заднему фронту (д) и универсального статического JK-триггера (е).

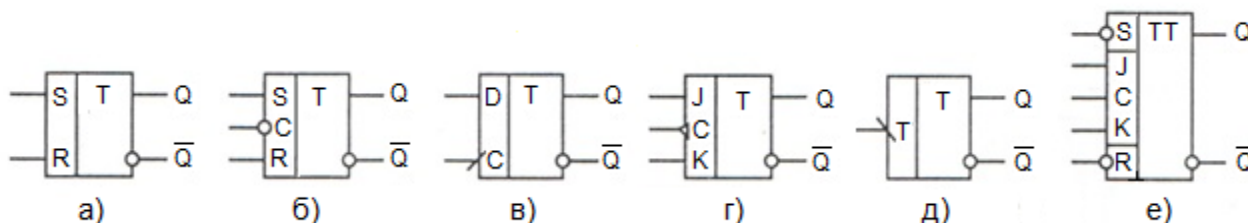


Рисунок 2.2 – Условные графические обозначения различных типов триггеров

Стрелка или черточка на входе показывает, по переднему (► или /) либо заднему (◄ или \) фронту переключается триггер.

2.2. Регистры

Регистр — это последовательностное логическое устройство, используемое для хранения n -разрядных двоичных чисел и выполнения преобразований над ними. Регистр представляет собой упорядоченную последовательность триггеров, число которых соответствует числу разрядов в слове. На схемах регистры обозначаются буквами RG. Регистр обеспечивает выполнение следующих типичных операций:

- приём слова в регистр;
- передача слова из регистра;
- сдвиг слова влево или вправо на заданное число разрядов;
- преобразование последовательного кода слова в параллельный и параллельного в последовательный;

- установка регистра в начальное состояние (сброс).

Регистры подразделяются на параллельные и последовательные. Параллельные служат в основном для хранения информации, а сдвиговые – для преобразования параллельного кода в последовательный и наоборот.

Основой параллельного и последовательного регистра являются D-триггеры (рис.2.3). В параллельных регистрах могут использоваться как статические, так и динамические триггеры. В последовательных регистрах применяются только динамические D-триггеры.

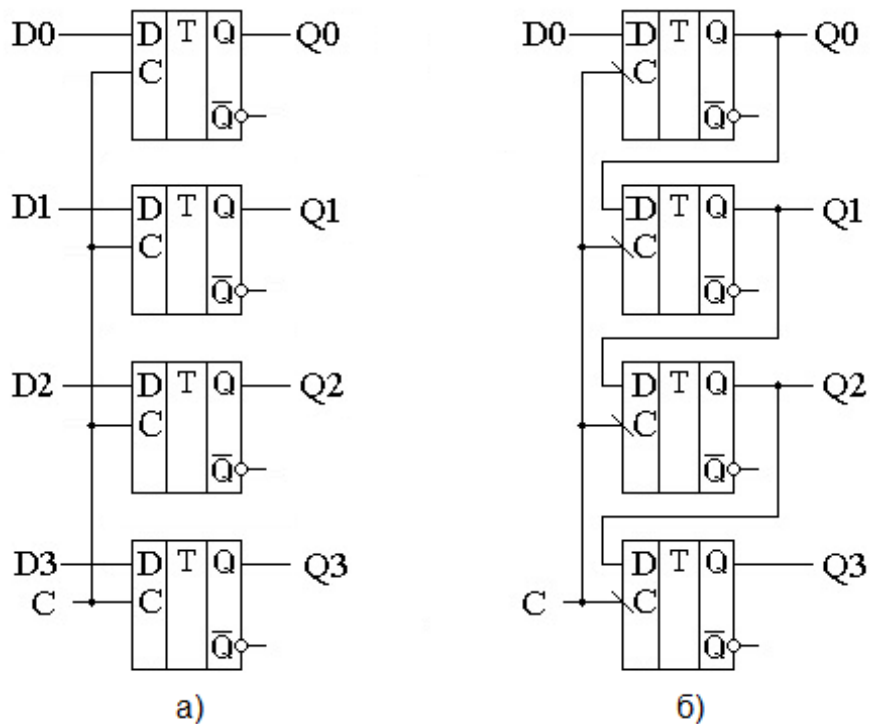


Рисунок 2.3 – Схемы параллельного (а) и последовательного (б) регистров

В параллельном регистре (рис.2.3а) каждый из триггеров имеет свой независимый информационный вход (D) и свой независимый информационный выход Q. Тактовые (синхронизирующие) входы C всех триггеров соединены между собой. Для занесения информации в регистр на входы D_i подаются соответствующие сигналы и при подаче синхронизирующего импульса высокого уровня $C=1$ триггеры принимают состояние, которое было на их информационных входах. По окончании импульса C, триггеры не реагируют на информационные сигналы и остаются в таком состоянии, пока присутствует питание.

В последовательном регистре (рис.2.3б) выход Q предыдущего триггера соединен со входом D последующего триггера. Тактовые (синхронизирующие) входы C всех триггеров также соединены между собой. По заднему фронту тактового импульса последующий триггер принимает состояние, которое было в предыдущем триггере. Таким образом, с каждым тактовым импульсом происходит сдвиг информации в регистре на один разряд.

2.3. Счетчики электрических импульсов

Счетчиком называют цифровое устройство, состояние которого соответствует количеству поступившим на его вход импульсов. Одним из основных параметров счетчиков является коэффициент пересчета, который равен минимальному числу импульсов, поступивших на вход счетчика, после которых состояния на выходе счетчика начинают повторяться.

Счетчик называют суммирующим, если после каждого очередного импульса цифровой код на выходе счетчика увеличивается на единицу. В вычитающем счетчике после каждого импульса на входе счетчика цифровой код на выходе уменьшается на единицу. Счетчики, в которых возможно переключение с режима суммирования на режим вычитания, называются реверсивными.

Счетчики могут быть с предварительной установкой. В таких счетчиках информация с входов предварительной установки передается на выходы счетчика по сигналу на специальном входе предварительной установки.

Счетчики импульсов строятся на основе Т-триггеров (либо D-триггеров или JK-триггеров в режиме Т-триггера), которые соединяются последовательно. В интегральном исполнении Т-триггеры не выпускаются. Их можно получить на основе D- или JK-триггеров. Схемы перевода D- и JK-триггеров в режим Т показаны на рис. 2.4.

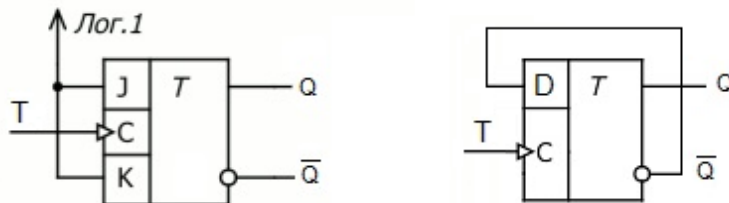


Рисунок 2.4 – Схемы перевода триггеров D- и JK-типов в триггер типа Т

Схема двоичного 4-разрядного счетчика на базе D-триггеров и временная диаграмма показаны на рис.2.4. и рис.2.5.

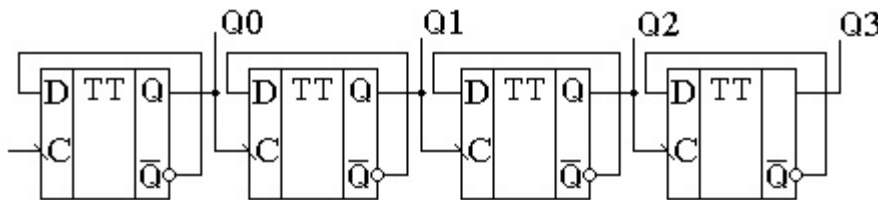


Рисунок 2.4 – Двоичный асинхронный 4-разрядный счетчик импульсов

Счетные импульсы подаются на вход C первого триггера, а выходной код снимается с выходов триггеров Q. Изменение состояние триггеров происходит в момент спада (заднего фронта) импульса на входе C. Как видно из диаграммы, состояния триггеров соответствуют двоичному коду, значение которого увеличивается

ется на единицу с приходом очередного входного импульса С. С приходом каждого 16-го импульса счет начинается сначала.

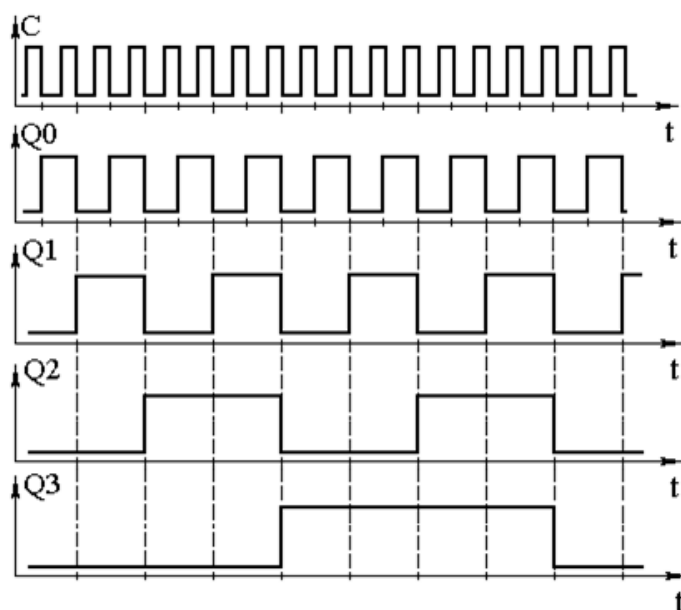


Рисунок 2.5 – Временная диаграмма работы 3-разрядного двоичного счетчика

3. Описание лабораторной установки

Лабораторная установка состоит из персонального компьютера, на котором установлены система моделирования электронных и микропроцессорных систем Proteus VSM. Proteus VSM по умолчанию устанавливается в папку C:\Program\Files\Labcenter Electronics\Proteus. Особенности работы с данной системой описаны в методических указаниях к лабораторной работе №1.

4. Программа выполнения лабораторной работы

4.1. Используя конспект и рекомендованную литературу, изучить теоретический материал, относящийся к теме работы.

4.2. Составить на рабочем поле схему для исследования универсального синхронного D-триггера (микросхема ТТЛ 7474) с асинхронной установкой S и сбросом R. Установить тактовую частоту генератора импульсов 1Гц и амплитуду импульсов 3В.

4.3. Подавая активные сигналы на входы R и S, исследовать изменение состояния триггера. Измерить амплитуду сигнала логической 1 и логического нуля.

4.4. Замкнуть цепь обратной связи (с инверсного выхода триггера на его информационный вход) и подключить генератор импульсов ко входу синхронизации. Исследовать состояние триггера.

4.5. Увеличить частоту генератора до 10 кГц и зарисовать сигналы генератора и триггера. Измерить частоту импульсов на выходе триггера.

4.6. Составить на рабочем поле схему для исследования универсального синхронного JK-триггера (микросхема ТТЛ 74107) с асинхронным сбросом R. Установить тактовую частоту генератора импульсов 1 Гц и амплитуду импульсов 3 В.

4.7. Подавая активные сигналы в различной комбинации на входы JK триггера и подавая путем кратковременного нажатия соответствующей кнопки импульсы синхронизации с генератора тактовых импульсов, исследовать состояние триггера. Измерить уровни сигналов 1 и 0.

4.8. Установить частоту генератора 1000 Гц. Подать на входы JK единичные уровни сигналов и исследовать с помощью осциллографа форму импульсов на выходах генератора и триггера, а также измерить частоты сигналов.

4.9. Создать на рабочем поле симулятора схему исследования 4-разрядного двоичного счетчика. Для построения счетчика применить D-триггеры типа TTL 7474. В качестве источника использовать генератор прямоугольных импульсов частотой 100 кГц и амплитудой 3 В. Для индикации выходных сигналов использовать виртуальный осциллограф.

4.10. Зарисовать форму сигналов на выходе генератора импульсов и каждого триггера и измерить амплитуду и частоту импульсов на выходе каждого триггера. Записать двоичный код на выходе счетчика на каждом такте генератора.

5. Содержание отчета

- 5.1. Цель и программа работы.
- 5.2. Расчетные соотношения для исследуемых схем.
- 5.3. Принципиальные электрические схемы исследуемых устройств.
- 5.4. Таблицы, графики и временные диаграммы экспериментальных исследований.
- 5.5. Выводы по результатам экспериментов.

6. Контрольные вопросы

- 6.1. Расскажите о типах триггеров, приведите их условные обозначения и таблицы истинности.
- 6.2. В чем состоит отличие асинхронных триггеров от синхронных, статических от динамических?
- 6.3. Как можно образовать триггер со счетным входом из универсальных триггеров D- и JK-типов?
- 6.4. Расскажите о типах регистров, используемых в информационно-вычислительных устройствах.
- 6.5. Начертите условные графические обозначения параллельных и последовательных регистров.

6.6. В чем состоит особенность построения и функционирования параллельно-последовательных и последовательно-параллельных регистров.

6.7. Расскажите о назначении двоичных счетчиков и их основных параметрах. В чем состоит особенность функционирования реверсивного счетчика?

6.8. Начертите схему 3-разрядного двоичного счетчика на D-триггерах и его временную диаграмму.

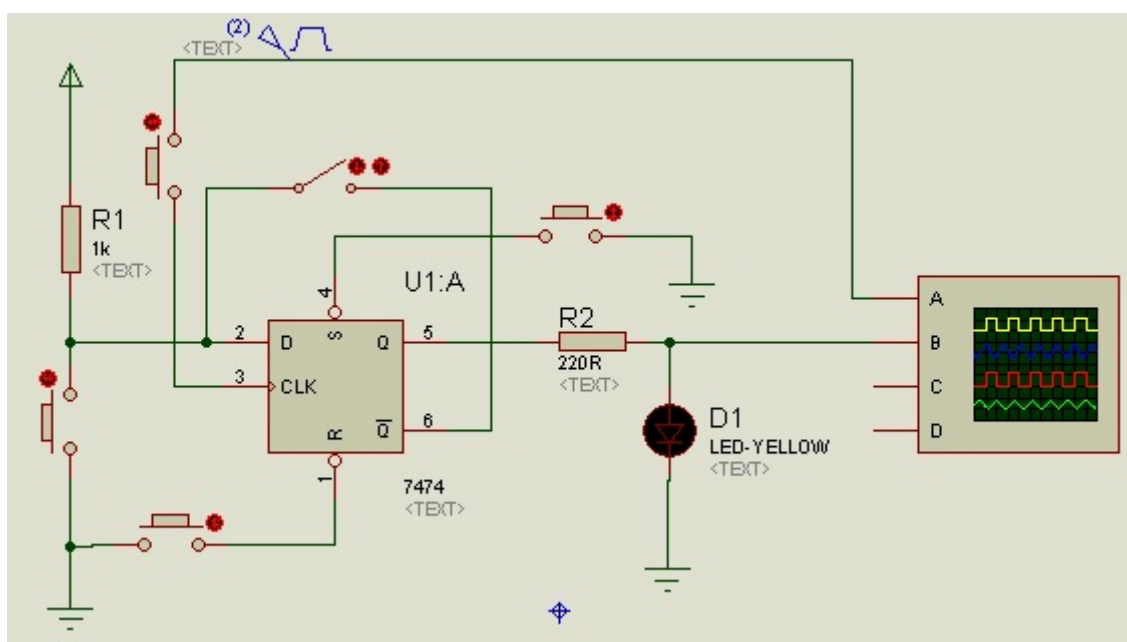
6.9. В чем состоит особенность функционирования недвоичного счетчика?

6.10. Приведите примеры применения двоичных и недвоичных счетчиков импульсов.

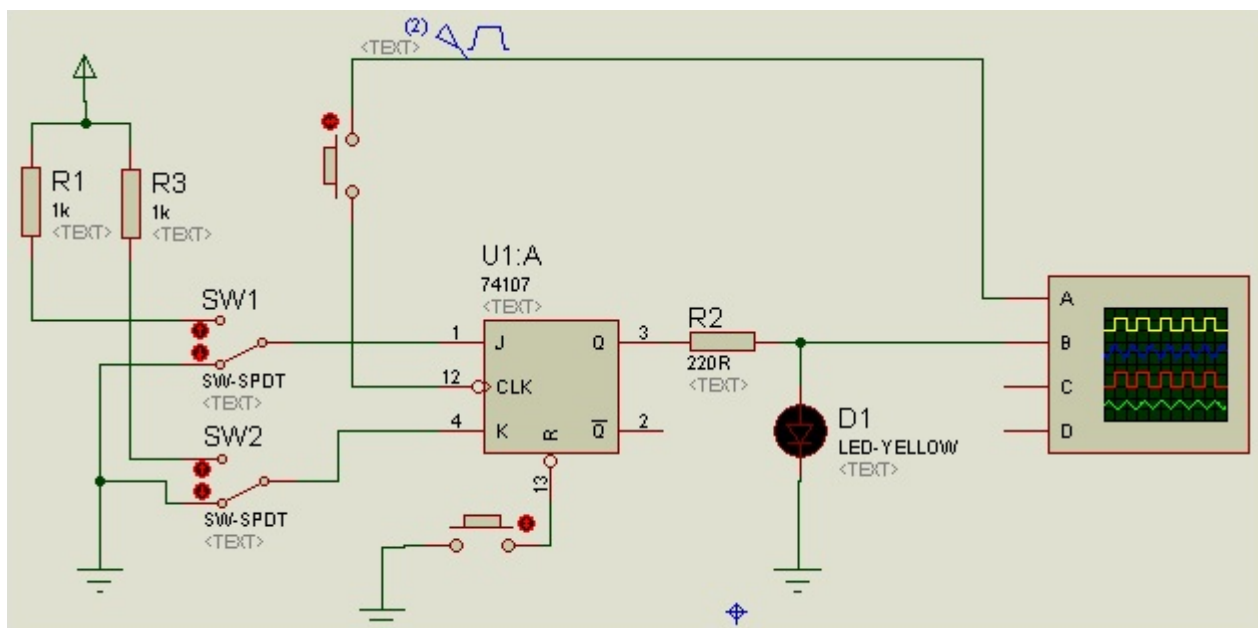
Список рекомендованной литературы

1. Гусев, В. Г. Электроника и микропроцессорная техника: учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 3-е изд. – М.: Высш. шк., 2004. – 790 с.
2. Степаненко, И. П. Основы микроэлектроники: учеб. пособие для вузов / И.П. Степаненко. – 2-е изд. – М.: Лаборатория Базовых Знаний, 2003. – 488 с.: ил.
3. Микушин А.В. Цифровые устройства и микропроцессоры / А.В. Микушин, А.М. Сажнев, В.И. Сединин. - СПб, БХВ-Петербург, 2010. – 832 с.
4. Чернега В.С. Электроника. Конспект лекций для направления обучения 09.03.02.- Севастополь: СевГУ, 2016.

Приложение А. Схема исследования универсального синхронного D-триггера



Приложение Б. Схема исследования универсального JK-триггера



Заказ №

Тираж

экз.

Тип. СевГУ