# 计算机组成原理与系统结构



第七章 控制器

http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/







# 第七章 控制器

- 7. 1
- 控制器的组成及指令的执行
- 7.2 硬布线控制器
- 7.3 微程序控制器
  - 本章小结



# 1控制器的组成及指令的执行

基本的计算机组成和功能



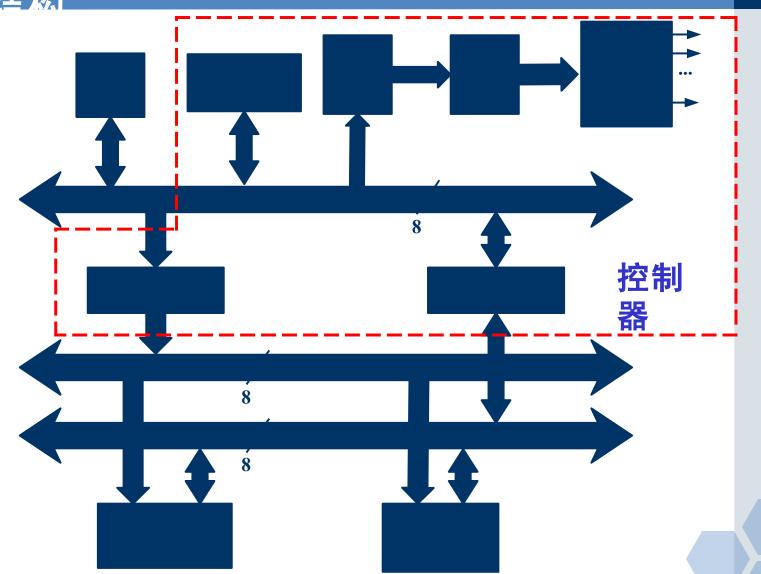


# 四、系统结构和数据通路的设计

- ❖ 计算机的系统结构主要取决于指令系统、机器 字长等因素。
- ❖ 各部件间的数据通路设计,有两种方案:
- ❖ 第一种是在所有需要传送数据的部件之间创建一条直接通路,这种方案对于很小的计算机系统来说是可行的,但是如果所要设计的 CPU 的复杂度增加的话,用这种方案来设计数据通路将变得越来越不现实。
- ❖ 第二种方案是在 CPU 内部创建一条总线,并 且在各个部件之间使用总线来传递数据。



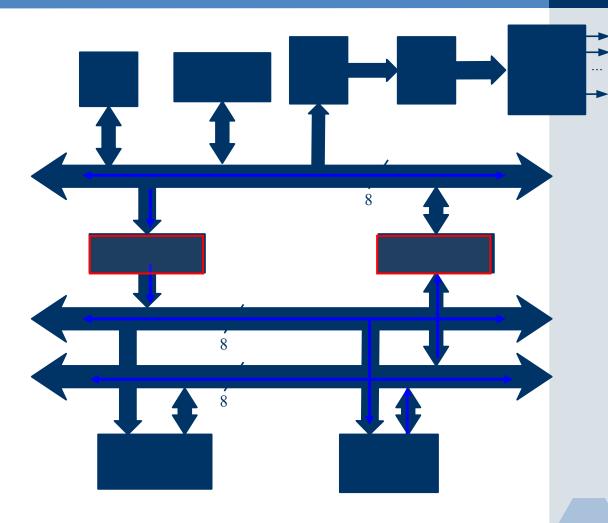
选择第二种方案,勾画出简单计算机系统的





## 1、访存的数据通路:

- ❖存储器读操 作:
- ① 送地址到地址 寄存器 AR;
- ② 发送存储器读信号,启动存储器读操作;
- ③ 将读出的数据 从数据总线上 接收至数据寄 存器 DR。

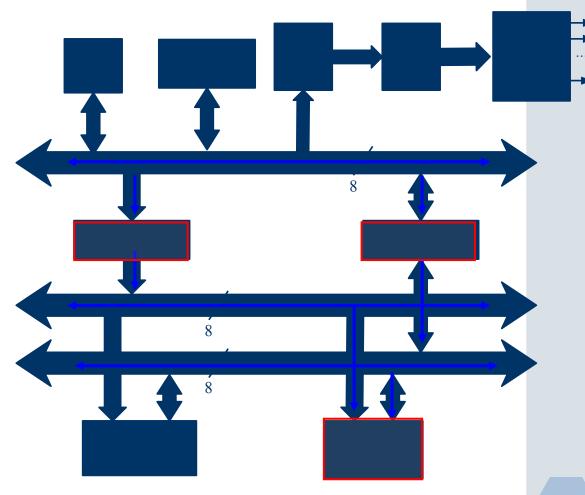




## 1、访存的数据通路:

- ❖存储器写操 作:
- ① 送地址到地址 寄存器 AR;
- ② 送数据到 DR, DR 将数据送到数据总线;
- ③ 控制器发送存储器写信号, 启动存储器写

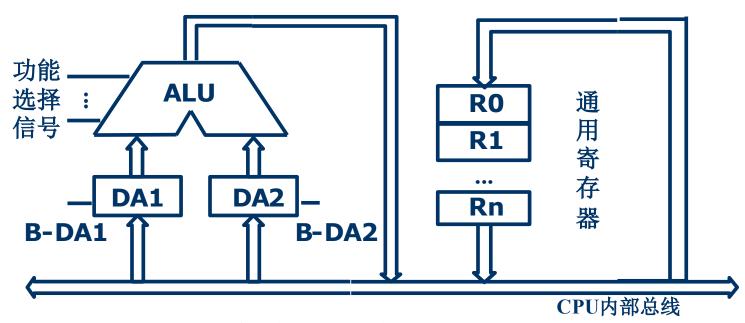
操作。 \* 在 1~2 个 CPU 周期内完成





# 2、细化运算器部件

- ❖运算器内部结构:单总线结构
- ❖ 暂存器: DA1 和 DA2, 程序员不可见
- ❖ 通用寄存器堆:程序员可见

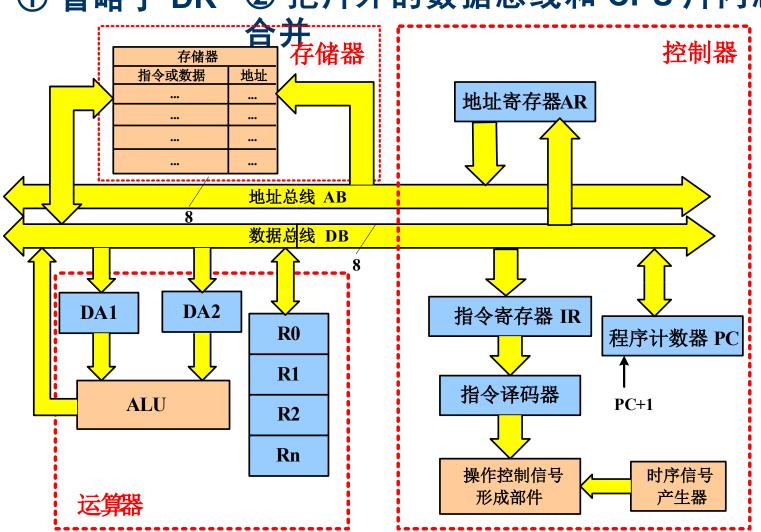


运算部件内部结构图



# 3、简化总线接口部件(BIU)

① 省略了 DR ② 把片外的数据总线和 CPU 片内总线

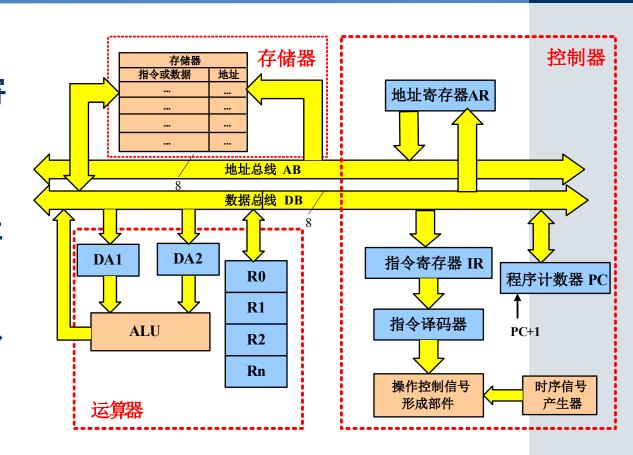


简 的简单计算机系统结构 冬



### 4、简化结构图上访存数据通路:

- ❖ 存储器读操作:
- ① 送地址到地址寄存器 AR;
- ②读出数据
  - ■控制器发送存储器读信号
  - ■读出的数据从 DB上接收至 目的寄存器。
- ❖举例: 取指令操作

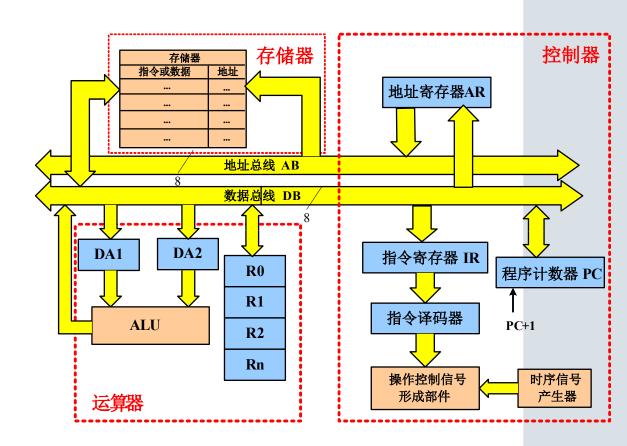


❖在2个CPU周期内完成



# 4、简化结构图上访存数据通路:

- ❖ 存储器写操作:
- ① 送地址到地址寄存器 AR
- ② 写数据:
  - ■送数据到 DB
  - ■控制器发送存储器写信号, 信动存储器写 操作。

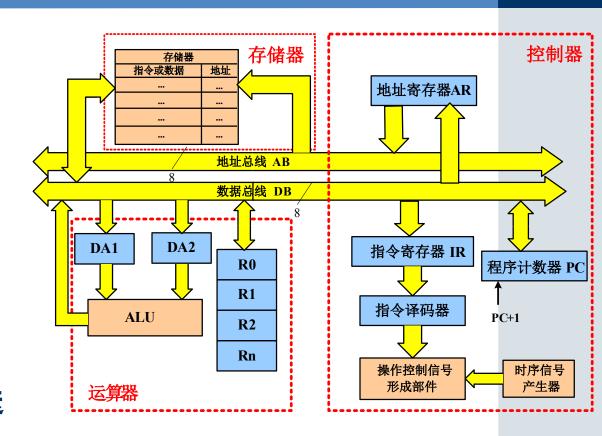


❖在2个CPU周期内完成



### 5、简化结构图上 ALU 的数据通

- ❖ 运算器的运算操 作:
- ① 送第一个数据到 DA1 或 DA2
- ② 送第二个数据到 DA2 或 DA1
- ③ 运算:发送运算器功能选择信号,结果通过 DB 送目的部件。



❖在3个CPU周期内完成





# 五、指令的执行过程



指令执行过程概述



典型指令的执行过程

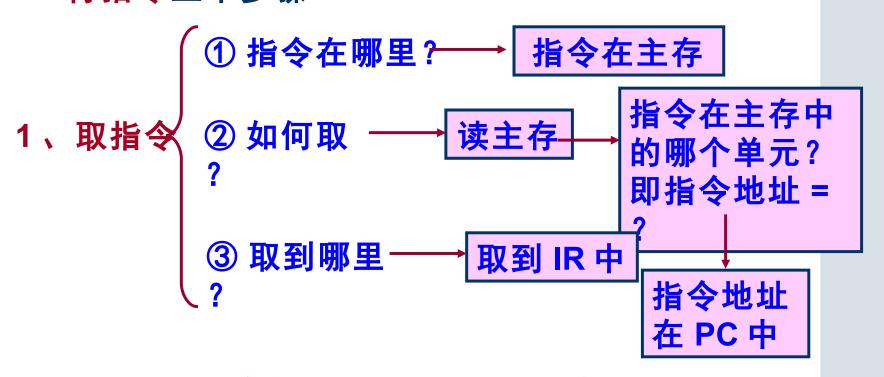


计算机的工作过程



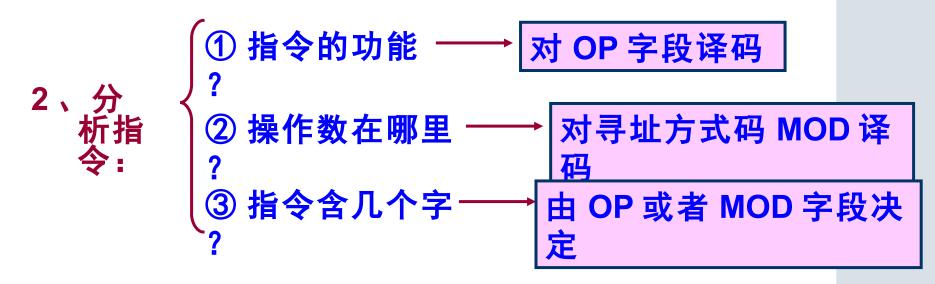


❖一条指令的执行过程包括取指令、分析指令、执行指令三个步骤:



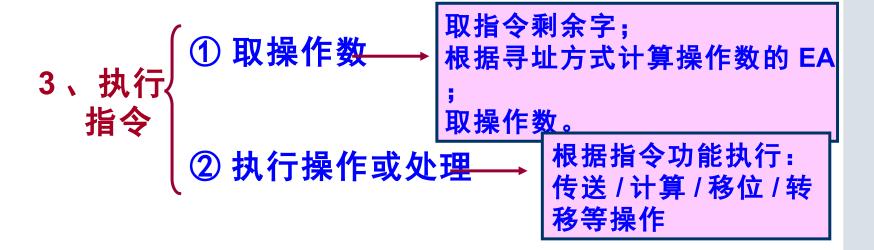
❖ 总结: 取指令就是以 PC 为地址读存储器,读出的指令送 IR, PC 自增 1。





❖ 总结:分析指令就是控制指令译码器 ID 工作, 产生识别指令 OP 和寻址方式的控制信号。

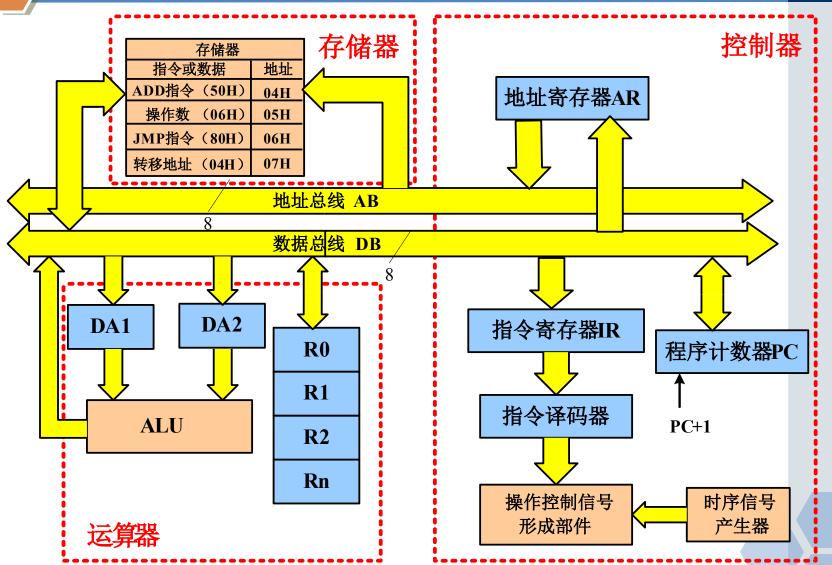




❖ 总结: 执行指令的具体操作取决于指令的功能与 寻址方式。



# 模型计算机的系统结构





❖以模型计算机为例,介绍取指令和执行指 令两大阶段:

#### 1、取指令

- ① 送指令地址: PC 的内容送到地址寄存器 AR ,同时 PC 的内容递增以指向下一条指令的地址; 即 PC→AR, PC+1
- ② 读取指令:控制器发出读控制信号,控制从存储器中读出这条指令;该指令通过数据总线送到指令寄存器 IR;即 RAM→IR



③ 指令译码:由指令译码器对 IR 中的指令其进行分析译码:首先判断该指令是什么指令,然后将判断结果信息传递给操作控制信号形成部件。

#### 2、执行指令

- 操作控制信号形成部件根据指令译码信息和时序信号,发出该指令所需的所有部件的带时间标志的控制信号序列,完成指令的执行
- 执行指令的具体操作与指令的功能有很大的 关系,不同的指令,其执行指令阶段也是不 同的。



# The Engl