

计算机组成原理与系统结构

第七章 控制器

<http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/>





第七章 控制器

7.1

行

控制器的组成及指令的执

7.2

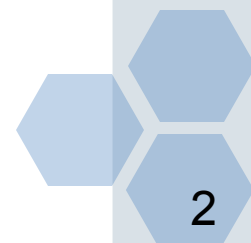
硬布线控制器

7.3

微程序控制器

本章小结

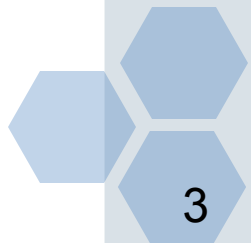
BACK





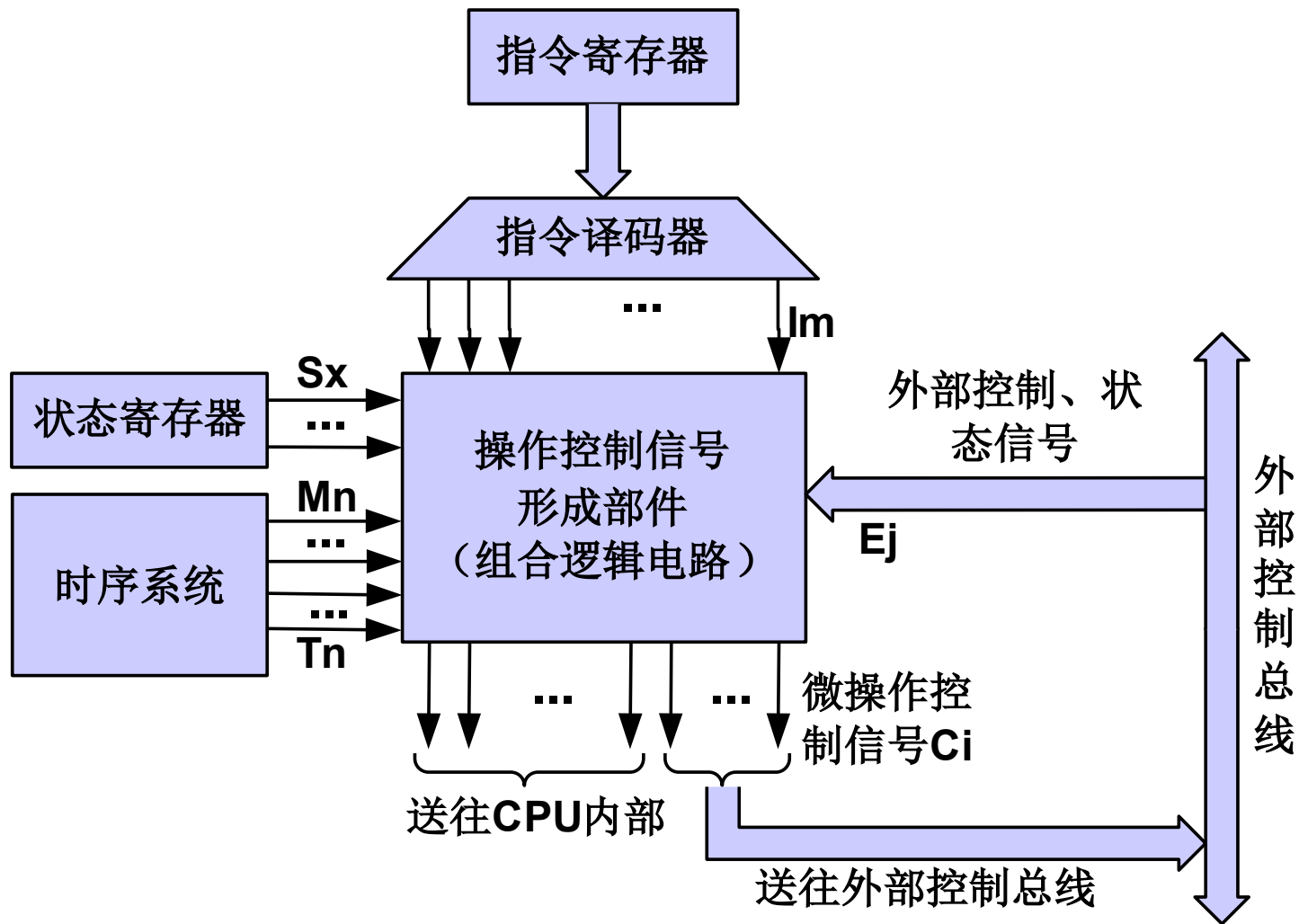
7.2 硬布线控制器

- ❖ 定义：控制器的操作控制信号形成部件是由复杂的组合逻辑门电路和一些触发器构成，因此又称为**组合逻辑控制器**，或**常规逻辑控制器**。
- ❖ 基本原理：根据**指令的功能**、**当前的时序**及**外部和内部的状态情况**，**按时间的顺序**发送一系列微操作控制信号。
- ❖ 特点：速度快，设计较为繁琐、不规整，修改、扩充较难。





7.2 硬布线控制器





7.2 硬布线控制器

一

控制器的设计方法

二

硬布线控制器的结构与原

理

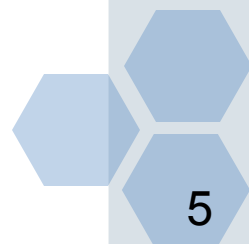
三

硬布线控制器的时序

系统

四

硬布线控制器设计举例



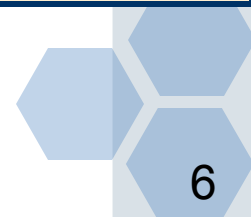


四、硬布线控制器设计举例

• 设计实现 **ADD** 和 **JMP** 指令的硬布线控制器

1. 指令系统

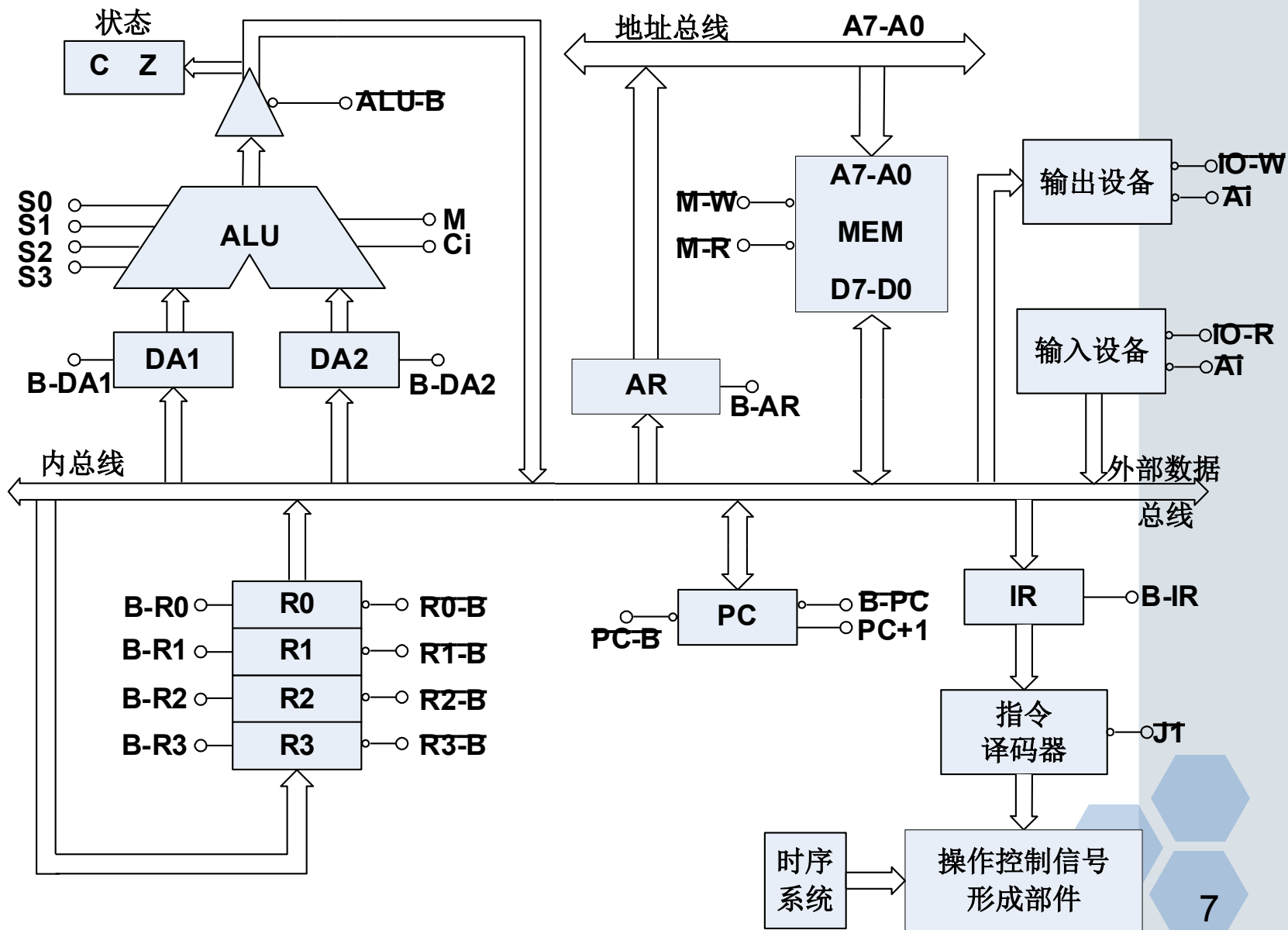
助记符	格式	操作 码 O P	指令机器码	指令功能										
ADD R ₀ , 06H	<table><tr><td>OP</td><td>xx</td><td>DR</td></tr><tr><td colspan="3">立即数</td></tr></table>	OP	xx	DR	立即数			0101	<table><tr><td>0101</td><td>0000</td></tr><tr><td colspan="2">0000 0110</td></tr></table>	0101	0000	0000 0110		(R ₀) + 06H→R ₀
OP	xx	DR												
立即数														
0101	0000													
0000 0110														
JMP 04H	<table><tr><td>OP</td><td>xxxx</td></tr><tr><td colspan="2">转移地址</td></tr></table>	OP	xxxx	转移地址		1000	<table><tr><td>1000</td><td>0000</td></tr><tr><td colspan="2">0000 0100</td></tr></table>	1000	0000	0000 0100		04H→PC		
OP	xxxx													
转移地址														
1000	0000													
0000 0100														





四、硬布线控制器设计举例

2.8 位模型计算机系统结构





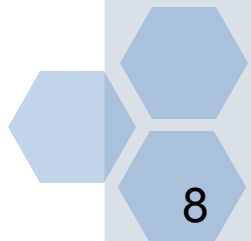
四、硬布线控制器设计举例

2. 8 位模型计算机系统结构

❖ 单总线结构、内外总线合并、8 位 AB、8 位 DB

① 运算器：

- 8 位的算术逻辑运算器：2 片 74LS181 串联，运算功能选择信号 **S0 ~ S3**、**M**、**Ci**
- 2 个暂存器 DA1 和 DA2：控制信号 **B-DA1** 和 **B-DA2**
- ALU 输出三态门：运算结果送总线，控制信号 **ALU-B#**
- 4 个通用寄存器：
 - 读控制信号：**R0-B# ~ R3-B#**
 - 写控制信号：**B-R0 ~ B-R3**



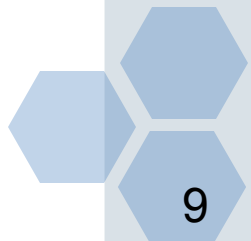


四、硬布线控制器设计举例

2. 8 位模型计算机系统结构

② 控制器：

- 程序计数器 PC：
 - **PC-B#**：PC 值送上数据总线
 - **PC+1**：PC 自增 1，实际是 PC 的 CLK。
 - **B-PC#**：PC 装数。
- 地址寄存器 AR：输入控制信号 **B-AR**
- 指令寄存器 IR：输入控制信号是 **B-IR**。
- 时序系统：采用机器周期 + 节拍 (T1~T4)





四、硬布线控制器设计举例

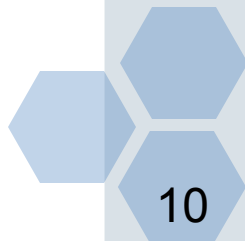
2. 8 位模型计算机系统结构

③ 存储器：

- 容量： 256×8 位
- 类型： SRAM
- 存储器读、写控制信号： **M-R#**、 **M-W#**

④ I/O 设备：

- 设备选择信号： **Ai#**
- I/O 读、写控制信号： **I/O-R#**、 **I/O-W#**



序号	控制信号	功能	序号	控制信号	功能
1	$\overline{\text{PC-B}}$	指令地址 (PC) 送总线	15	$\overline{\text{ALU-B}}$	运算器 ALU 内容送总线
2	B-AR	总线内容打入地址寄存器	16	Ci	ALU 进位输入
3	$\overline{\text{BCPC}}$	程序计数器内容 +1	17	B-R0	总线内容打入 R0 寄存器
4	$\overline{\text{M-W}}$	总线内容打入程序计数器	18	B-R1	总线内容打入 R1 寄存器
5	$\overline{\text{M-R}}$ $\overline{\text{B-IR}}$	总线内容打入指令寄存器	19	$\overline{\text{R0-B}}$ $\overline{\text{B-R2}}$ $\overline{\text{R1-B}}$	总线内容打入 R2 寄存器
6		存储器写	20	$\overline{\text{R2-B}}$ $\overline{\text{B-R3}}$ $\overline{\text{R3-B}}$	总线内容打入 R3 寄存器
7		存储器读	21	$\overline{\text{I/O-W}}$	R0 寄存器内容送总线
8	S_3	S_3 - S_0 选择 ALU 16 种运算之 1	22	$\overline{\text{I/O-R}}$	R1 寄存器内容送总线
9	S_2	同上	23	$\overline{\text{Ai}}$	R2 寄存器内容送总线
10	S_1	同上	24	$\overline{\text{J1}}$	R3 寄存器内容送总线
11	S_0	同上	25		写 I/O 端口 (输出)



四、硬布线控制器设计举例

3. 指令执行过程

❖ ADD 指令：分为 6 个机器周期完成

- **M0** : $PC \rightarrow AR$, $PC+1 \rightarrow PC$; (取指令地址)
- **M1** : $RAM \rightarrow IR$, 指令译码 ; (取指令并译码)
- **ADD·M2** : $PC \rightarrow AR$, $PC+1 \rightarrow PC$; (取指令第二字地址)
- **ADD·M3** : $RAM \rightarrow DA1$; (取数据)
- **ADD·M4** : $DR \rightarrow DA2$; (送寄存器数据)
- **ADD·M5** : $DA1+DA2 \rightarrow DR$; (计算并存结果)

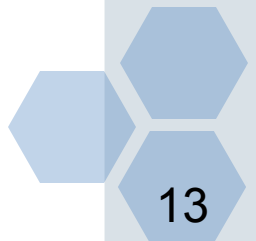


四、硬布线控制器设计举例

3. 指令执行过程

❖ JMP 指令：分为 4 个机器周期完成

- **M0** : $PC \rightarrow AR$, $PC+1 \rightarrow PC$; (取指令地址)
- **M1** : $RAM \rightarrow IR$, 指令译码; (取指令并译码)
- **JMP·M2** : $PC \rightarrow AR$, $PC+1 \rightarrow PC$; (取指令第二字地址)
- **JMP·M3** : $RAM \rightarrow PC$; (取转移地址并执行转移)





每个机器周期发送的微操作控制信

❖ 取指令公操作：

■ **M0** : $\overline{\text{PC-B}}$, $\overline{\text{B-AR}}$, PC+1 ;

■ **M1** : $\overline{\text{M-R}}$, $\overline{\text{B-IR}}$, J1 ;

❖ ADD 指令：

■ **ADD·M2** : $\overline{\text{PC-B}}$, $\overline{\text{B-AR}}$, PC+1 ;

■ **ADD·M3** : $\overline{\text{M-R}}$, $\overline{\text{B-DA1}}$;

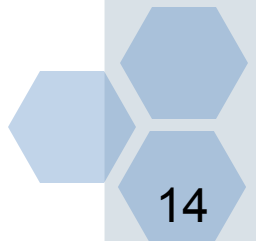
■ **ADD·M4** : $\overline{\text{R0-B}}$, $\overline{\text{B-DA2}}$;

■ **ADD·M5** : $\text{S}_3\text{S}_2\text{S}_1\text{S}_0\text{MC}_i=100101, \overline{\text{ALU-B}}$, $\overline{\text{B-R0}}$

❖ JMP 指令：

■ **JMP·M2** : $\overline{\text{PC-B}}$, $\overline{\text{B-AR}}$, PC+1 ;

■ **JMP·M3** : $\overline{\text{M-R}}$, $\overline{\text{B-PC}}$;





四、硬布线控制器设计举例

4. 综合每个微操作控制信号的逻辑函数

$$\overline{\text{PC}-\text{B}} = \overline{\text{M}_0 + \text{ADD} \cdot \text{M}_2 + \text{JMP} \cdot \text{M}_2}$$

$$\text{B-AR} = \text{M}_0 + \text{ADD} \cdot \text{M}_2 + \text{JMP} \cdot \text{M}_2$$

$$\text{PC}+1 = \text{M}_0 + \text{ADD} \cdot \text{M}_2 + \text{JMP} \cdot \text{M}_2$$

$$\overline{\text{M}-\text{R}} = \overline{\text{M}_1 + \text{ADD} \cdot \text{M}_3 + \text{JMP} \cdot \text{M}_3}$$

$$\text{B-IR} = \text{M}_1 \quad \overline{\text{J1}} = \overline{\text{M}_1} \quad \text{B-DA1} = \text{ADD} \cdot \text{M}_3$$

.....



四、硬布线控制器设计举例

4. 综合微操作控制信号的逻辑函数

❖ 注意：

- ① 假设某个微操作控制信号必须在某个机器周期内的 T_n 时刻有效，则该信号表达式还要和 T_n 时钟周期信号相与。

$$\overline{M-R} = \overline{(M_1 + ADD \bullet M_3 + JMP \bullet M_3) \bullet T_2}$$

$$B-IR = M_1 \cdot T_3$$



四、硬布线控制器设计举例

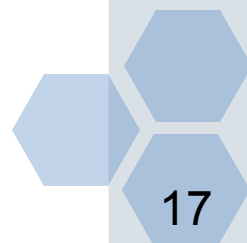
❖ 注意：

- ② 当指令系统被扩充时，需要更新相关微操作控制信号的逻辑函数；
- ③ 对各信号的逻辑函数进行化简、优化时，不仅要从逻辑代数的角度来进行，还要从指令系统的整体逻辑关系上来考虑。

$$\overline{PC - B} = \overline{M_0 + ADD \bullet M_2 + JMP \bullet M_2} \longrightarrow \overline{PC - B} = \overline{M_0 + M_2}$$

$$\overline{M - R} = \overline{M_1 + ADD \bullet M_3 + JMP \bullet M_3} \longrightarrow \overline{M - R} = \overline{M_1 + M_3}$$

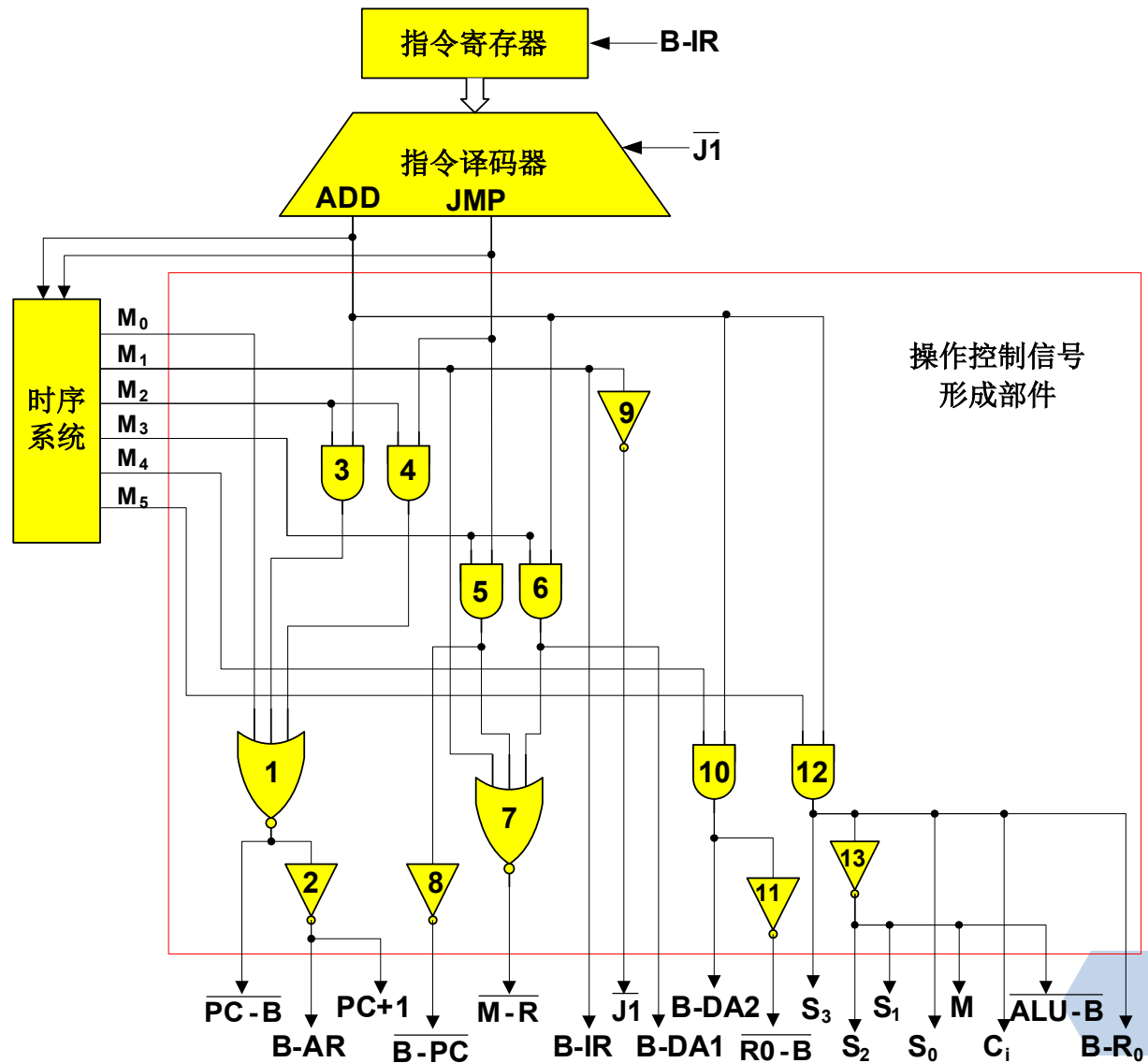
化简基础： **ADD+JMP=1**





四、硬布线控制器设计举例

❖ 5、逻辑实现

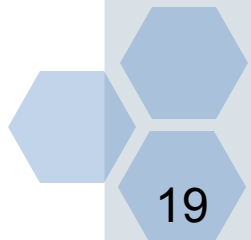




四、硬布线控制器设计举例

❖ 指令如何被执行的呢？

- ① 开机上电后，硬件产生 **Reset** 信号，该信号使得 **PC 置初值**，即为第一条指令在内存中的地址；同时，时序电路开始工作，机器周期计数器被清零，即产生的**第一个机器周期信号为 M0**。
- ② **M0** 信号送入操作控制信号形成部件后，由图中的逻辑可知，驱动 1 号或非门输出 0，则信号 **PC-B#=0**、**B-AR=1**、**PC+1=1**，这些信号发送到相应的部件后，也就执行了送指令地址的操作：**PC→AR**，**PC+1→PC**；





四、硬布线控制器设计举例

- ③ M0 机器周期结束后，进入 M1 机器周期，此时 M1=1，同上，它驱动 7 号和 9 号门输出信号 M-R#=0、B-IR=1、J1#=0，也即执行了取指令到 IR 并译码的工作；
- ④ 指令译码器译码使得相应指令信号线输出为有效。假设此时取到的是 JMP 指令，则 JMP 信号有效，送入时序系统后，时序电路则按照 JMP 指令所需的机器周期序列将会顺序产生 M2、M3、M0。



四、硬布线控制器设计举例

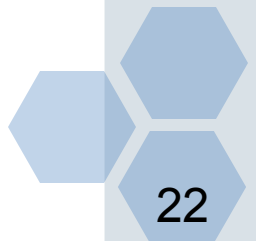
- ⑤ 由于 $JMP=1$, $M2=1$, 表明此时进入 JMP 指令的 M2 机器周期, 这两个信号驱动 4 号和 1 号、2 号门, 同样产生信号 $PC-B\#=0$ 、 $B-AR=1$ 、 $PC+1=1$, 执行送指令 (第二字) 地址的操作: $PC \rightarrow AR$, $PC+1 \rightarrow PC$;
- ⑥ M2 机器周期结束, 进入 M3 机器周期, 而 JMP 仍旧有效 (IR 内容没有更改), 则将驱动 5 号和 7 号、8 号门, 产生信号 $M-R\#=0$, $B-PC\#=0$, 也就是从内存读出指令第二字 (转移地址) 送入 PC , 实现转移。



四、硬布线控制器设计举例

- ⑦ 至此 JMP 指令周期已结束，按照 JMP 指令的机器周期序列，**下一个机器周期是 M0**，即又进入**取指令机器周期**了，回到②，如此这般，循环往复，直至电源断电。

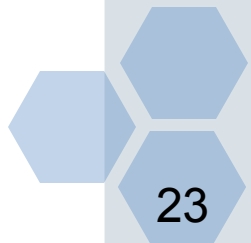
计算机工作的过程的就是循环往复地取指令、分析指令、执行指令的过程。





硬布线控制器的特点

- ❖ 微操作控制信号由组合逻辑电路即时产生。
- ❖ 硬布线控制器电路设计较为繁琐、不规整。
- ❖ 硬布线控制器非常不利于指令的修改和扩充。现代微电子设计技术的自动化程度日益增高，极大地弥补了这个缺陷。
- ❖ 执行速度快，节省芯片面积。
- ❖ 硬布线控制器多应用于 RISC 系统。





The End !