

座位号：

杭州电子科技大学学生考试卷（B）卷

考试课程	计算机组成原理（甲）		考试日期	2014 年 月 日		成 绩	
课程号	A0507030	教师号		任课教师姓名		包健、赵辽英、冯建文、章复嘉、张翔、高志刚、赵备	
考生姓名		学 号 （ 8 位）		年 级		专 业	

所有试题均做在答题纸上，否则不计分！

题号	一	二	三	四	五	六	七	总分
分数	20	15	15	15	10	10	15	100
得分								

答题纸

1. 判断题：（对的打“√”，错的打“×”，每题2分，共20分）

1	2	3	4	5	6	7	8	9	10
√	×	×	√	×	√	×	√	×	×

2. 单选题（每题1分，共15分）

1	2	3	4	5	6	7	8	9	10
C	D	D	C	B	A	A	D	C	C
11	12	13	14	15					
A	D	B	A	A					

3. 简答题（每题5分，共15分）

1. 谈谈冯·诺依曼体系结构计算机的特点。（5分）

- 采用二进制表示信息（1分）
- 采用存储程序和程序控制的思想；由控制器控制从存储器自动、高速地取出指令并执行。（2分）
- 计算机硬件系统包括运算器、控制器、存储器、输入设备、输出设备五大部件。（2分）

2. SRAM、DRAM 分别是靠什么来存储信息的？DRAM 为何要刷新？有哪几种刷新方式？

- (1) SRAM 是靠双稳态触发器的状态来存储 “0”和 “1”信息的，而 DRAM 是靠极间电容上电荷有无来存储 “0”和 “1”信息的。
- (2) DRAM 在存储 “1”时，即使不读不写，极间电容上的电荷也会随着时间而慢慢泄露，因此需要在电荷泄露完之前进行充电，这个就是刷新，来保持信息的稳定性。
- (3) 有集中式刷新、分散式刷新和异步式刷新三种。

3. 从工作原理、执行速度、规整性、易扩充性和适用场合几个方面来比较硬布线控制器和微程序控制器的不同点。

- ◆ 硬布线控制器的微操作控制信号由组合逻辑电路即时产生；电路繁琐、不规整，不易修改和扩充；执行速度快；多应用于 RISC 系统。（2.5分）
- ◆ 微程序控制器的微操作控制信号由控存读取并送出；电路规整，易修改和扩充；执行速度相对硬布线控制器慢；多应用于 CISC 系统。（2.5分）

四．计算题 （共15分）

1.

$$\left((2^6-L) \times 2^6-K \right) \times 2^6 = 2^{18} - 2^{12} L - 2^6 K$$

2.

(1) 若 $(X)_{10}=29/64$ ， $(Y)_{10}=-5.25$ ，则求 X 和 Y 的规格化浮点数表示形式。（4分）

$$\begin{aligned} (X)_2 &= 0.011101 & X &= 0.11101 \times 2^{-1} & [X]_{\text{浮}} &= 1,1111 \ 0.11101 \\ (Y)_2 &= -101.01 & Y &= -0.10101 \times 2^{11} & [Y]_{\text{浮}} &= 0,00011 \ 1.01011 \end{aligned}$$

座位号：

- (2) 求 $[X+Y]_{\text{浮}}$ (要求用补码计算, 采用 0 舍 1 入法, 列出计算步骤)。(6 分)
- ①对阶: X 的尾数右移 4 位, X 的阶码+4, $[X]_{\text{浮}}=0,00011\ 0.00001\ (1101)$
- ②尾数相加: $11.01011+00.00001=11.01100\ (1101)$
- ③结果规格化: 已经规格化
- ④舍入: 入 1, 则 X+Y 的尾数为 1.01101
- $[X+Y]_{\text{浮}} = 0,00011\ 1.01101$

五. (共 10 分)

1. (4 分) 主存地址有 21 位; 主存地址字段的划分图:

标记	Cache 组地址	块内地址
9 位	7 位	5 位

2. (2 分) 若主存地址为 12888H, 则该地址可映象到的 Cache 的哪一组?
- 12888H = 0 0001 0010 1000 1000 1000B , Cache 组地址 1000 100B=44H=68 组

3. (4 分) 共需 2⁷=128 块 芯片; 芯片有 3+7=10 根地址线引脚; 刷新信号周期是 2ms÷128=1/64ms=15.625μs

六. (共 10 分)

单元地址	指令码	指令助记符	寻址方式	EA	操作数	结果
00H:	01H	MOV R1,06H	立即寻址		06H	(R1)= 06H
01H:	06H					
02H:	15H	ADD R1,[[07H]]	间接寻址	[07H]=33	[33H]=35	(R1)=3BH

03H:	07H			H	H	
04H:	F0H	HALT				

七. (共 15 分)

1. (1) 控存容量: $2^7 \times (23+3+7) = 128 \times 33$ 位
- (2) 无条件转移指令 JMP Addr, 功能 Addr→PC, 直接寻址, 指令第二字是直接转移地址。
- (3) PC→AR: PC-B#, B-AR
- (4)

2. (1) ori 指令执行过程 (以单周期为例)
- CLK 上升沿: 取指令, 根据 PC 值, 从指令存储器中取地址为 PC 的指令 Inst_Code, PC_NEW=PC+4
- CLK 高电平: 由译码和控制单元产生各个控制信号;
- w_r_s=00, 确定 rt 为目的寄存器
- imm_s=0, 立即数无符号扩展成 32 位
- rt_imm_s=1, 扩展后的数据为 ALU 操作数
- ALU_OP=01, ALU 完成或运算
- CLK 下降沿: Write_Reg=1, Mem_Write=0, w_r_s=01, wr_data_s=00, ALU 运算结果送 rt 寄存器, PC_s=00, 更新 PC 为 PC_NEW

(2)

指令	w_r_s	imm_s	rt_imm_s	wr_data_s	ALU_OP	Write_Reg	Mem_Write	PC_s
ori rt, rs, imm	01	0	1	00	01	1	0	00

- (3) 控存容量为 $2^7 \times 18$ 位