

计算机组成原理与系统结构

第八章 输入输出系统

<http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/>





第八章 输入输出系统

8.1

概述

8.2

输入输出接口

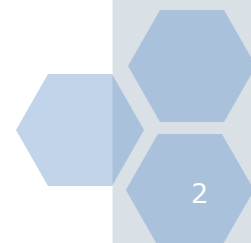
8.3

主机与外设交换信息的方式

8.4

中断系统

本章小结





8.1 概述

一

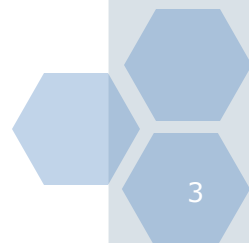
输入输出系统的构成

二

外设与CPU的连接

三

I/O指令格式





一、输入输出系统的构成

1

外设的地位和作用

2

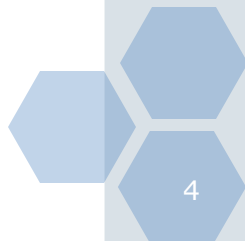
外设的特点

3

外设的分类

4

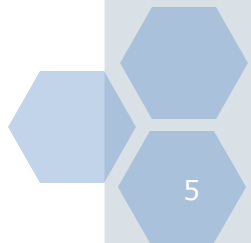
外设的编址方式





1、外设的地位和作用

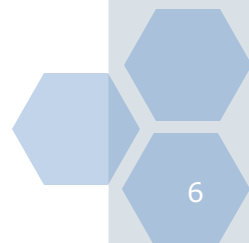
- 外部设备在计算机系统中的作用可以分为四个方面：
 - ① 外部设备是人机对话的重要设备
 - ② 外部设备是完成数据媒体变换的设备
 - ③ 外部设备是计算机系统软件和信息驻在地
 - ④ 外部设备是计算机在各领域应用的重要工具





2、外设的特点

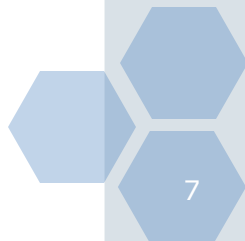
- 外设具有工作速度差异大、结构原理差异大、时序独立、异步性明显等特点，处理的信息从数据格式到逻辑时序一般不可能直接与CPU兼容。
- 计算机与I/O设备间的连接与信息交换不能直接进行，而必须设计一个“接口电路”作为两者之间的桥梁，使CPU和外设协调工作，这种I/O接口电路又叫“I/O适配器”（I/O Adapter）。





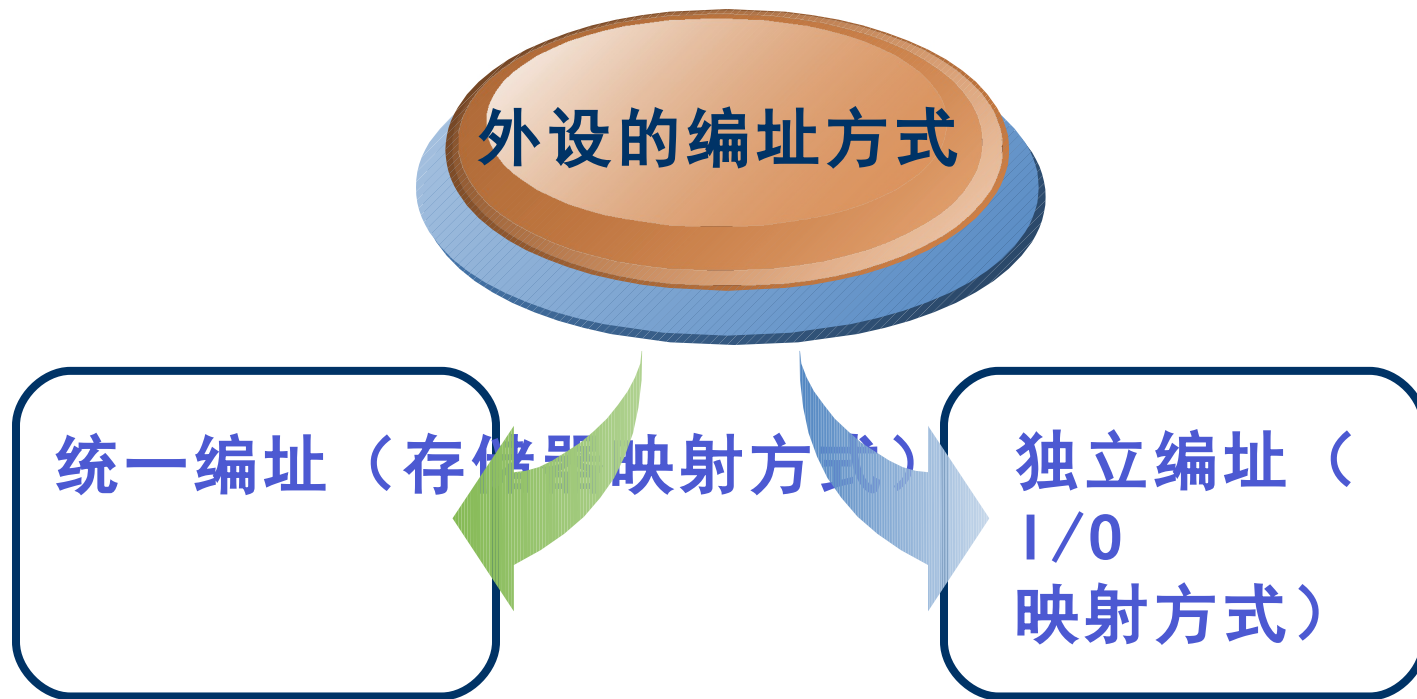
3、外设的分类

- 按照功能可分为输入设备和输出设备两大类：
 - ① **输入设备**用于将各种形式的外部信息转换为计算机所能识别的二进制信息
 - ② **输出设备**则用于将计算机中的二进制信息转换为人或
其他机器所能识别的信息形式。
- 按照**外设的工作速度**又可以分为低速设备、中速设备、高速设备。例如，键盘、鼠标是常见的低速设备，磁盘是常见的高速设备。
- 根据**外设计算机系统中所起的作用**，可以分为人—机交互设备、外存储器设备、通信设备。





4 、外设的编址方式





统一编址

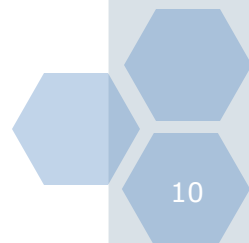
- 一个 I/O 端口等同于一个存储器单元。
- **应用：**Motorola 系列、Apple 系列微型机及一些单片机和单板机。
- **优点：**
 - ① 指令系统中不设置专用的 I/O 指令，用功能很强的访存指令（如 **LOAD/STORE** 或者 **MOV**）来访问 I/O 端口，通过地址来区分访问的是存储器还是 I/O 端口。
 - ② 外设数目或 I/O 寄存器数几乎不受限制。
 - ③ 微机的读写控制逻辑较为简单。



统一编址

■ 缺点：

- ① I/O 端口占用部分主存空间，可用主存空间减小；
- ② 访存指令较长，执行速度较慢；
- ③ I/O 端口地址译码电路复杂，译码时间较长。





独立编址

- I/O 端口地址空间与存储器地址空间相互独立。指令系统中设置了专用的 I/O 指令，用 I/O 指令来访问 I/O 端口，用访存指令来访问存储器，因此，虽然 I/O 端口地址与存储器地址有部分重叠，但通过指令可以区分。
- 应用：IBM-PC 系列、Z-80 系列微型机及一些大型机。
- 优点：
 - ① I/O 端口地址不占用存储器地址空间；
 - ② I/O 端口数量不多，占用地址线少，地址译码简单，速度较快；
 - ③ 使用专用 I/O 命令（IN/OUT），指



独立编址

■ 缺点：

- ① 专用 I/O 指令增加指令系统复杂性，且 I/O 指令类型少，程序设计灵活性较差；
- ② 要求处理器提供 $\overline{\text{MEMR}}/\overline{\text{MEMW}}$ 和 $\overline{\text{IOR}}/\overline{\text{IOW}}$ 两组控制信号，增加了控制逻辑的复杂性。

■ Intel 系列微机 I/O 编址

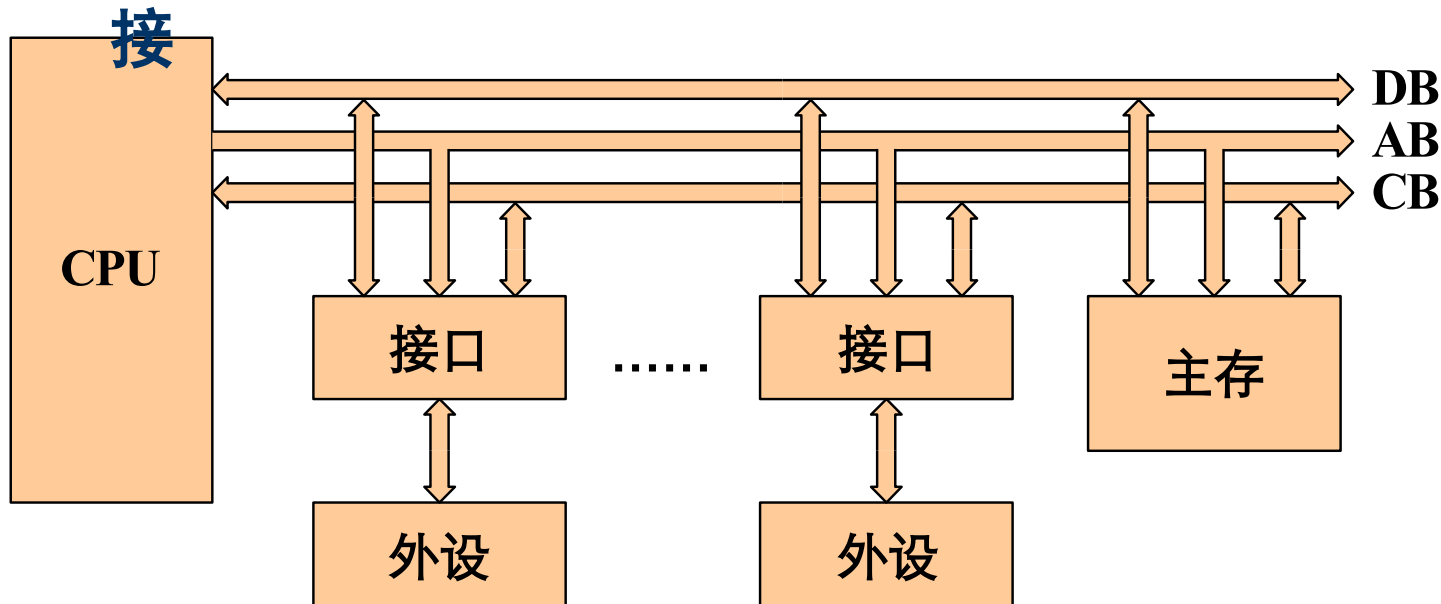
- ① Intel 系列微处理器支持 I/O 独立编址方式和 I/O 统一编址（存储器映象编址）方式。
- ② Intel 系列微机系统仅支持 I/O 独立编址方式。





二、外设与 CPU 的连接

外设接口通过总线与 CPU 连接



1. CPU 访问外设的实质是访问外设接口中的寄存器（端口）。
2. 相比存储器的访问，CPU 访问外设的过程是完全等同的，不同的是所发送的读写信号有区别。

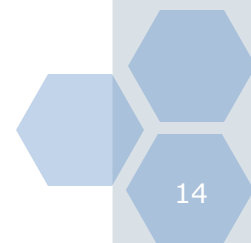




三、I/O 指令格式

1. 专用的 I/O 指令包含操作码、命令码和地址码三部分：

- **操作码** 用于区分访存指令和 I/O 指令
- **命令码** 用于区分 I/O 操作的种类
- **地址码** 则指明要访问的外设端口地址以及 CPU 寄存器





三、I/O 指令格式

2. IBM/PC 机的 I/O 指令只有两条：IN 和 OUT

- IN 指令将外设端口中的数据读入累加寄存器 AL (AX) 。
- OUT 指令将累加寄存器 AL (AX) 的数据写入外设

- 端口地址为 8 位

IN AL/AX, port ;

输入指令

OUT port, AL/AX ;

输出指令

Port 为 8 位的端口地址 (0 ~ 255) ;

- 端口地址为 16 位

MOV DX, port

IN AL/AX, DX ; 输入指令

OUT DX, AL/AX ; 输出指令

DX 内为 16 位的端口地址 port 。



三、I/O 指令格式

3. 80286 以上的 CPU 还支持 I/O 端口与内存直接交

换数据

■ 输入操作：

```
MOV  DX, Port
LES  DI, Buffer_in
INSB ; (将 DX 所指向
      的端口地址内的数据输
      入到由 ES : DI 所指向
      的内存单元, 传送一个
      8 位的数据)
INSW ; 同上, 传送一个
      16 位的数据
```

■ 输出操作：

```
MOV  DX, Port
LDS  SI, Buffer_o
      ut
OUTSB ; (将由 DS :
        SI 所指向的内存单元
        内的数据输出到 DX 所
        指向的端口地址, 传
        送一个 8 位的数据)
OUTSW ; 同上, 传送
        一个 16 位的数据
```





8.2 输入输出接口

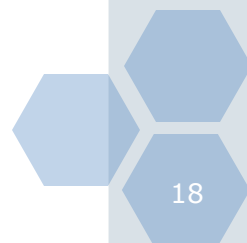




一、I/O 接口的功能

1. I/O 接口的功能如下：

- ① 实现数据缓冲
- ② 执行 CPU 的命令
- ③ 返回外设的状态
- ④ 设备选择。
- ⑤ 实现数据格式的转换
- ⑥ 实现信号的转换
- ⑦ 中断管理功能

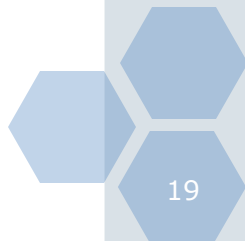




二、I/O 接口的组成

1. I/O 接口的硬件电路主要包括三部分：

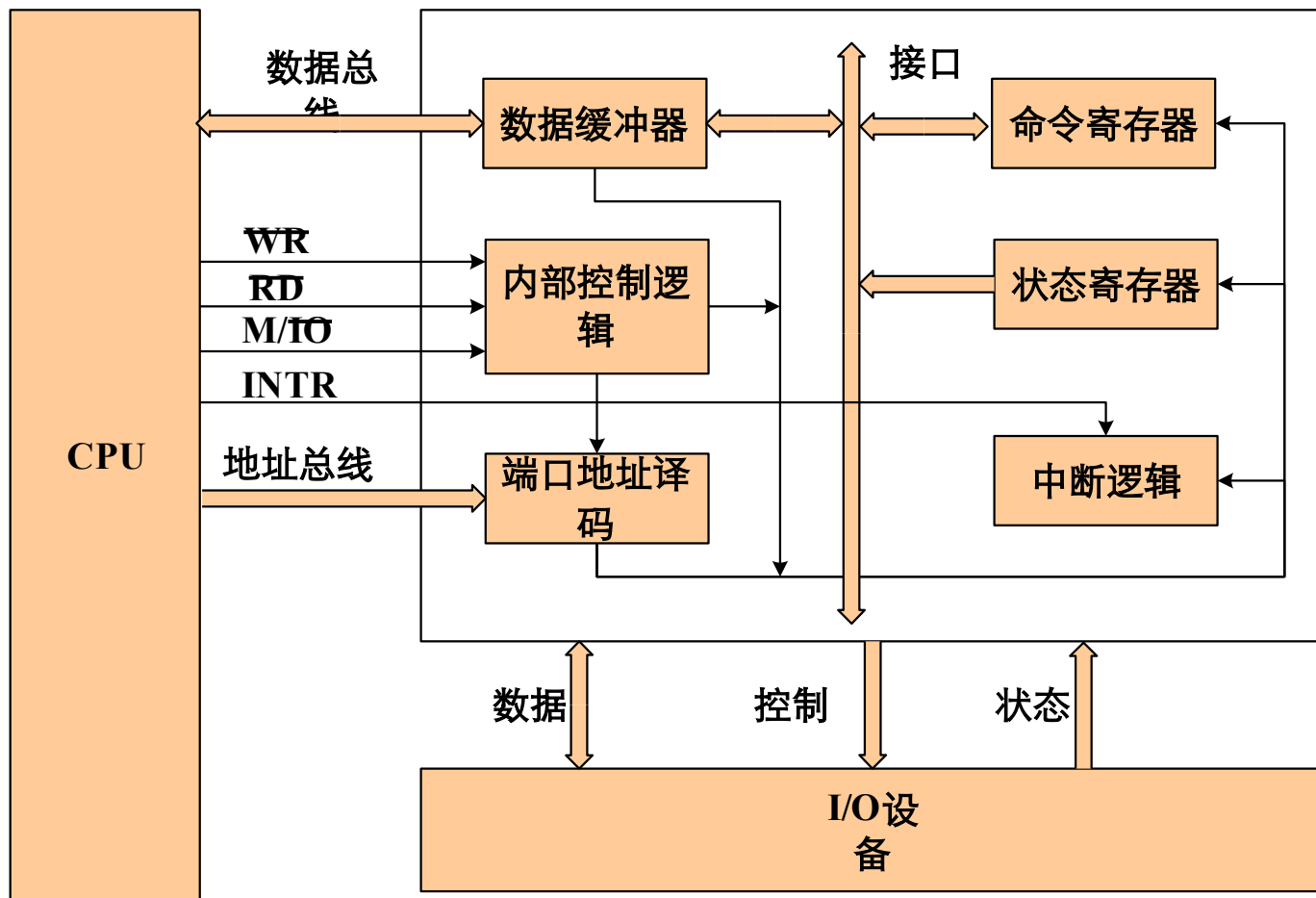
- **基本电路**主要包括寄存器及其控制逻辑。寄存器包括命令寄存器（控制寄存器）及其译码器、数据缓冲寄存器、状态寄存器，分别用以保存 CPU 的命令、数据信息和外设的状态。
- **端口地址译码电路**对地址总线上的外设地址进行译码，用以决定是否选中设备自身。
- **供选电路**由于接口的功能和结构有很大的区别，因此各接口电路中可能选择使用中断控制逻辑、定时器、计数器、移位器等器件。





二、I/O 接口的组成

1. I/O 接口组成框图





8.3 主机与外设交换信息的方

一

程序查询方式

二

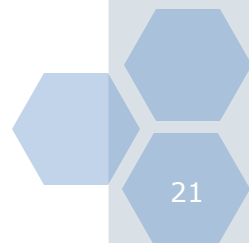
程序中中断方式

三

直接存储器访问（DMA
）方式

四

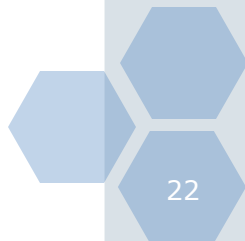
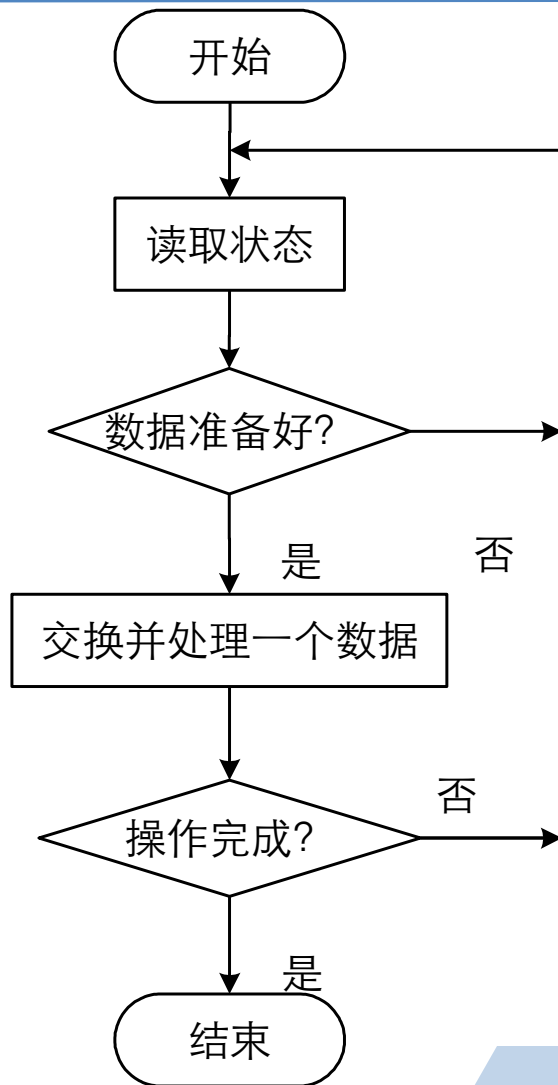
通道与输入输出处理机方式





一、程序查询方式

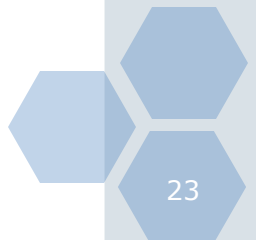
1. **工作原理：** CPU 查询外设已准备好后，才传送数据。
2. **特点：** CPU 与外设间通过程序同步，CPU 被外设独占，CPU 效率低下。
3. **要求：** 不需要增加额外的硬件电路。
4. **应用：** 适同在 CPU 不太忙且传送速度要求不高时。





二、程序中断方式

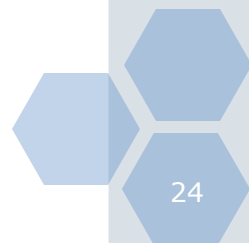
1. **工作原理：** 在外设准备数据时， CPU 执行与传送数据无关的工作， 外设准备好数据后， 主动向 CPU 发送一个中断请求， 当 CPU 执行完当前指令后， 停止当前程序的执行， 自动转向中断服务程序， 在中断服务程序中， 完成一个数据的传送， 之后中断返回至原来的断点处， 继续执行。
2. **特点：** 在外设准备数据时， CPU 与外设并行工作， CPU 效率有所提高， 并且 CPU 可以同时被多个外设占用。
3. **要求：** 接口中需要中断控制逻辑支持。
4. **应用：** 适用于中低速设备。





三、直接存储器访问（DMA）方

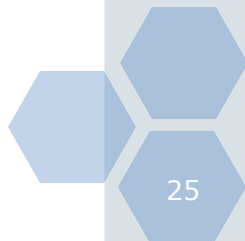
1. **工作原理：**将 I/O 过程中，与内存交换数据的操作交由 DMA 控制器来控制，简化了 CPU 对输入输出的控制，进一步提高了 CPU 的效率。
2. **特点：**数据的传送不经过 CPU（由 DMAC 控制），而 I/O 设备管理由 CPU 控制，简化了 CPU 对 I/O 的控制。硬件开销大，结构复杂，但 CPU 的效率 high。
3. **要求：**需要 DMA 控制器及相关逻辑支持。
4. **应用：**适用与高速度大量数据传送时。





四、通道与输入输出处理机方式

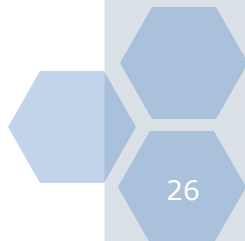
1. 通道是一个具有特殊功能的处理器，它可以实现对外围设备的统一管理和外围设备与内存之间的数据传送。
2. **特点：**能独立地执行用通道指令编写的输入输出控制程序，产生相应的控制信号送给由它管辖的设备控制器，继而完成复杂的输入输出过程。
3. **要求：**需要具有特殊功能的处理器，某些应用中称为输入输出处理器（IOP）。
4. **应用：**适用与高速度大量数据传送时。





四、通道与输入输出处理机方式

5. 输入输出处理机（IOP）通常称作外围处理机（PPU），它是通道方式的进一步发展。这种PPU基本上独立于主机工作，它的结构更接近一般处理机，甚至就是微小型计算机。
6. **特点：** I/O 处理机接管了 CPU 的各种 I/O 操作及 I/O 控制功能，CPU 能与 IOP 并行工作。
7. **要求：** 需要 IOP 支持。
8. **应用：** 高速 I/O 归 IOP 管理，低速 I/O 设备归 CPU 管理。





8.4 中断系统

一

中断的基本概念

二

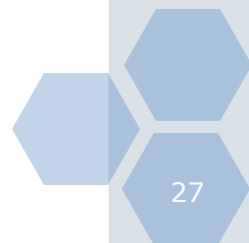
中断请求与判优

三

中断响应

四

中断服务与返回





一、中断的基本概念

1

中断源的分类

2

中断过程

3

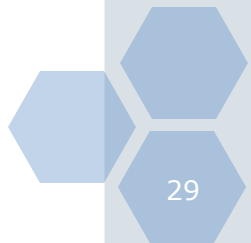
中断的作用





1、中断源的分类

- **中断源**：由于某种原因引起 CPU 中断的事件或设备。中断源一般可以分为**硬中断**和**软中断**两类。
- **硬中断**：由外部设备和其他 CPU 外部事件引起的中断，因此又叫**外中断**。
 - ①常见的外部中断有输入输出请求、实时时钟、计时器、电源故障、设备故障、校验线路等等。外中断一般通过 CPU 的**中断请求引脚**引入。
 - ②例如，在 80X86 系列 CPU 上，设有**INTR**、**NMI** 两个中断请求引脚。





1、中断源的分类

- **中断源**：由于某种原因引起 CPU 中断的事件或设备。中断源一般可以分为**硬中断**和**软中断**两类。
- **软中断**：指 CPU 内部的指令或程序执行中的突发事件所引起的中断，又叫**内中断**。

常见的软中断主要包括指令中断（例如中断指令 **INT n**）和程序异常（例如除数为零，运算溢出、指令的单步运行、程序运行至断点处等等）。

- 在很多中断系统中，对所有的中断源编码，为其分配一个惟一的代号，称为**中断类型号**。例如，80X86 有 256 种中断类型，因此中断类型号为 8 位二进制（0-255）。中断类型号用于寻找中断服务程序的入口地址（**中断向量**）。