

计算机组成原理与系统结构

第七章 控制器

<http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/>





7. 2 控制器的组成及指令的执行

一

简单计算机系统的数据通路和主机各部件的实现方案

二

指令的执行过程

三

MIPS 单周期 CPU 的数据通路和指令的执行过程





MIPS32 指令格式、寻址方式和指令分

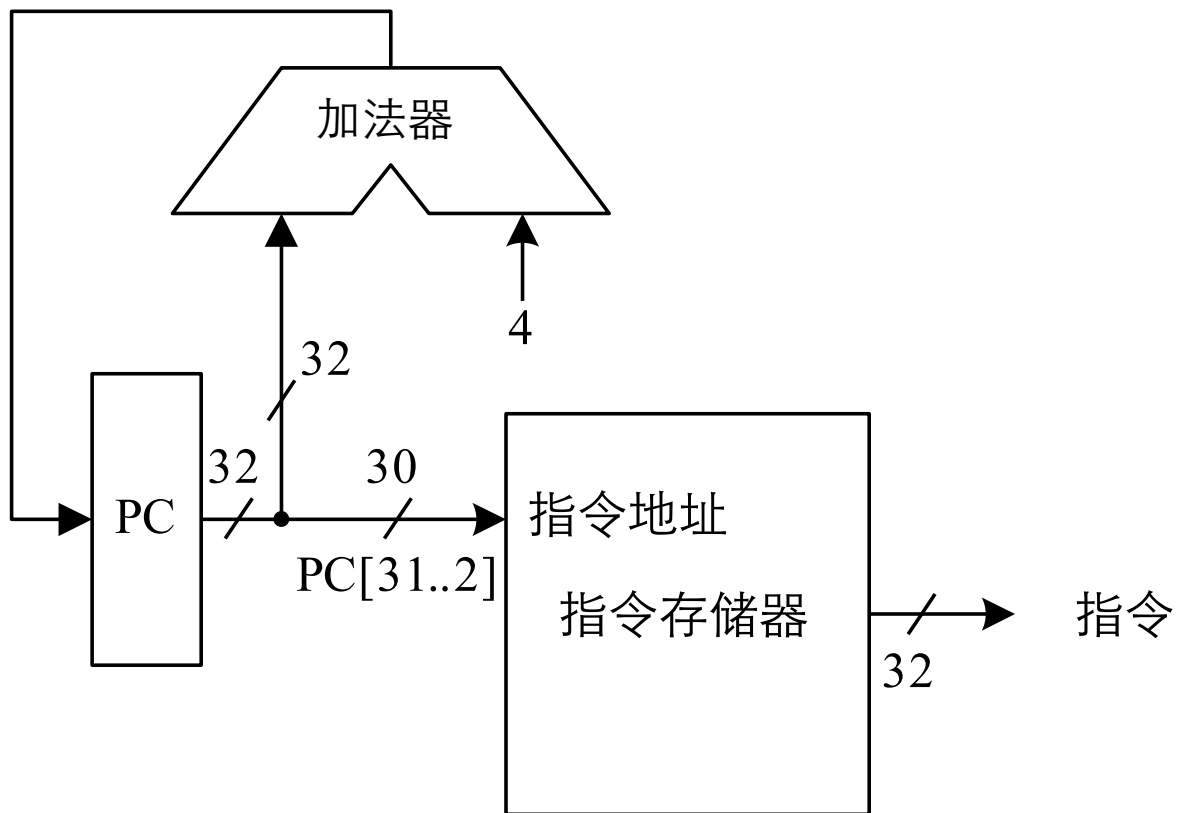
一. 指令格式：

- MIPS32 的每条指令长度固定是 32 位。

<div><div>□ □</div><div>□ □</div></div>	<div>□ □ □ □ □ □ 32 □ □</div>						<div>□ □</div>
	31-26	25-21	20-16	15-11	10-6	5-0	
R	opcode (6)	rs (5)	rt (5)	rd (5)	shamt (5)	funct (6)	<div>□ □ □ □</div>
I	opcode (6)	rs (5)	rt (5)	offset/immediate (16)			<div>□ □ □ □ □ □ □ □ □ □ □ □ □ □</div>
J	opcode (6)	address (26)					<div>□ □ □ □</div>



图 7-18 取指令及数据通路





指令存储器地址与内容示意图

存储器内部地址
(PC高30位地址)

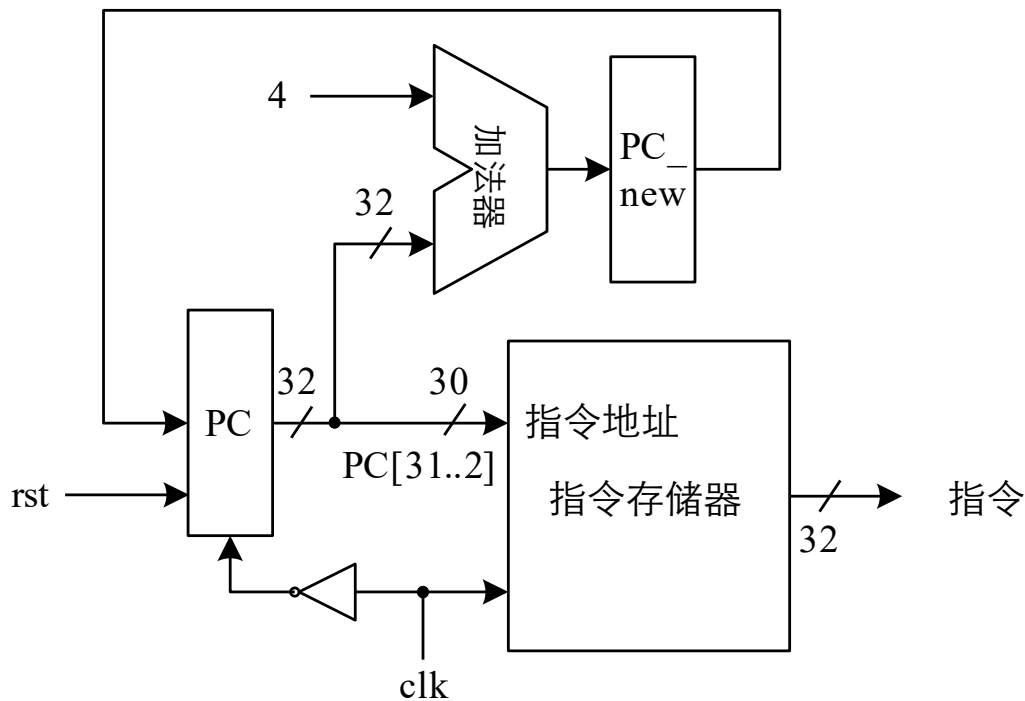
存储单元内容

0	字节3	字节2	字节1	字节0
1	字节7	字节6	字节5	字节4
⋮	⋮			
n	字节 $4n+3$	字节 $4n+2$	字节 $4n+1$	字节 $4n$





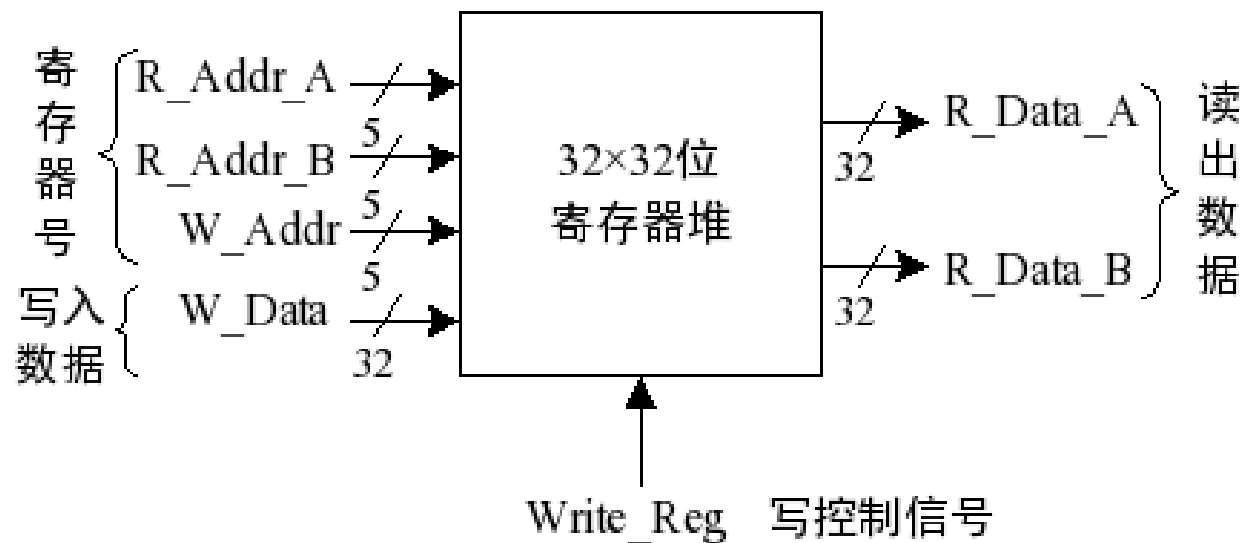
取指令数据通路



单周期 MIPS CPU 要求在每个时钟周期执行一条指令。PC+4 的值应该在下个指令周期开始时赋值给 PC。添加一个暂存 PC 自增值（PC+4）的寄存器 PC_new。在指令周期 clk 的上跳沿，执行取指令操作，在 clk 下跳沿更新 PC 值。新的数据通路如图 7-20 所示。系统启动时 PC 复位，因此图 7-20 中还添加了复位信号 rst，当 rst=1



1、R 型指令数据通路的设计

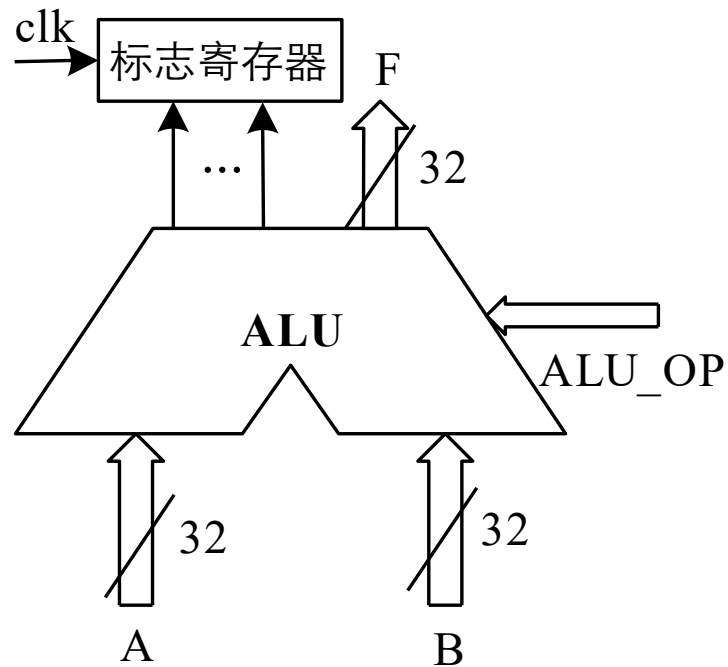


多端口寄存器堆



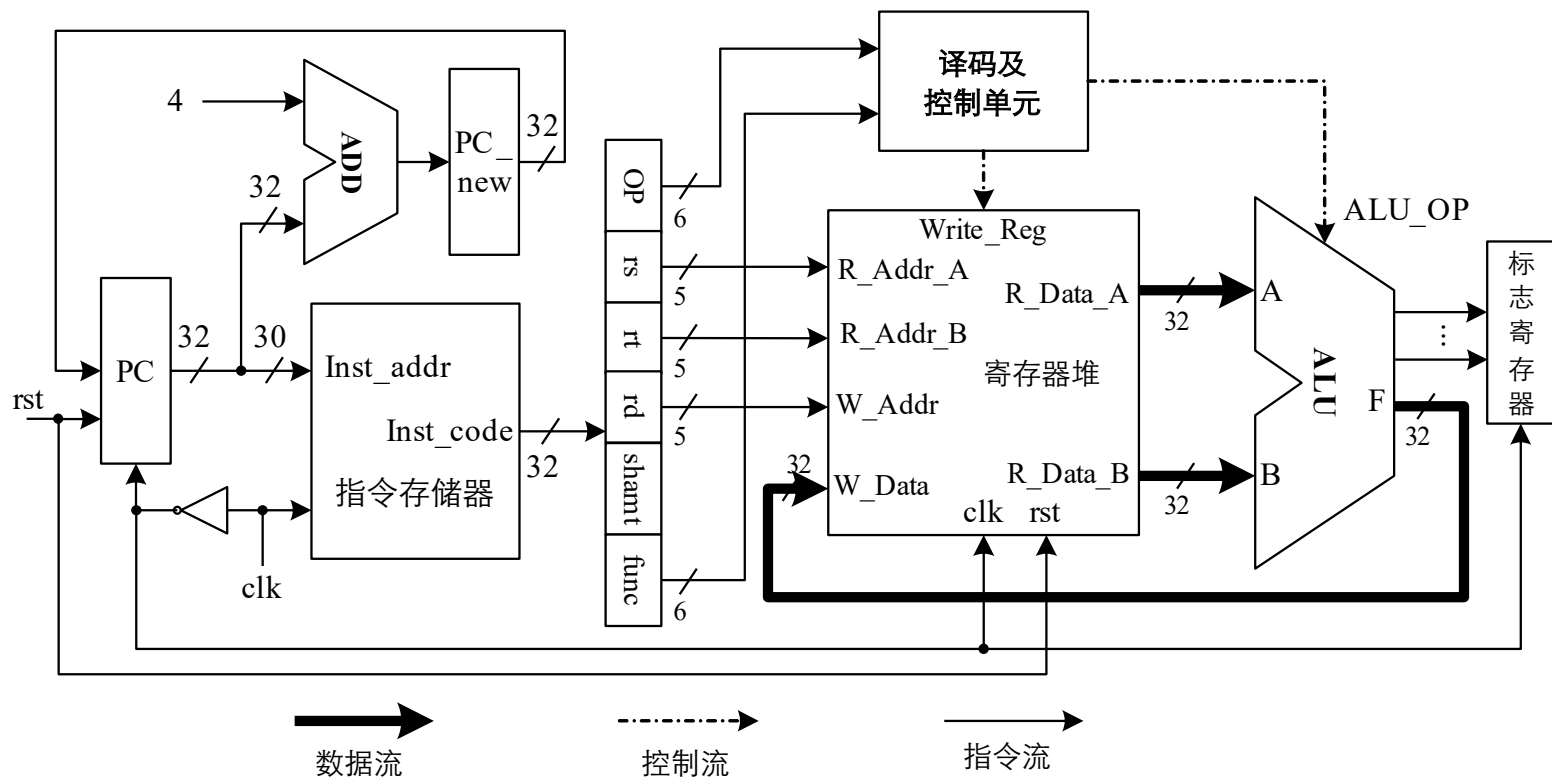


多功能运算器 ALU





多端口寄存器堆和运算器



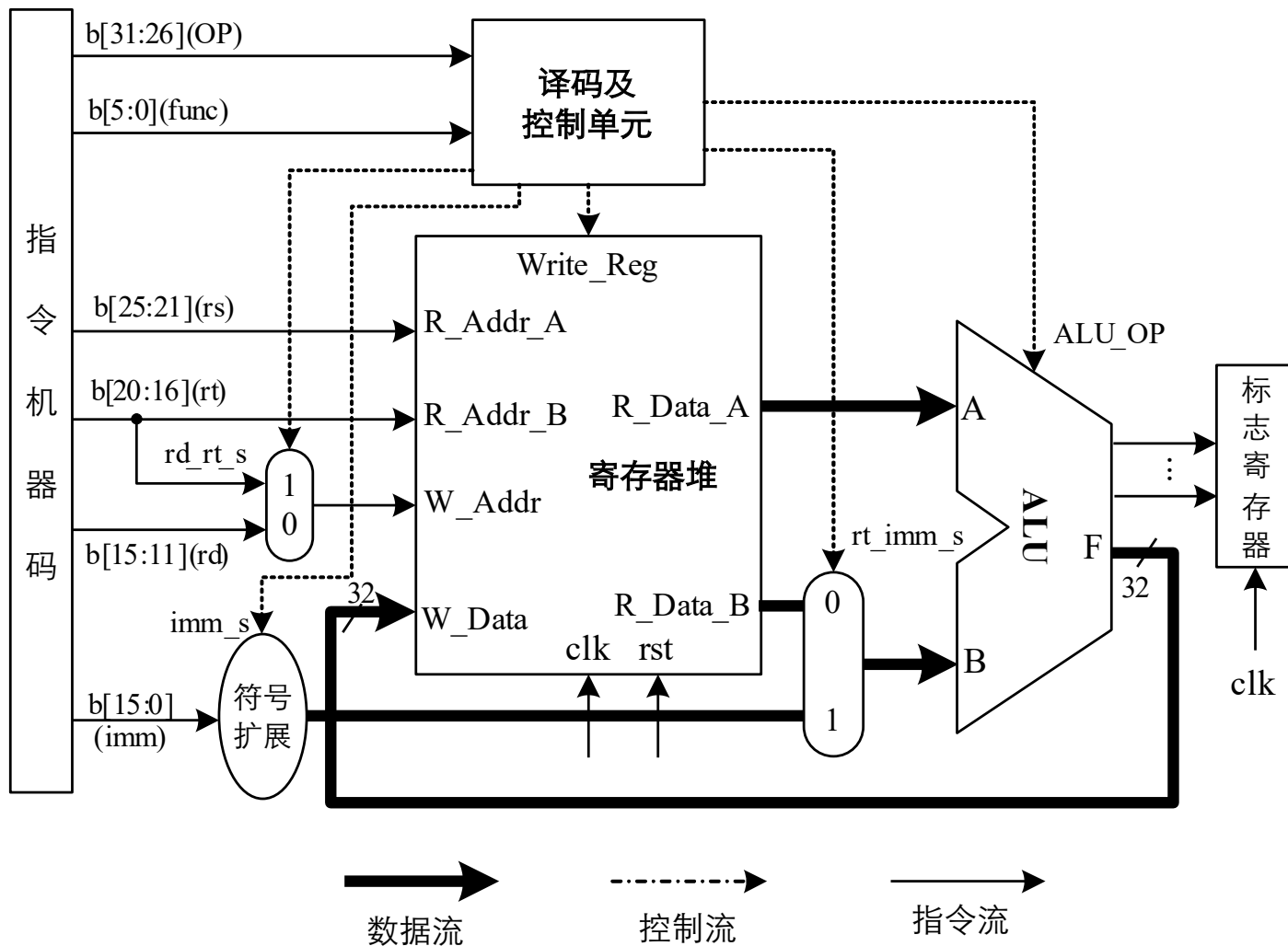


2、I 型指令数据通路的设计

表 7-3 MIPS I 型立即数寻址指令格式及编码

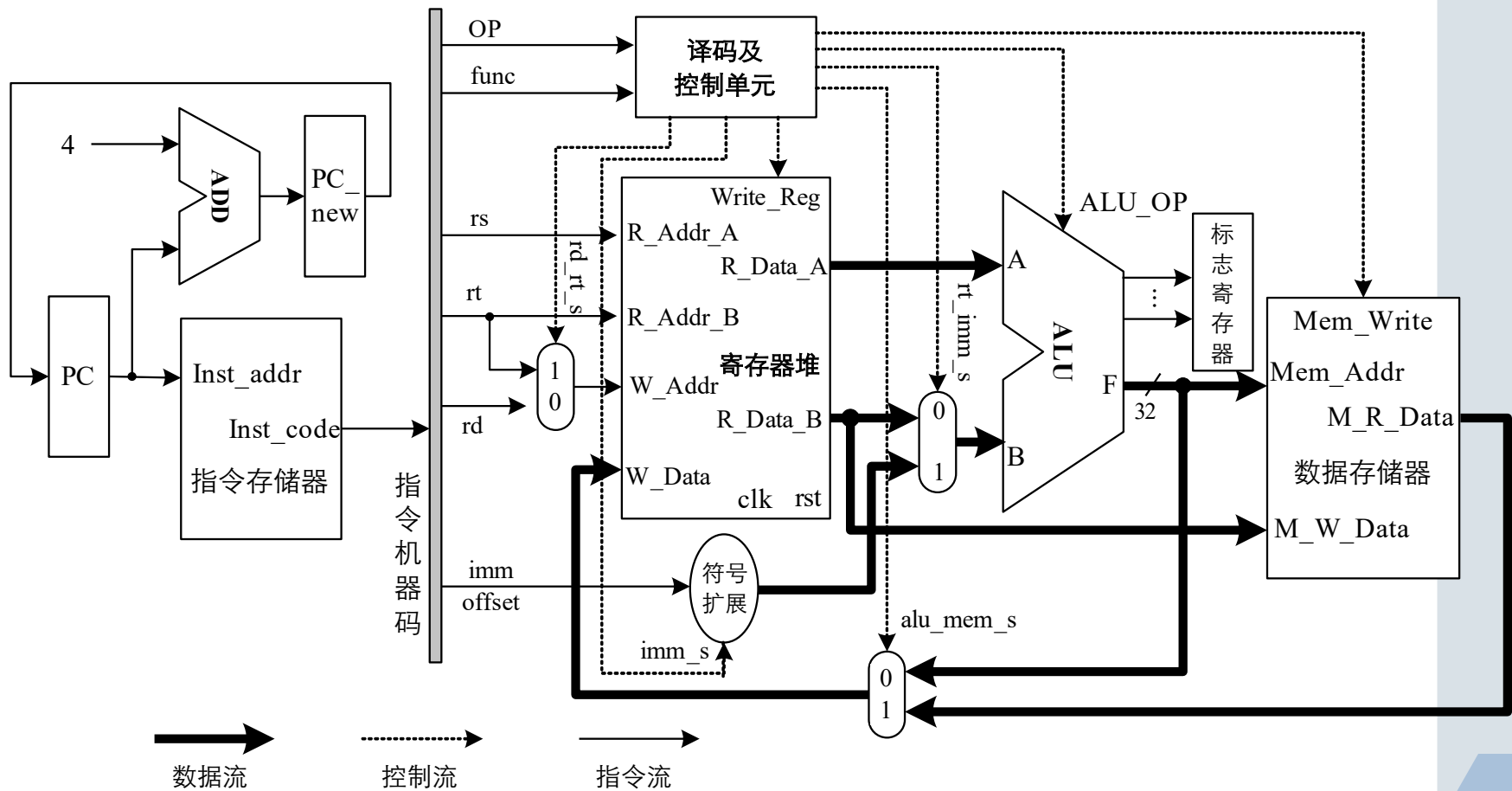
字段	OP	rs	rt	imm	功能描述
位数	6	5	5	16	
汇编助记符	编码				
addi rt, rs, imm	00100 0	rs	rt	imm	算术加:
lw rt, offset(rs)	10001 1	rs	rt	offset	取数: (
sw rt, offset(rs)	10101 1	rs	rt	offset	存数:

I 型立即数寻址指令的数据通路





R-I 型指令的数据通路





3、转移指令数据通路的设计

R	字段	OP	rs	rt	rd	shamt	func	功能描述	
	位数	6	5	5	5	5	6		
jr rs		000 000	rs	0000 0	00 00 0	000 00	001 000	无条件跳转: rs	
I	字段	OP	rs	rt	offset			功能描述	
	位数	6	5	5	16				
beq rs, rt, label		000 100	rs	rt	offset			相等转移: then PC+4+offset×4 else PC+4	
J	字段	OP	address					功能描述	
	位数	6	26						
jal label		000 011	address					无条件跳转: (PC+4)	



需要考虑如何产生转移地址：

- ❖ ① 对于 PC 自增，则使用 PC_new ($PC+4$) ；
- ❖ ② 对于 rs ，直接使用寄存器堆的读出 A 数据端口；
- ❖ ③ 对于相对转移，则需要添加一个地址加法器，将 PC_new 和符号扩展并左移 2 位后的 $offset$ 相加；
- ❖ 对于页面寻址的转移地址，则需要简单的左移和拼接操作。



实现 R、I、J 型指令的 CPU 数据通路

