



第九讲

微程序控制方式下模型机的设计实例 (二)

—— 模型机的指令译码器设计技术





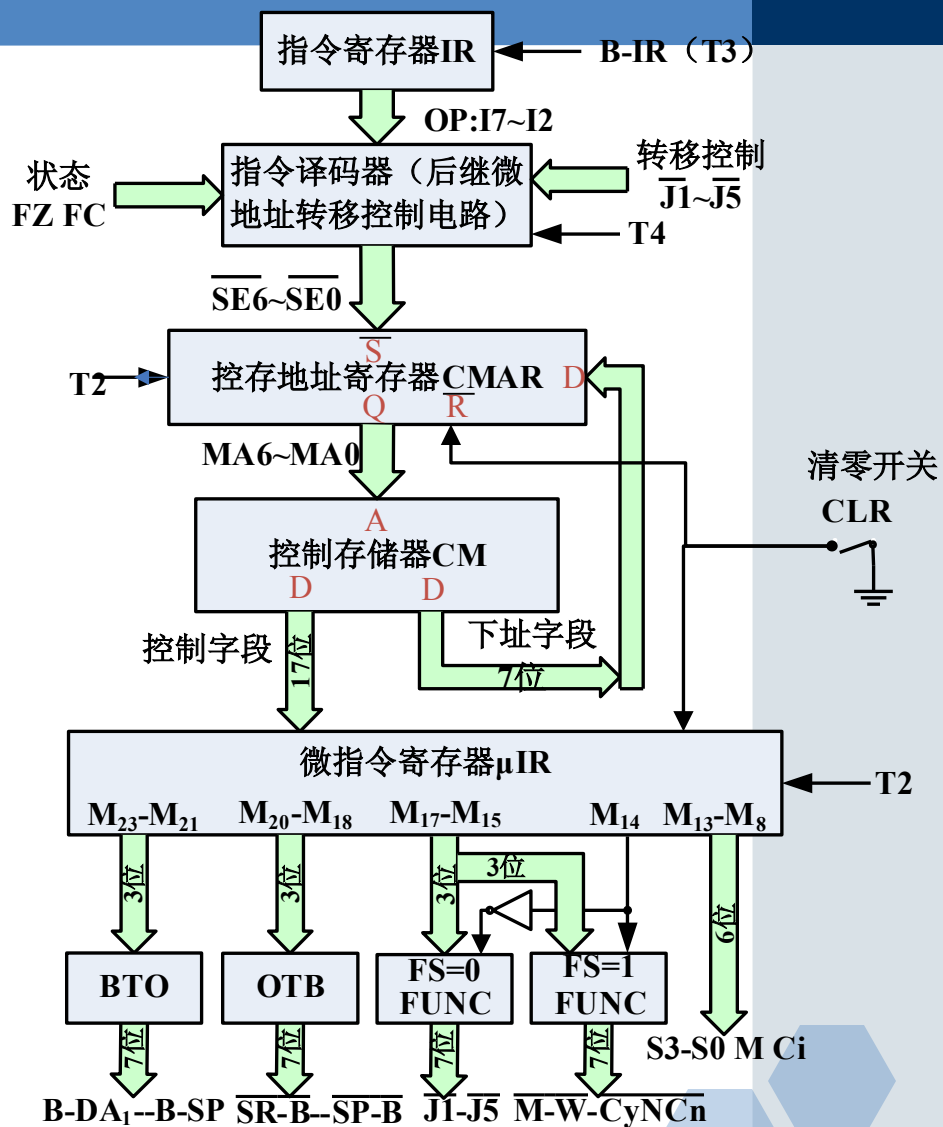
4、微程序控制器

1. 控制存储器 CM：读操作

128×24 位

2. 指令寄存器 IR：T3 打入

读出的 24 位微指令，在每个微周期的 **T2** 节拍：
高 17 位送 μ IR 保存并译码，低 7 位送 CMAR 保存。





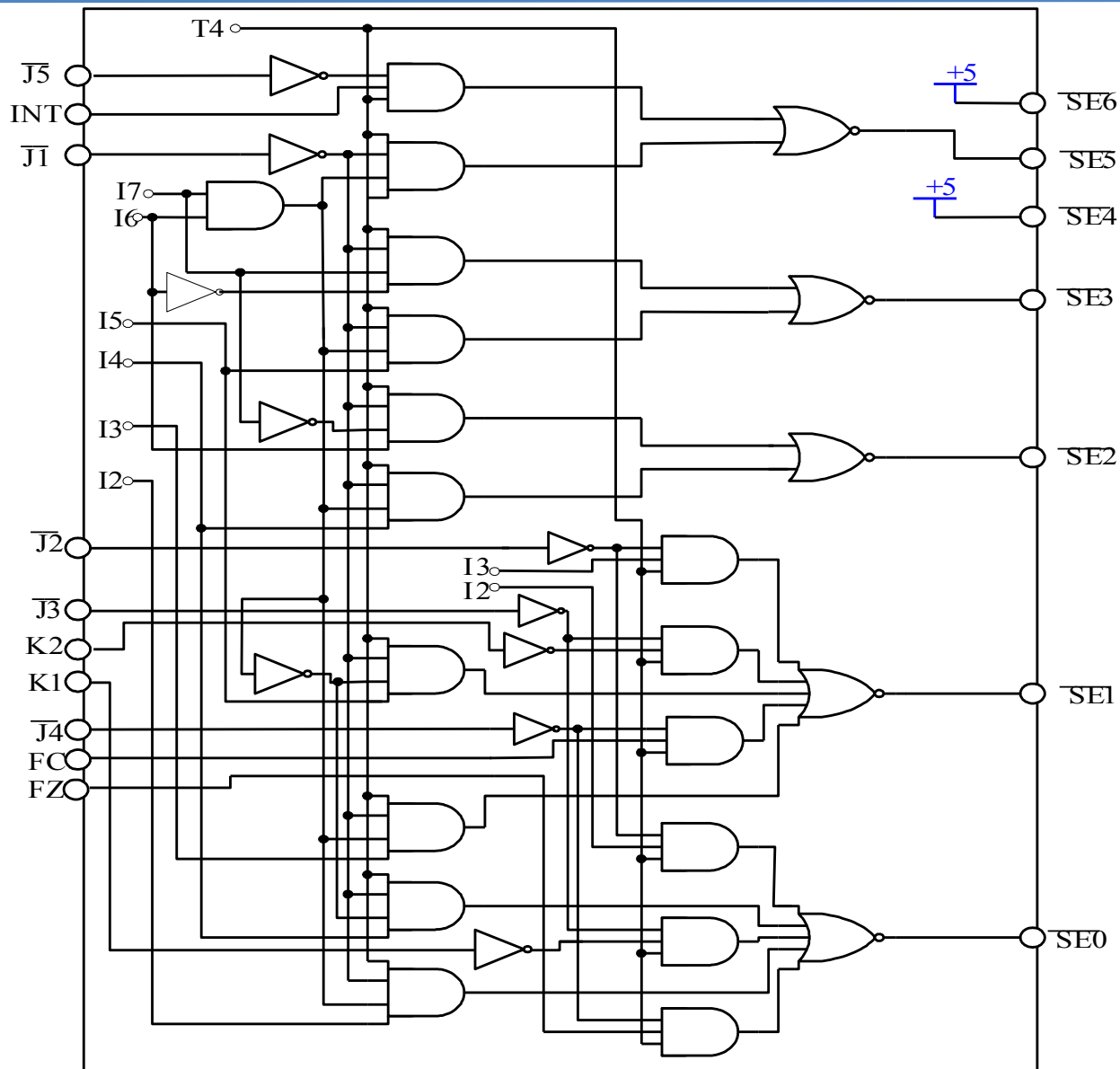
4、微程序控制器

3. 指令译码（后继微地址转移控制电路）
J1#--J5#，译码控制
4. 微指令寄存器 μIR 和微指令译码器





5、指令译码器



指令译码及后继微地
址的转移控制逻辑





5、指令译码器

符号说明：

MA_6 , MA_5 , MA_4 , MA_3 , MA_2 , MA_1 , MA_0 是地址寄存器的地址位信息, MA_6 是地址高位, MA_0 是地址低位;

$SE6 \#$, $SE5 \#$, $SE4 \#$, $SE3 \#$, $SE2 \#$, $SE1 \#$, $SE0 \#$:

微地址寄存器的地址位置位信号, 0 — 有效.

$SEi\#=0$, 则 MAi 置 1

$SEi\#=1$, 则 MAi 不变, 维持原来的值

MAi 是微地址寄存器第 i 位地址:

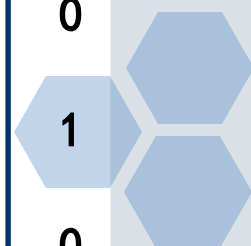




5、指令译码器

模型机指令字段与译码器输出的关系 (J1# 译码控制)： 设地址初值 = 0010000 (10h)

J1#	J2#	J3#	J4#	J5#	I ₇	I ₆	I ₅	I ₄	I ₃	I ₂	SE5#	SE3#	SE2#	SE1#	SE0#
微地址															
0	1	1	1	1	0	0	0	0	X	X	1	1	1	1	1
10H															
0	1	1	1	1	0	0	0	1	X	X	1	1	1	1	0
11H															
...											
0	1	1	1	1	0	1	1	0	X	X	1	1	0	0	1
16H															
0	1	1	1	1	0	1	1	1	X	X	1	1	0	0	0
17H															
0	1	1	1	1	1	0	0	0	X	X	1	0	1	1	1
18H															
0	1	1	1	1	1	0	0	1	X	X	1	0	1	1	0
19H															
0	1	1	1	1	1	0	1	0	X	X	1	0	1	0	1
1AH															
0	1	1	1	1	1	0	1	1	X	X	1	0	1	0	0





5、指令译码器

微地址的逻辑表达式 (J1# 译码控制) :

译码电路中: $SE6 \# = 1$, $SE4 \# = 1$; 微地址的第 MA_6 , MA_4 位

是不变的;

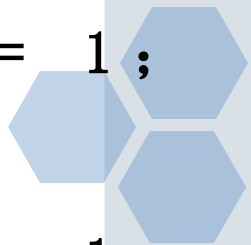
当 $I_7 I_6 \neq 11$ 时;

$SE0 \# = J1 \# + \overline{I_4}$; 当 $SE0 \# = 0$ 时, $MA_0 = I_4 = 1$;
否则 MA_0 不变;

$SE1 \# = J1 \# + \overline{I_5}$; 当 $SE1 \# = 0$ 时, $MA_1 = I_5 = 1$;
否则 MA_1 不变;

$SE2 \# = J1 \# + \overline{I_6}$; 当 $SE2 \# = 0$ 时, $MA_2 = I_6 = 1$;
否则 MA_2 不变;

$SE3 \# = J1 \# + \overline{I_7}$; 当 $SE3 \# = 0$ 时, $MA_3 = I_7 = 1$;





5、指令译码器

微地址的逻辑表达式：

译码电路中： $SE6 \# = 1$ ， $SE4 \# = 1$ ；微地址的第 MA_6 ， MA_4 位

是不变的；

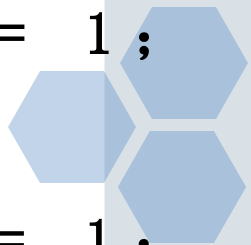
当 $I_7 I_6 = 11$ 时；

$SE0 \# = J1 \# + I_2$ ；当 $SE0 \# = 0$ 时， $MA_0 = I_2 = 1$ ；
否则 MA_0 不变；

$SE1 \# = J1 \# + I_3$ ；当 $SE1 \# = 0$ 时， $MA_1 = I_3 = 1$ ；
否则 MA_1 不变；

$SE2 \# = J1 \# + I_4$ ；当 $SE2 \# = 0$ 时， $MA_2 = I_4 = 1$ ；
否则 MA_2 不变；

$SE3 \# = J1 \# + I_5$ ；当 $SE3 \# = 0$ 时， $MA_3 = I_5 = 1$ ；





5、指令译码器

结合上述二个表达式再加上译码控制信号得：

$$SE0 \# = J1 \# \overline{+} I_2 (I_7 I_6) \overline{+} \overline{I_4} (I_7 I_6) ;$$

$$SE1 \# = J1 \# \overline{+} I_3 (I_7 I_6) \overline{+} \overline{I_5} (I_7 I_6) ;$$

$$SE2 \# = J1 \# \overline{+} I_4 (I_7 I_6) \overline{+} \overline{I_6} (I_7 I_6) ;$$

$$SE3 \# = J1 \# \overline{+} I_5 (I_7 I_6) \overline{+} \overline{I_7} (I_7 I_6) ;$$

$$SE5 \# = I_7 I_6 = 0 ; MA_5 = 1 ;$$

当 $SEi \# = 0$ 时， $MAi = 1$ ；否则 MAi 不变；

($i=0, 1, 2, 3, 5$)





5、指令译码器

模型机指令字段与译码器输出的关系（J2 译码控制）：

J1#	J2#	J3#	J4#	J5#	I ₇	I ₆	I ₅	I ₄	I ₃	I ₂	SE5	#SE3	#SE2	#SE1	#SE0
1	0	1	1	1	X	X	X	X	0	0	1	1	1	1	1
1	0	1	1	1	X	X	X	X	0	1	1	1	1	1	0
1	0	1	1	1	X	X	X	X	1	0	1	1	1	0	1
1	0	1	1	1	X	X	X	X	1	1	1	1	1	0	0

（J3 译码控制）：

J1#	J2#	J3#	J4#	J5#	KA	KB	SE5	#SE3	#SE2	#SE1	#SE0
1	1	0	1	1	0	0	1	1	1	1	1
1	1	0	1	1	0	1	1	1	1	1	0
1	1	0	1	1	1	0	1	1	1	0	1
1	1	0	1	1	1	1	1	1	1	0	0

（J4 和 J5 译码控制）：

J1#	J2#	J3#	J4#	J5#	FC	FZ	INT	SE5	#SE3	#SE2	#SE1	#SE0
1	1	1	0	1	0	0	X	1	1	1	1	1
1	1	1	0	1	0	1	X	1	1	1	1	0
1	1	1	0	1	0	0	X	1	1	1	0	1
1	1	1	0	1	0	0	X	1	1	1	0	0
1	1	1	1	0	X	X	0	1	1	1	1	1
1	1	1	1	0	X	X	1	1	1	1	1	0





5、指令译码器

微地址的逻辑表达式 (J2# 译码控制) :

$SE0 \# = J2 \# \oplus I_2$; 当 $SE0 \# = 0$ 时, $MA_0 = I_2 = 1$; 否则 MA_0 不变;

$SE1 \# = J2 \# \oplus I_3$; 当 $SE1 \# = 0$ 时, $MA_1 = I_3 = 1$; 否则 MA_1 不变;

微地址的逻辑表达式 (J3# 译码控制) :

$SE0 \# = J3 \# \oplus Ka$; 当 $SE0 \# = 0$ 时, $MA_0 = Ka = 1$; 否则 MA_0 不变;

$SE1 \# = J3 \# \oplus Kb$; 当 $SE1 \# = 0$ 时, $MA_1 = Kb = 1$; 否则 MA_1 不变;

微地址的逻辑表达式 (J4# 译码控制) :

$SE0 \# = J4 \# \oplus FC$; 当 $SE0 \# = 0$ 时, $MA_0 = FC = 1$; 否则 MA_0 不变;

$SE1 \# = J4 \# \oplus ZF$; 当 $SE1 \# = 0$ 时, $MA_1 = ZF = 1$; 否则 MA_1 不变;



5、指令译码器

结合上述二个表达式再加上译码控制信号得：

J2# 译码控制：

$$SE0 \# = J2 \# \pm I_2;$$

$$SE1 \# = J2 \# + I_3;$$

J3# 译码控制：

$$SE0 \# = J3 \# \pm Ka;$$

$$SE1 \# = J3 \# + Kb;$$

J4# 译码控制：

$$SE0 \# = J4 \# \pm FC;$$

$$SE1 \# = J4 \# + ZF;$$

J2# 译码控制：

$$SE0 \# = J5 \# + INT;$$





5、指令译码器

结合上述所有表达式再加上译码控制信号得 SE0-SE6 的完整逻辑表达式：

(J1#—J5# 为互斥信号)

$$SE0 \# = \overline{(J1\# + J2\# + J3\# + J4\# + J5\#)} + I_2(I_7 I_6) + I_4(I_7 I_6)$$

$$\begin{aligned} & * \overline{(J1\# + J2\# + J3\# + J4\# + J5\#)} + I_2 \\ & * (J1\# + J2\# + J3\# + J4\# + J5\# + Ka) \\ & * (J1\# + J2\# + J3\# + J4\# + J5\# + FC) \\ & * (J1\# + J2\# + J3\# + J4\# + J5\# + INT); \end{aligned}$$

$$SE1 \# = \overline{(J1\# + J2\# + J3\# + J4\# + J5\#)} + I_3(I_7 I_6) + I_5(I_7 I_6)$$

$$\begin{aligned} & * \overline{(J1\# + J2\# + J3\# + J4\# + J5\#)} + I_4 \\ & * (J1\# + J2\# + J3\# + J4\# + J5\# + Kb) \\ & * (J1\# + J2\# + J3\# + J4\# + J5\# + ZF) \end{aligned}$$

$$SE2 \# = (J1\# + J2\# + J3\# + J4\# + J5\# + I_4(I_7 I_6) + I_6(I_7 I_6))$$

