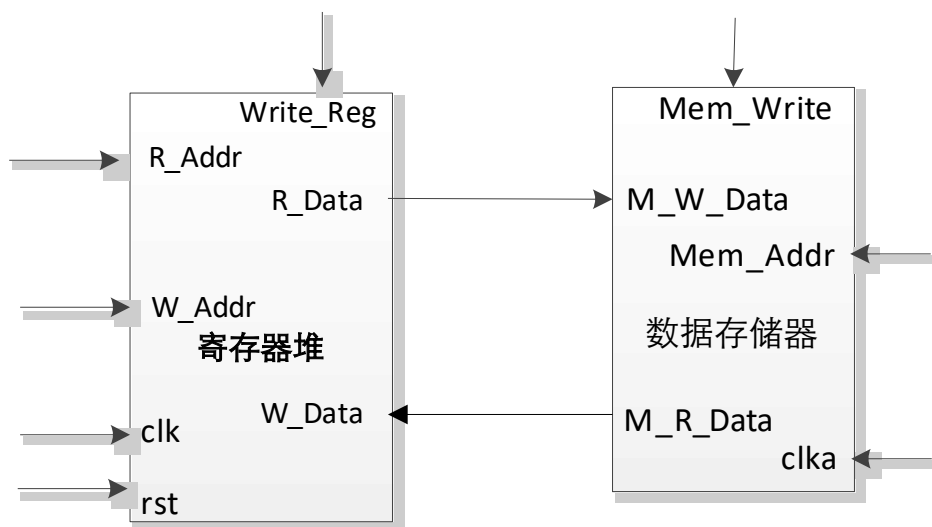


题目 12

设计一个如图所示的 4 个 32 位寄存器组成的寄存器堆，一个输入端口，一个输出端口，rst=0 复位输入锁存，输出使能，即 clk 上升沿输入，Write_Reg=0 输出，检查寄存器和存储器数据变化情况验证

(1) 编程实现基本的寄存器堆模块，并编写仿真测试程序验证；

(2) 在 ISE 中使用 Memory IP 核生成一个 64*32 的 RAM，当做数据存储器（按字节编址）；



(3) 以下两者选做一项：

① 编写一个实验验证的顶层模块，调用该寄存器堆模块和存储器模块；板卡验证

- a) 使用 2 位开关提供读写的寄存器地址；使用 2 位开关选 4 个指定地址之一作为存储器地址
- b) 1 位开关提供 Write_Reg；指定 Write_Reg=0 时执行读操作；1 位开关提供 Mem_Write 信号，Mem_Write=1 对存储器写；
- c) 2 位开关作为复用控制：若为存储器数据送寄存器，用于选择寄存器写入的 32 位数据的某个字节到 8 位 LED 灯显示；若为寄存器数据送存储器，用于选择寄存器读出的 32 位数据的某个字节到 8 位 LED 灯显示；
- d) 1 个按钮提供 clk；1 个按钮提供 rst；1 个按钮提供 clka；

RAM 地址	RAM 内容

② 编写一个顶层模块 REG_RAM,并编写仿真测试程序验证，完成

```

Mov R0, [0] //存储器第 0 单元内容送 R0
MOV R3, [4]
MOV [8], R0 //R0 数据送存储器第 8 单元
MOV [12], R3

```

测试指令及结果

日期：学号：姓名：

指令	控制信号序列	存储器内容及变化	寄存器内容及变化