



杭州电子科技大学
HANGZHOU DIANZI UNIVERSITY

实验项目



主讲教师：冯建文
fengjianwen@hdu.edu.cn

实验七 取指令与指令译码实验

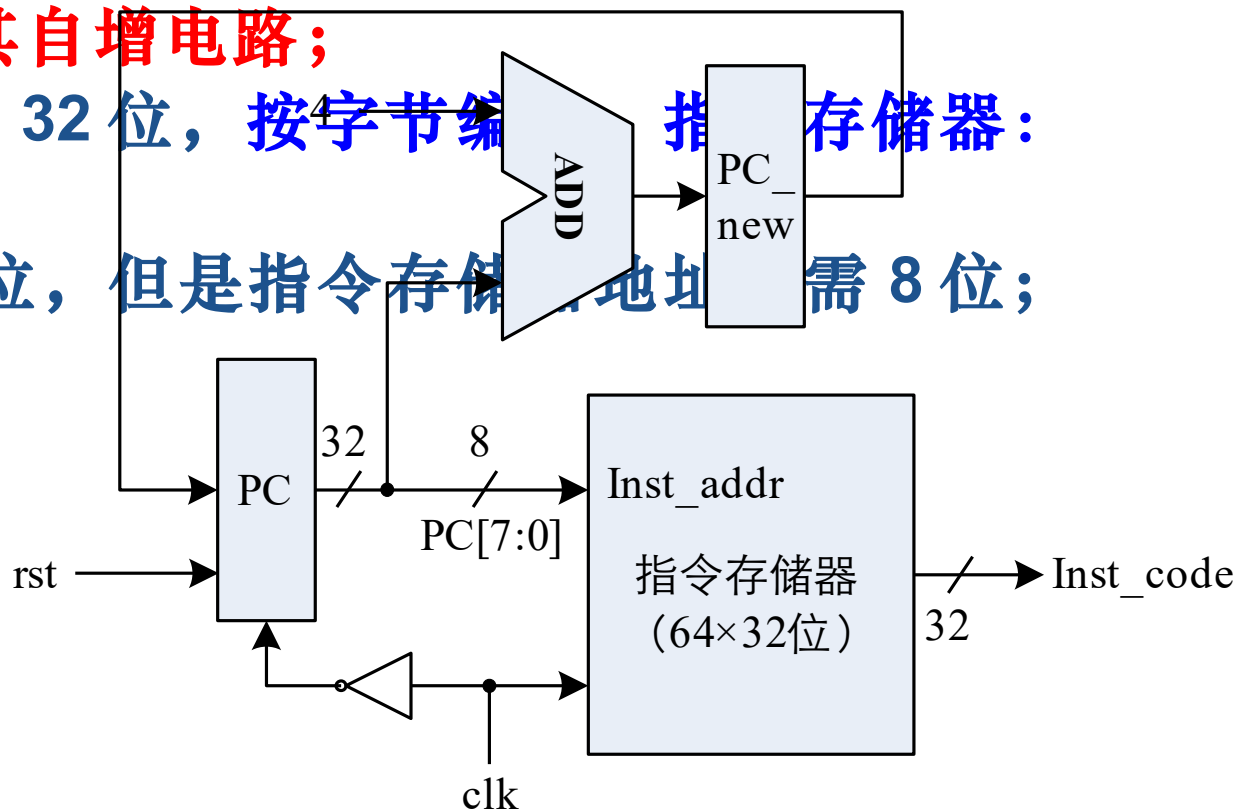
❖ 1、实验目的

- 学习**指令存储器**的设计；
- 掌握**CPU 取指令操作**与指令译码的方法和过程；

实验七 取指令与指令译码实验

❖2、实验内容与原理

- 设计一个**指令存储器**，只读，物理大小 **64×32 位**；
- 设计 **PC 及其自增电路**；
 - MIPS 地址 32 位，按字节编号，**指令存储器：256×8 位**
 - PC 是 32 位，但是指令存储器地址需 8 位；



实验七 取指令与指令译码实验

- ❖ 最终目标：设计一个单周期 MIPS CPU
- ❖ 在指令周期（即时钟周期）clk 上跳沿，执行取指令操作，在 clk 下跳沿更新 PC 值。
- ❖ 复位信号 rst：=1 时，PC 清零，即指定 MIPS CPU 从 0 号主存开始执行程序。
- ❖ 生成只读的指令存储器时，使用 Memory IP 核，同实验五，但是选择 single port ROM；

实验七 取指令与指令译码实验

❖ 3、实验要求

- 在 ISE 中使用 Memory IP 核生成一个 Inst_ROM，当做指令存储器，并关联一个实验六所生成的 *.coe 文件。
- 编程实现取指令模块，调用 Inst_ROM 指令存储器模块。
- 编写一个实验验证的顶层模块，可按照以下方法设计实验，也可以自行设计验证实验。
- 实验室任务：
 - 配置管脚；
 - 生成 *.bit 文件并下载。
 - 完成板级验证。
- 撰写实验报告。

实验七 取指令与指令译码实验

实验七信号配置表

	□ □	□ □ □ □ □ □	□ □ □ □
□ □ □ □	rst	1 □ □ □	=1 □ □ □ PC □
	clk	1 □ □ □	□ □ □ □ □ □ □ □ □ □
	□ □ □ □	2 □ □ □ □ □	□ □ □ □ □ □ □ □ □ □
□ □ □ □	LED[7:0]	8 □ LED □	□ □ □ □ □ □ □ □ □ □

实验七 取指令与指令译码实验

❖ 4、实验步骤


- 在 Xilinx ISE 中创建工程，编源码，然后编译、综合
- 编写激励代码，观察仿真波形，直至验证正确
- **实验准备；**
- 在 PC 机上打开工程文件，进行**管脚配置**。
- **生成编程文件 *.bit ，下载到板卡中。**
- **实验：**
 - 按动 rst 按钮使 PC 清零
 - 按动 clk 按钮则读取指令；
 - 拨动 2 位逻辑开关选择指令字节，并记录

实验七 取指令与指令译码实验

❖ 5、思考与探索：必做（1）和（2）

- （1）读取指令存储器的前 16 条指令代码记录到表 6.15 中，分析取出的指令代码是否和指令存储器关联文件中的指令码一致？如果不一致，请分析原因。
- （2）在复位后，第一次按动 clk 按钮，你的程序读出的指令是哪个单元的？0 号单元还是 4 号单元的指令？分析为什么？如果要求在复位后的第一个 clk 来临时，读出的是 0 号单元的指令，你实现了吗？如果没有实现，尝试修改程序实现。
- （3）说说你在实验中碰到了哪些问题，你是如何解决的？





The End!