

# 实验项目



主讲教师: 章复嘉

## ❖ 1、实验目的

- 学习多功能 ALU 的工作原理,掌握运算器的设计 方法
- 掌握运用 Verilog HDL 语言进行行为描述与建模 的技巧和方法

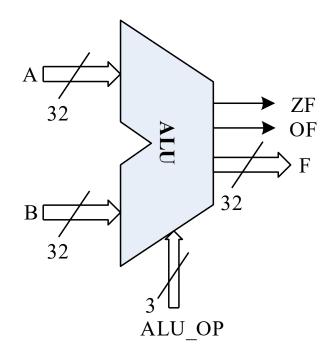
## ❖2、实验内容与原理

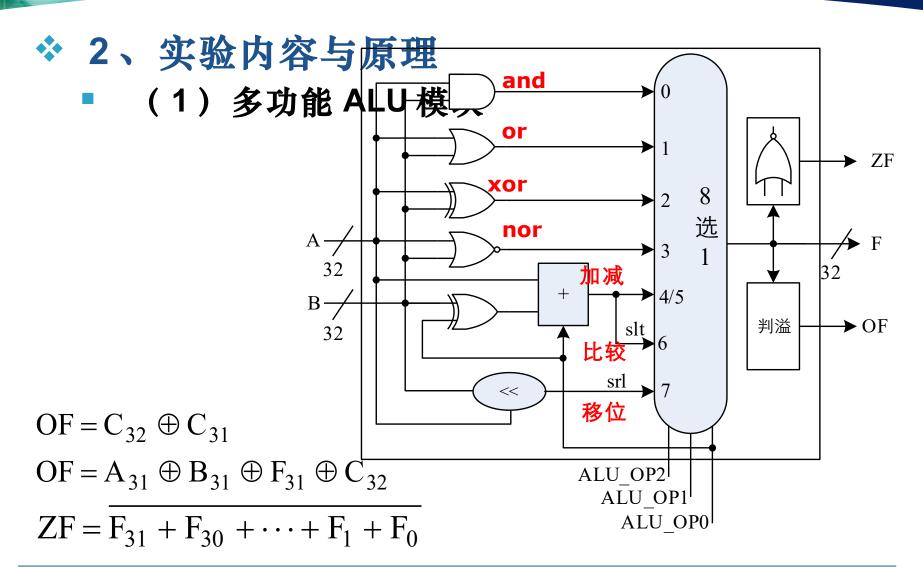
- (1)要求设计一个具有8种运算功能的32位 ALU,并能够产生运算结果的标志:
  - 结果为零标志 ZF
  - 溢出标志 OF
- (2)编写顶层模块:用于验证模块的正确性;

- \* 2、实验内容与原理
  - (1) 多功能 ALU 模块 ALU 功能表
- ALU 通过 3 根 控制线 ALU\_ OP[2:0] 来选 择其 8 种运算 功能

ALU_OP[2: 0]	ALU	操作说明
000	and	逻辑与操作
001	or	逻辑或操作
010	xor	逻辑异或操作
011	nor	逻辑或非操作
100	add	算术加操作
101	sub	算术减操作
110	slt	若 A < B , 则输出 1 , 否则输出 0
111	sll	B逻辑左移 A 所指 定的位数

- ❖ 2、实验内容与原理
  - (1) 多功能 ALU 模块
  - 8 种运算功能由多个 部件并行实现,运算 结果则经过一个八选 一多路数据选择器由 3根控制线 ALU\_OP[2:0] 选通输 出。





## \*2、实验内容与原理

- (2) 顶层验证模块
  - 目的: 使用 N3 板卡上的设备,来验证设计是否正确
  - ■问题:对于32位运算,输入数据为2个32位数据A和B,输出结果F也为32位数据;由于实验仪上只有8个逻辑开关和8个LED灯,无法做到将每个信号都对应配置到实验仪的某个输入输出设备引脚上。
  - ■解决办法:需要采用新的方法完成实验室的板级验证任务。

## \*2、实验内容与原理

- ■(2)顶层验证模块
  - ALU\_OP[2:0] 输入端口:可以直接经由顶层测试模块配置到 实验板卡的 3 位逻辑开关上,以便手动控制。
  - 32 位输入数据 A 和 B 输入端口: 可以选择几组有代表性的指 定数据来验证,然后由实验板卡的开关来选择。如果使用3 个逻辑开关来做选择,则可指定8组规定的输入数据查看程 序
  - 32 位输出数据:由于只有 8 位的 LED 灯输出显示,则可以将 32 位数据分为 4 个字节,由 2 位开关来选择显示哪个字节。 查看程序

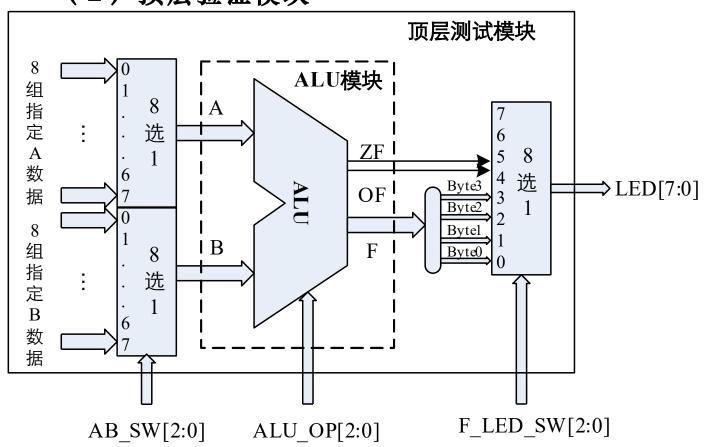
```
reg [31:0] A,B;
wire [2:0] AB_SW;
always @(*)
begin
```

配置到 3 位开 关

```
配置到 2 位开
                  关和一个按钮
wire [31:0] F;
                                  *2 位开关:
                                  F_LED_SW[1:0]
wire ZF,OF;
wire [2:0] F_LED_SW;
                                  *一个按钮:
                                  F_LED SW[2]
    always @(*)
    begin
      case (F_LED_SW)
         3'b000: LED = F[7:0];
         3'b001: LED = F[15:8];
         3'b010:
                    LED = F[23:16];
                    LED = F[31:24];
         3'b011:
         default: begin
                    LED[7] = ZF; LED[0] = OF; LED[6:1] = 6'b0;
                        end
      endcase
    end
```

#### \*2、实验内容与原理

■(2) 顶层验证模块



ALU 模块 的输入输 出端口中 ,只有输 入端口 ALU OP 2:0] 信号 在顶层测 试模块的 端口中被 引用了, 其他均在 顶层模块 内部被处 理了。

## ❖ 3、实验要求

- 使用行为描述方式 (case 语句) ,编程实现多功能 ALU 模块,供后续 CPU 的设计使用。
- 编写验证模块验证 ALU 模块功能正确性(指定的测试数据要有代表性)
- 课前任务:编程、仿真、验证,确保逻辑正确性;
- 实验室任务:
  - 配置管脚:见下表。
  - 生成 \*.bit 文件, 下载到 Nexys3 实验板的 FPG A 中。
  - 完成板级验证。

## \*实验三信号配置表

	<b>ALU_OP[2:0]</b>	3 🗆 🗆 🗆 🗆	
	AB_SW [2:0]	3	000080000
	F_LED_SW[2:0]	2	
	LED[7:0]	8 □ LED □	OF OF

## \* 4、实验步骤

- 使用 if 语句或 case 语句进行行为描述编程、仿真 ;
- 启动计算机,拷贝工程文件到硬盘上;
- 实验准备:
  - 设置 N3 板卡电源开关跳线 J1,选择从 USB 取电;
  - 用 USB 电缆连接 PC 机和 N3 板卡;
  - 开 N3 实验板的电源开关;
- 在 PC 机上打开工程文件,进行管脚配置。
- 生成编程文件 \*.bit , 下载到板卡中。
- 实验。

## ❖ 5、思考与探索

- (1)记录实验结果到表中,分析结果是否符合 预期;如果不符合,请分析原因。
- (2)研究 MIPS 的核心指令集,结合本实验所实现的 ALU,分析该 ALU 能否实现 MIPS 核心指令集的所有指令?如果不能,它还需要哪些运算功能?
- (3)从你的实验结果中能否对以下问题得出结论: slt操作中"A < B",是对有符号数的比较还是无符号数的比较?如果不能,请考虑对 A=3 2'b0、B=32'bFFFF\_FFF 做 slt操作实验,得出该问题的结论。</li>

## ❖5、思考与探索

- (4) 标志寄存器除了本实验中用到的 ZF 和 OF 之 外,还有以下几种,考虑如何编程产生它们:
  - SF:符号标志, SF=F[31]。
  - PF: 奇偶标志,运算结果中有偶数个"1",则 PF=1;有奇数个"1",则 PF=0。
  - CF: 进位/借位标志,它对无符号数运算有效。
    - 当进行加法运算时, C<sub>32</sub>=1 ,则 CF=1 ; C<sub>32</sub>=0 ,则 C F=0:
    - 当进行减法运算时, C<sub>32</sub>=1 ,则 CF=0; C<sub>32</sub>=0 ,则 C F=1 ,

16

## ❖ 5、思考与探索

- (5)实验中的 ALU 实现了逻辑左移操作 sll, 考虑逻辑右移和算术右移操作如何实现?考虑为 何 MIPS 指令系统中没有算术左移指令?
- (6) 谈谈你在实验中碰到了哪些问题?又是如何解决的?





# The Endi