计算机组成原理与系统结构









第2章 计算机硬件基础

- 2.1 半导体器件的开关特 性
- 2. 2
- 基本逻辑运算和基本门电路
- 2.3 组合逻辑电路实例
- 2.4 时序逻辑电路
- 2.5 计算机芯片的制造过程
 - 本章小结



2.2 基本逻辑运算和基本门电



逻辑变量和逻辑表达式



逻辑门



逻辑代数的基本定律



逻辑函数的化简





一、逻辑变量和逻辑表达式

- 逻辑常量:表示两个对立的逻辑状态,即逻辑 "真" (true)或者逻辑"假" (false),用 0和1表示。
- ❖逻辑变量:指反映事物逻辑关系的变量,逻辑变量一般用字母、数字及其组合来表示,其取值只有两个,即0和1。
 - 在"正逻辑"的数字电路设计中,用低电平信号(如 0. 5V)表示逻辑 0;用高电平信号(如 3V)表示逻辑 1。
- ❖ 对于逻辑问题的讨论,需要有条件和结果,表示 条件的逻辑变量就是输入变量,表示结果的逻辑 变量就是输出变量,而描述输入、输出变量之间 逻辑关系的表达式就称为逻辑函数或逻辑表达式。



一、逻辑变量和逻辑表达式

- ❖逻辑运算:对于逻辑常量和变量的操作,有与 、或、非三种基本逻辑运算。
- ❖逻辑门(logic gates):对逻辑常量和变量 完成基本的逻辑运算的电路。
- ❖逻辑函数:用于表达逻辑变量之间关系的代数式,使用与、或、非3种基本逻辑运算,可以构造出任何逻辑函数。
- ❖逻辑代数:逻辑代数是研究逻辑函数运算和化 简的一种数学系统,也是用来描述、分析、简 化数字电路的数学工具。



一、逻辑变量和逻辑表达式

- ☆ 在数字电路中,表示逻辑变量之间的逻辑关系的方法一般有3种:逻辑代数式、真值表、电路图
- ❖真值表:将所有输入变量的所有可能的取值组合 ,及其在此情况下输出变量应有的取值罗列出来 ,所形成的一张表。它最全面、最直观地表达了 逻辑关系。





二、逻辑门

- ❖ 现代的逻辑门电路,一般将所有器件及连接导线制作在同一块半导体基片上,构成集成逻辑门电路。
- 逻辑门电路其他相关:
 - 3 其他类型的TTL门电路
 - 4 基本逻辑门





1、双极型逻辑门

- ❖ 以二极管、三极管作为开关元件,电流 通过 PN 结流动。
- * 可分为:
 - * 二极管一晶体三极管逻辑(DTL)
 - * 晶体三极管-晶体三极管逻辑 (TTL)
 - * 射极耦合逻辑(ECL)
 - * 集成注入逻辑(I²L)





2、单极型逻辑门

- ❖ 以 MOS 管作为开关元件, 电流通过导电沟道流动。
- 优点:制造工艺简单、功耗小、输入阻抗高、 集成度高及无电荷存储效应
- ❖ 缺点:速度稍慢。
- * 单极型逻辑门又可分为:
 - * P沟道 MOS (PMOS) 逻辑门
 - * N沟道 MOS (NMOS) 逻辑门
 - * 互补 MOS (CMOS) 逻辑门

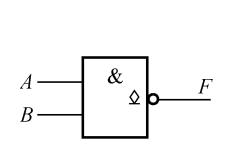




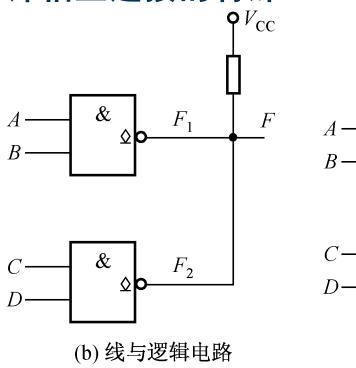
3、其他类型的 TTL 门电路

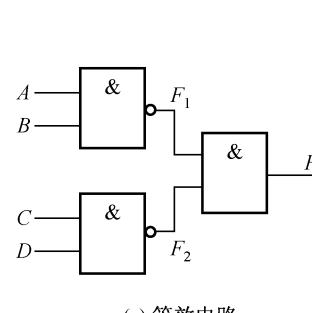
(1)集电极开路与非门(OC门)

❖一种输出端允许相互连接的特殊 TTL 门电路



(a) OC门符号





(c) 等效电路

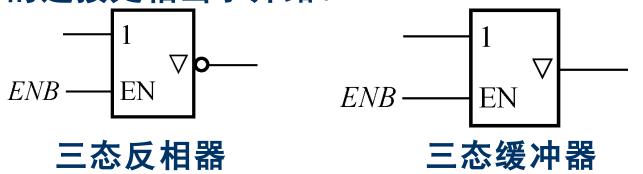
$$\mathbf{F} = \mathbf{F}_1 \cdot \mathbf{F}_2 = \mathbf{AB} \cdot \mathbf{CD} = \mathbf{AB} + \mathbf{CD}$$



3、其他类型的 TTL 门电路

(2)三态门

❖一般 TTL 门有两种状态,即输出为"0"或 "1",且这两种状态都是低阻输出。三态 门除了这两状态外,还具有高阻输出的第三 态即禁止态,此时三态门输出端与其他电路 的连接处相当于开路。

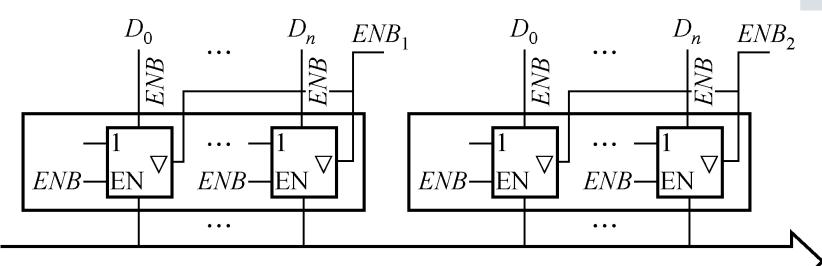




3、其他类型的 TTL 门电路

(2)三态门

❖用于将多个部件连接到总线上:总线的互斥性



数据总线

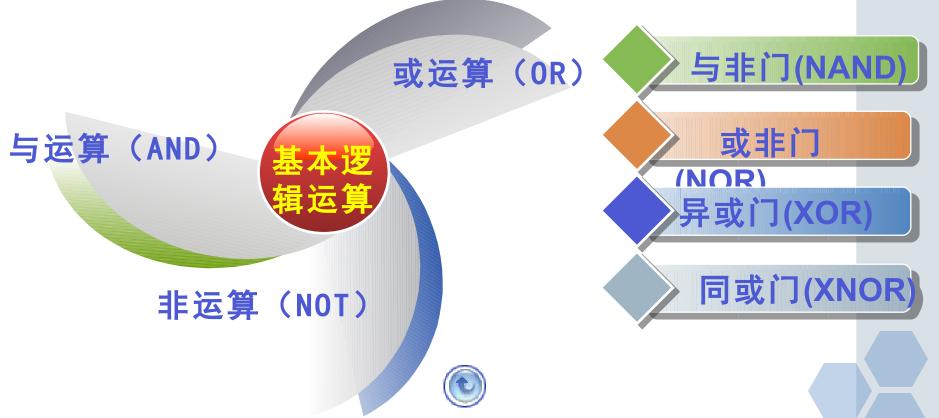
三态门与数据总线连接





4、基本逻辑门

- ❖ 表示逻辑门的方式有三种: 电路图形符号、 代数函数、真值表
- ❖ 所有逻辑运算都是按位操作的。





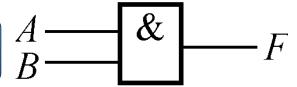
与运算 (AND)

逻辑表达式

$$F = AB = A \cdot B$$

运算规则

电路符号



有0就出0

输入变量

真值表

A	В	F /
0	0	0
0	1	0
1	0	0
1	1	1

输出变量





或运算(OR)

逻辑表达式

$$F = A + B$$

电路符号

$$A \longrightarrow B$$
 $\geqslant 1$ $\longrightarrow F$

真值表

A	В	F
0	0	0
0	1	1
1	0	1
1	1	1

运算规则

有 1 就出 1



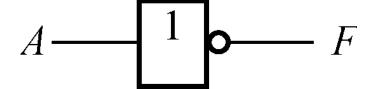


非运算(NOT)

逻辑表达式

$$F = A$$

电路符号



真值表

A	F
0	1
1	0

运算规则

取反





与非门(NAND)

$$F = AB = A \cdot B$$

电路符号

$$A = \mathbb{Z}$$
 $\bullet = F$

真值表

Α	В	Æ
0	0	1
0	1	1
1	0	1
1	1	0

运算规则

有0就出1





或非门(NOR)

$$F = A + B$$

电路符号

$$A \longrightarrow B$$

真值表

Α	В	H
0	0	1
0	1	0
1	0	0
1	1	0

运算规则

有 1 就出 0





异或门(XOR)

逻辑表达式

$$F = A \oplus B = A B + A B$$

电路符号

$$A = 1$$
 $B = 1$
 F

真值表

Α	В	F
0	0	1
0	1	0
1	0	0
1	1	0

运算规则

相异得1





同或门(XNOR)

逻辑表达式

$$F = A \odot B = AB + AB$$

电路符号

$$A = 1$$
 $\triangleright F$

真值表

Α	В	Æ
0	0	1
0	1	0
1	0	0
1	1	1

运算规则

相同得1





三、逻辑代数的基本定律

- (1)交换律 A+B=B+A $A\cdot B=B\cdot A$
- (2) 结合律 A+(B+C)=(A+B)+C A·(B·C)=(A·B)·C
- (3)分配律 A+B·C = (A+B)·(A+C) (*) A·(B+C) = A·B + A·C
- (4) 吸收律 A+A·B = A A·(A + B) = A
- (5) 补吸收律 A+Ā·B=A+B A·(Ā+B) = A·B



三、逻辑代数的基本定律

(7)包含律

$$A \cdot B + \overline{A} \cdot C + B \cdot C = A \cdot B + \overline{A} \cdot C$$
 (*)
 $(A + B) \cdot (\overline{A} + C) \cdot (B + C) = (A + B) \cdot (\overline{A} + C)$

(*)(8)重叠律

$$A + A = A$$
 $A \cdot A = A$

(9) 互补律

$$A + A = 1$$

(10 分
$$\bar{0}$$
 1 律 0 + A = A 1 + A = 1 1 · A = A 0 · A = 0





- * 在设计逻辑电路时,每个逻辑表达式是和一个逻辑电路相对应,因此必须将逻辑表达式进行化简,以减少实现它的电路所用元器件。
- ❖逻辑函数化简有两种方法:代数化简法和卡诺 图化简法。
- ❖ 代数化简法:直接利用逻辑代数的基本公式和规则进行化简,要求熟练地掌握逻辑函数的公式,并经过多次训练才能进行快速化简。



- *并项法(互补律)
- *吸收法(吸收律)
- *消去法(补吸收律)
- *取消法(包含律)
- ❖配项法(互补律加项)



- ❖【例1】F=ABC+ABC=AB (分配律、互补律)
- ❖ 【例 2 】 F = B + A B D = B (交換律、吸收律)
- ❖【例3】F = ABC + ABC + A C = AB(C + C) + AC (分配律) = AB + AC (互补律)
- ❖【例4】F=AB+AC+BC=AB+AC (包含 律)
- ❖【例 5】 F = AD + AD + AB + AC + BD + ACEF + BEF + DEFG
 = A + C + BD + BEF + DEFG
 = A + C + BD + BEF + DEF + DEFG(包含律)
 - = A + C + BD + BEF



- * 代数化简法化简时要注意以下几点:
 - ① 尽可能先使用并项法、吸收法、消去法 、取消法等简单方法进行化简,当这些 方法不凑效时,再考虑使用配项法。
 - ② 如果原始函数不是"与或"式,需先将 其转换成"与或"式,然后再化简。
 - ③ 化简后得到的最简表达式不一定是唯一的,但它们中的"与"项个数及"与"项中的因子数都应该是最少的。





The Engl