



杭州电子科技大学
HANGZHOU DIANZI UNIVERSITY

实验项目

A composite image showing a computer keyboard and mouse in a blue and green color scheme, overlaid with binary code (0s and 1s) and a faint grid pattern.

主讲教师：章复嘉

实验二 超前进位加法器设计

❖ 1、实验目的

- 掌握运用 Verilog HDL 语言进行数据流描述与建模的技巧和方法；
- 掌握模块调用与实例引用的方法；
- 掌握超前进位加法器的原理与设计方法。

实验二 超前进位加法器设计

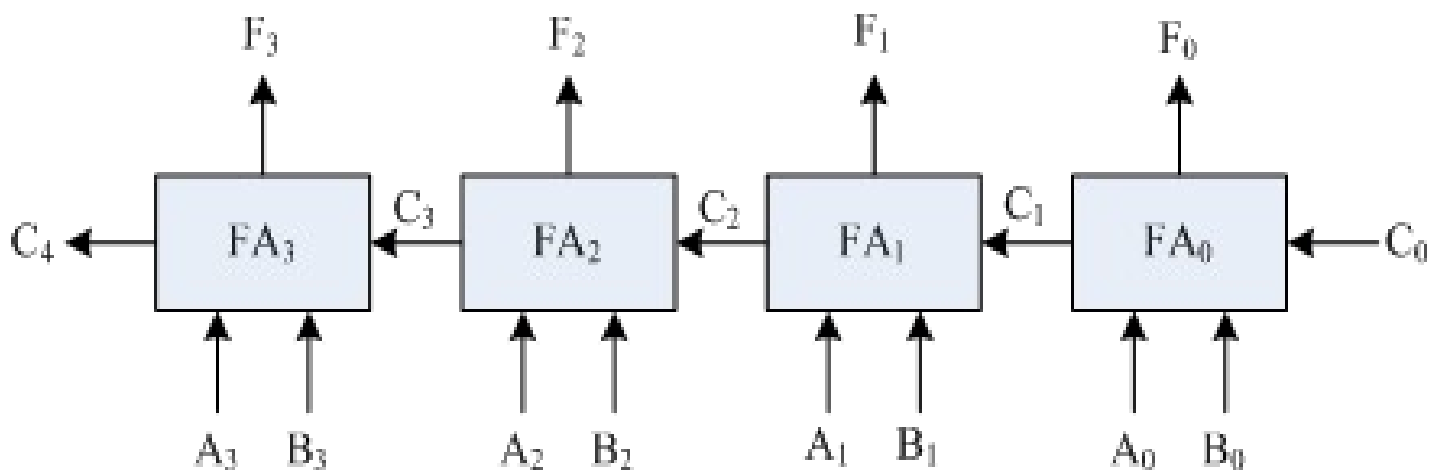
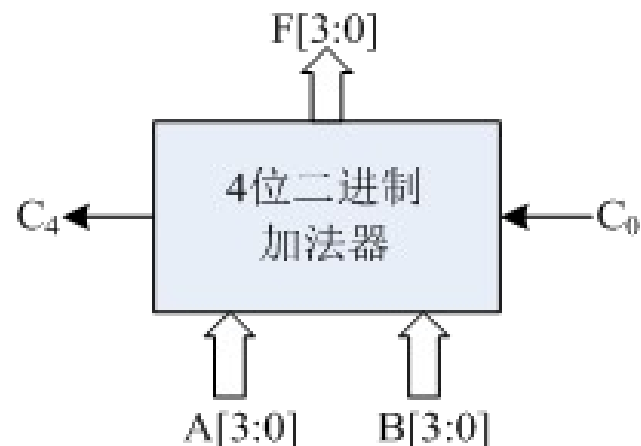
❖ 2、实验内容与原理

- 要求**基于实验一的 FA 模块**，设计一个 4 位的二进制加法器，**内部为超前进位逻辑**。

实验二 超前进位加法器设计

❖ 2、实验内容与原理

■ 行波进位加法器



实验二 超前进位加法器设计

❖ 2、实验内容与原理

- **超前进位加法器**：引入了进位产生函数 G_i 和进位传递函数 P_i

$$G_i = A_i B_i$$

$$P_i = A_i + B_i$$

$$C_{i+1} = G_i + P_i C_i$$

$$C_1 = G_0 + P_0 C_0$$

$$C_2 = G_1 + P_1 C_1 = G_1 + P_1 (G_0 + P_0 C_0) = G_1 + P_1 G_0 + P_1 P_0 C_0$$

$$C_3 = G_2 + P_2 C_2 = G_2 + P_2 (G_1 + P_1 G_0 + P_1 P_0 C_0)$$

$$= G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0$$

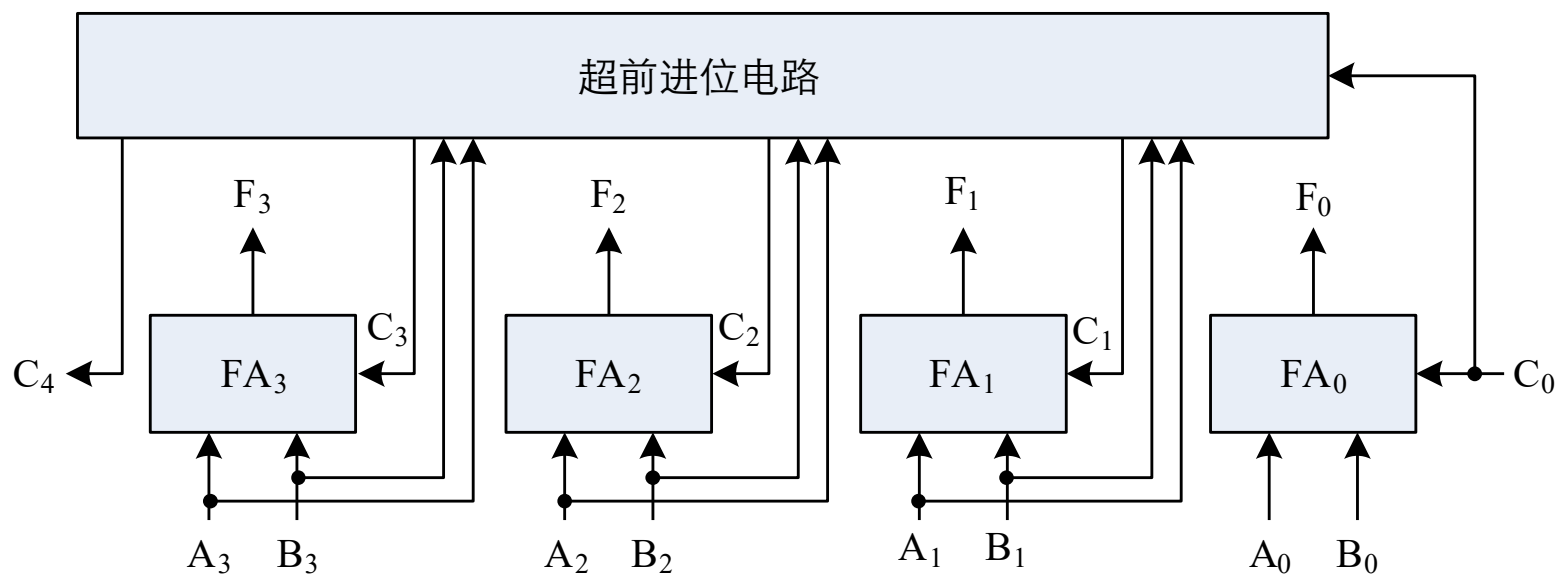
$$C_4 = G_3 + P_3 C_3 = G_3 + P_3 (G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0)$$

$$= G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 + P_3 P_2 P_1 P_0 C_0$$

实验二 超前进位加法器设计

❖ 2、实验内容与原理

■ 4 位二进制超前进位加法器



实验二 超前进位加法器设计

❖ 2、实验内容与原理

- 超前进位加法器的 Verilog 实现
 - 基于实验一已经实现的 FA 模块，在顶层模块调用 4 个 FA 模块实例
 - 4 个 FA 实例的低位进位 C_i ：则可采用数据流描述方式根据逻辑表达式产生。
 - 模块调用时，要注意：输入输出信号的传递方法和信号类型。

实验二 超前进位加法器设计

❖ 3、实验要求

- 使用**数据流描述**来实现 4 位超前进位的二进制加法器；
- **课前任务**：编程、仿真、验证，确保逻辑正确性；
- **实验室任务**：
 - 配置管脚：见配置表。
 - 生成 *.bit 文件，下载到 FPGA 中。
 - 完成板级验证。
- **撰写实验报告**。

实验二 超前进位加法器设计

❖ 实验二信号配置表

	信号	配置设备管脚
输入 信号	A[3:0]	4 <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/>
	B[3:0]	4 <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/>
	C ₀	<input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> 1 <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> 0 <input type="checkbox"/>
输出 信号	F[3:0]	4 <input type="checkbox"/> LED <input type="checkbox"/>
	C ₄	1 <input type="checkbox"/> LED <input type="checkbox"/>

实验二 超前进位加法器设计

❖ 4、实验步骤


- 在 Xilinx ISE 中创建工程，编源码，然后编译、综合
- 编写激励代码，观察仿真波形，直至验证正确
- **实验准备：**
 - 设置 N3 板卡电源开关跳线 J1，选择从 USB 取电；
 - 用 USB 电缆连接 PC 机和 N3 板卡；
 - 开 N3 实验板的电源开关；
- 在 PC 机上打开工程文件，进行**管脚配置**。
- **生成编程文件 *.bit，下载到板卡中。**
- **实验。**

实验二 超前进位加法器设计

❖5、思考与探索

- (1) 观察综合得到的电路图，分析它和你想要设计的电路有何不同。
- (2) 尝试编程实现采用超前进位的 8 位二进制加法器模块。
- (3) 对于位数较长的超前进位加法器，各位的进位逻辑表达式将非常可观，这时，通常采用二级逻辑方法实现，查找有关资料，尝试编程实现 16 位的二级逻辑的超前进位加法器。。
- (4) 谈谈你在实验中碰到了哪些问题？又是如何解决的？





The End!