

# 计算机组成原理与系统结构

## 第七章 控制器

<http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/>





# 第七章 控制器

7.1

行

控制器的组成及指令的执

7.2

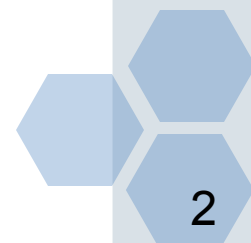
硬布线控制器

7.3

微程序控制器

本章小结

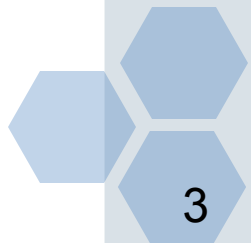
**BACK**





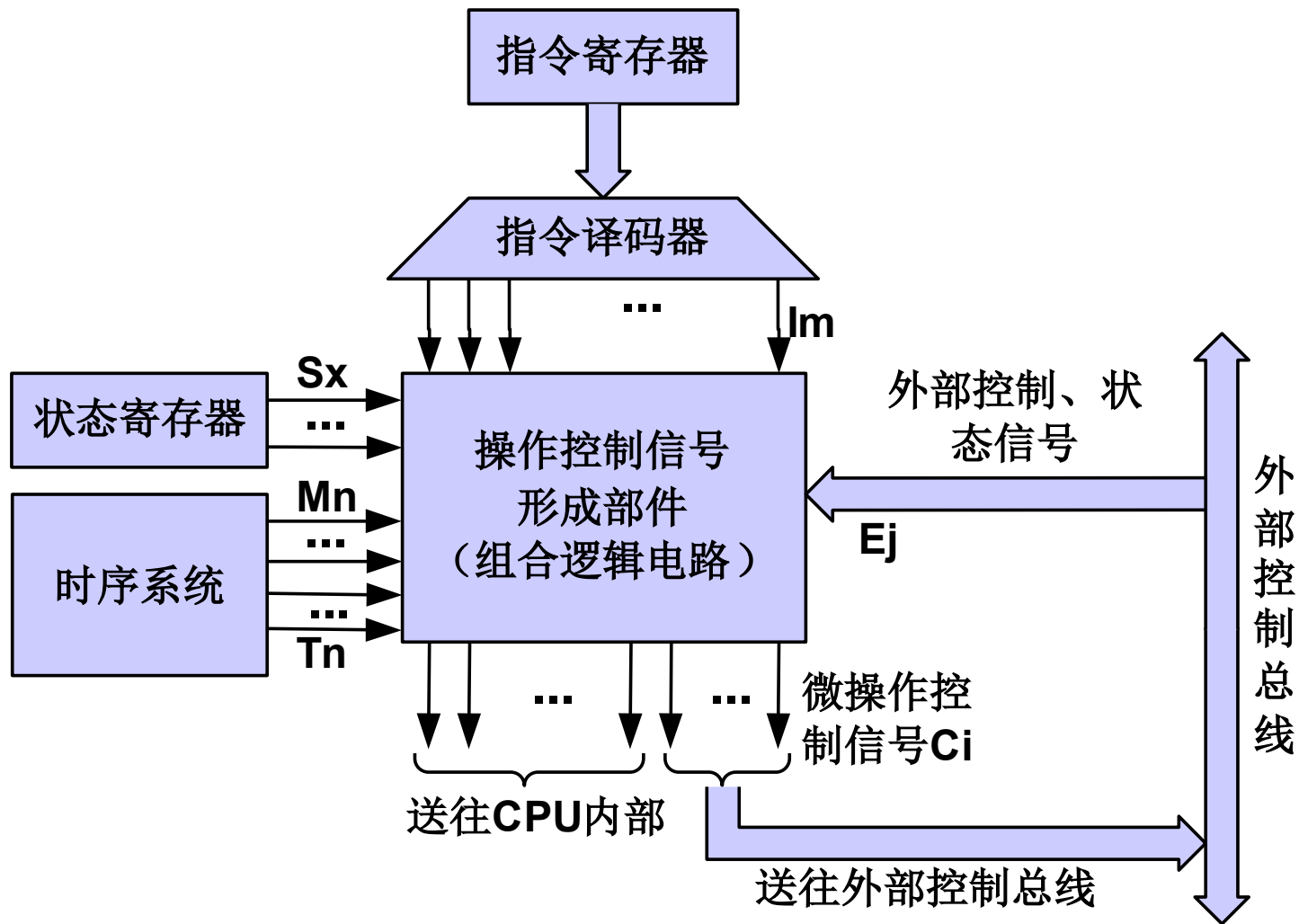
## 7.2 硬布线控制器

- ❖ 定义：控制器的操作控制信号形成部件是由复杂的组合逻辑门电路和一些触发器构成，因此又称为**组合逻辑控制器**，或**常规逻辑控制器**。
- ❖ 基本原理：根据**指令的功能**、**当前的时序**及**外部和内部的状态情况**，按时间的顺序发送一系列微操作控制信号。
- ❖ 特点：速度快，设计较为繁琐、不规整，修改、扩充较难。





## 7.2 硬布线控制器





## 7.2 硬布线控制器

一

控制器的设计方法

二

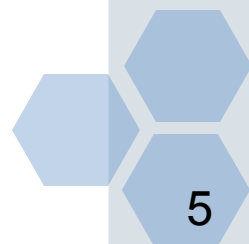
硬布线控制器的结构与原理

三

硬布线控制器的时序系统

四

硬布线控制器设计举  
例

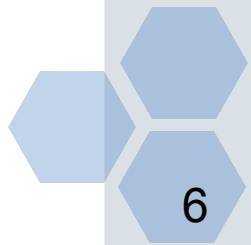




# 一、控制器的设计方法

## 1、硬布线控制器的 CPU 设计步骤：

- ① **确定指令系统**，包括每条指令的格式、功能和寻址方式， 分配操作码。
- ② 围绕着指令系统的实现， **确定 CPU 的内部结构**，包括运算器的功能和组成，控制器的组成及它们的连接方式和数据通路，时序系统的构成。
- ③ **分析每条指令的执行过程**，按机器周期顺序，写出所必需发送的微操作控制信号序列。
- ④ **综合每个微操作控制信号的逻辑函数**，化简和优化。
- ⑤ **用逻辑电路实现。**

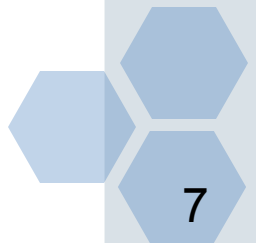




# 一、控制器的设计方法

## 2、微程序控制器的 CPU 设计步骤：

- ① **确定指令系统**，包括每条指令的格式、功能和寻址方式，分配操作码。
- ② 围绕着指令系统的实现，**确定 CPU 的内部结构**，包括运算器的功能和组成，**微程序控制器的结构**、组成及各部件的连接方式和数据通路，时序系统的构成。
- ③ 在以上基础上，**分析每条指令的执行过程**，画出指令系统的**微程序流程图**。

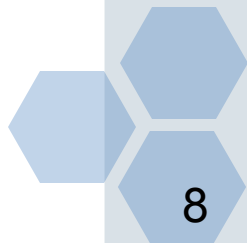




# 一、控制器的设计方法

## 2、微程序控制器的 CPU 的设计步骤：

- ④ 根据 CPU 的结构，**写出每条微指令所发送的微操作控制信号序列。**
- ⑤ 结合微程序控制器的结构、微操作控制信号序列和控制存储器容量，**设计微指令格式。**
- ⑥ **分配微程序流程图中各微指令的微地址，并编写微指令代码。**
- ⑦ 将所有的**微指令代码装入控制存储器的相应单元。**





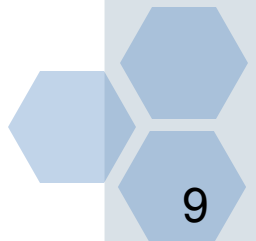


# 一、控制器的设计方法

## 3、需要注意两点：

- ① 在一个 CPU 中，既可以使用硬布线控制器，也可以同时使用微程序控制器
- ② 在上述设计步骤中，不是单向线性的过程，而可能会交错进行

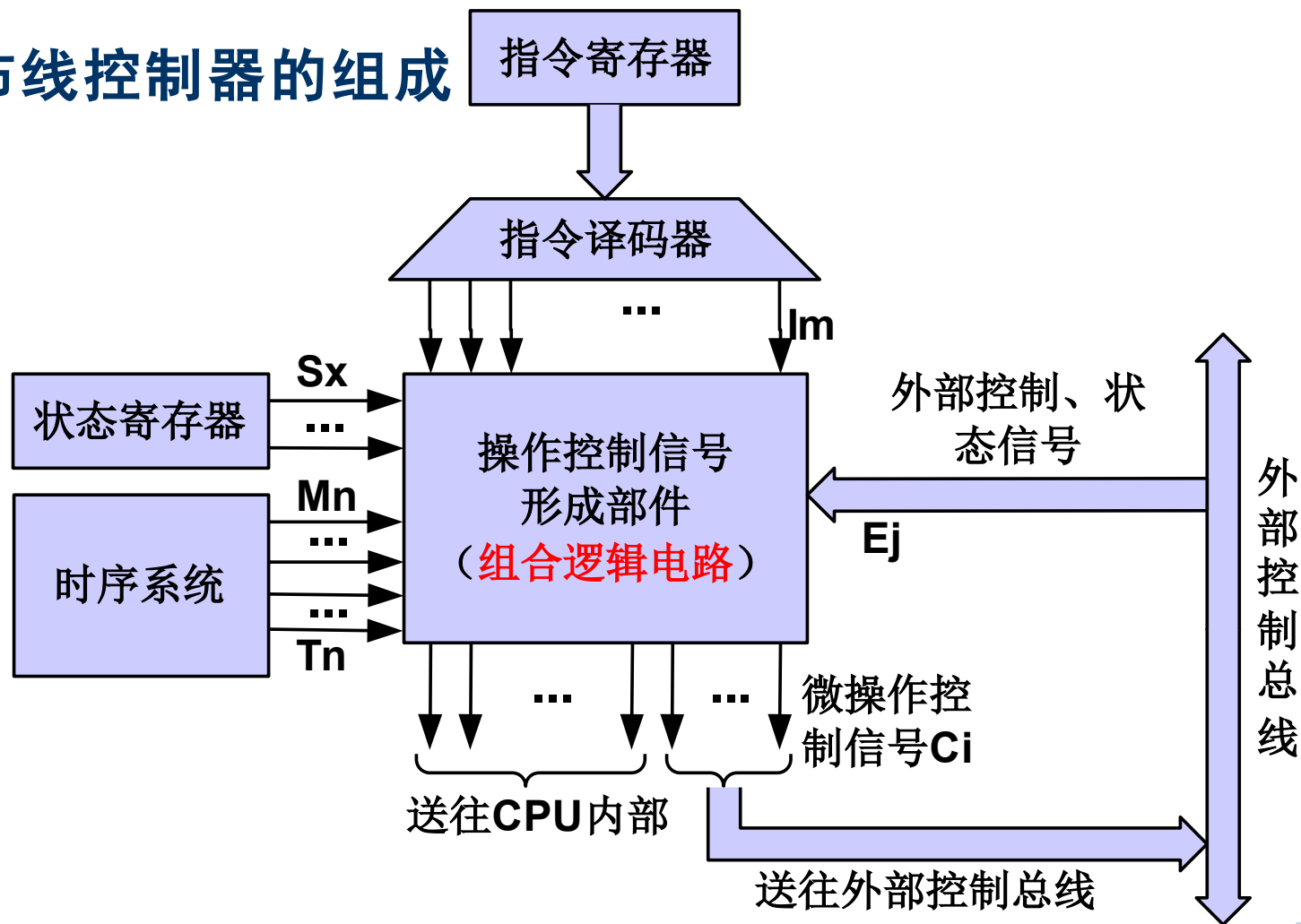
指令系统是软硬件的交接面，它既是硬件设计者的设计依据和设计目标，也是软件设计者控制计算机的惟一依据。





## 二、硬布线控制器的结构与原理

### 硬布线控制器的组成





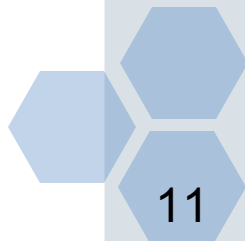
## 二、硬布线控制器的结构与原理

### ❖ 组合逻辑电路的输入：

- ① 指令译码器译码产生的指令信息  $I_m$
- ② 时序系统产生的机器周期信号  $M_n$  和节拍信号  $T_n$
- ③ 状态寄存器的状态信号  $S_x$
- ④ 外部控制、状态信号  $E_j$

### ❖ 输出：微操作控制信号 $C_i$

- 一部分为 CPU 外部控制信号：构成控制总线
- 另一部分为 CPU 内部的微操作控制信号。





## 二、硬布线控制器的结构与原理

- ❖ 从逻辑函数的角度来看，微操作控制信号  $C_i$  是 4 种输入信号的函数：

$$C_i = f_i (I_m, M_n, T_n, S_x, E_j)$$

- ❖ 设计硬布线控制器的过程，也就是求出每个微操作控制信号  $C_i$  的逻辑函数  $f_i$  的过程。

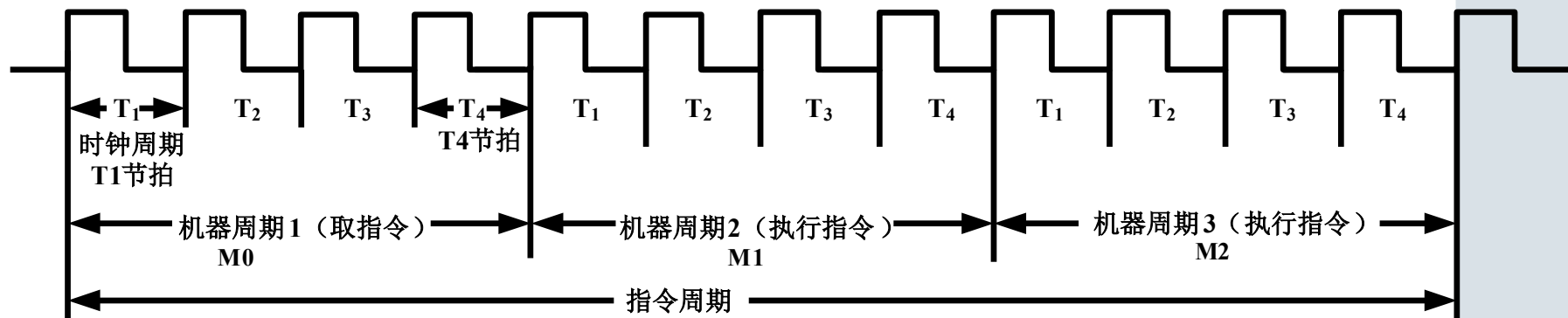




## 三、硬布线控制器的时序系统

❖ 一般具有两级时序信号：

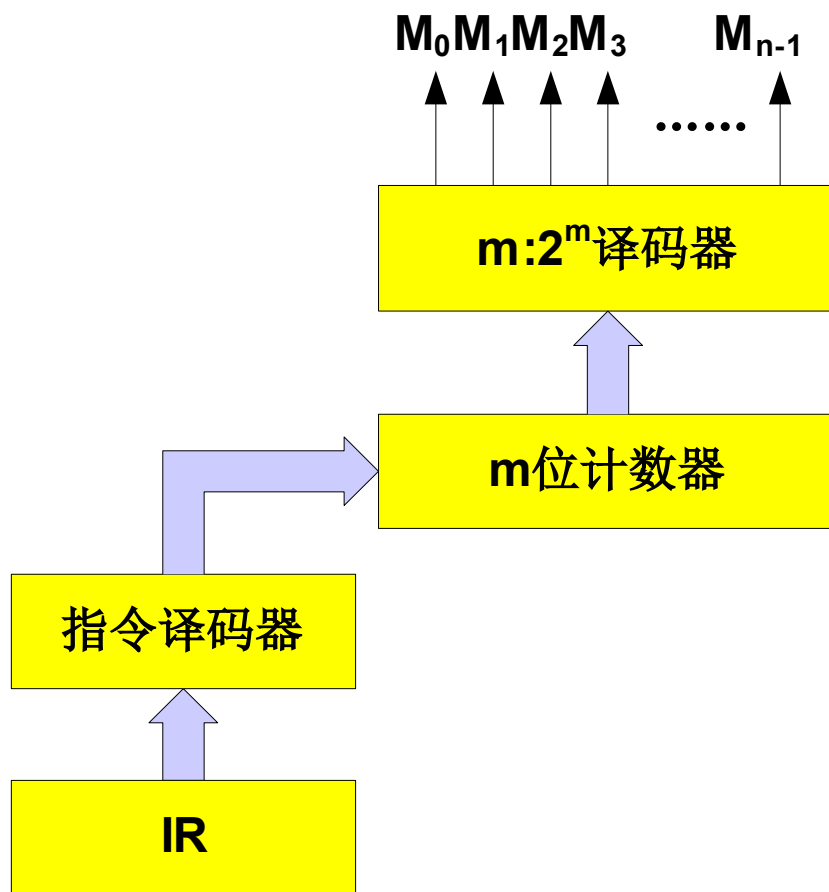
- 机器周期：  $M$
- 节拍：  $T$



指令周期、机器周期与节拍

### 三、硬布线控制器的时序系统

- ❖ 机器周期信号一般可以采用计数器输出译码方式产生。



机器周期信号产生电路

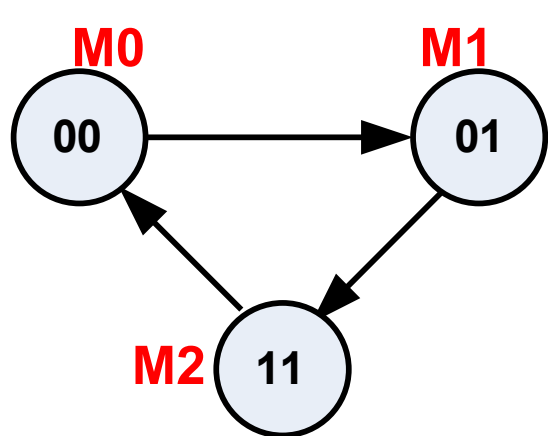
### 三、硬布线控制器的时序系统

❖ 假设某机器的指令系统有两条指令：

- 指令 A 包含 3 个机器周期：  $M0 \rightarrow M1 \rightarrow M2$
- 指令 B 包含 4 个机器周期：  $M0 \rightarrow M1 \rightarrow M2 \rightarrow M3$

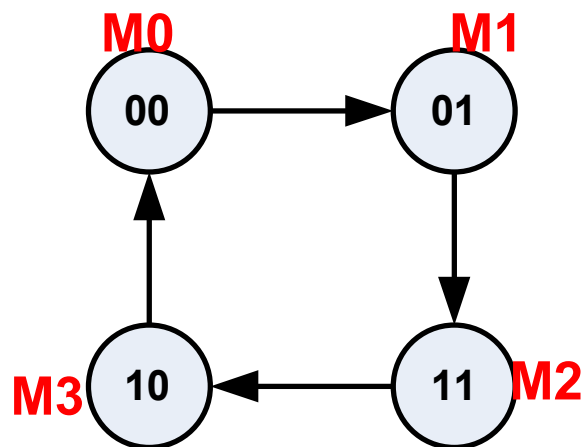
❖ 则需要一个 2 位计数器和一个 2 : 4 译码器

❖ 2 位计数器的状态转移图：



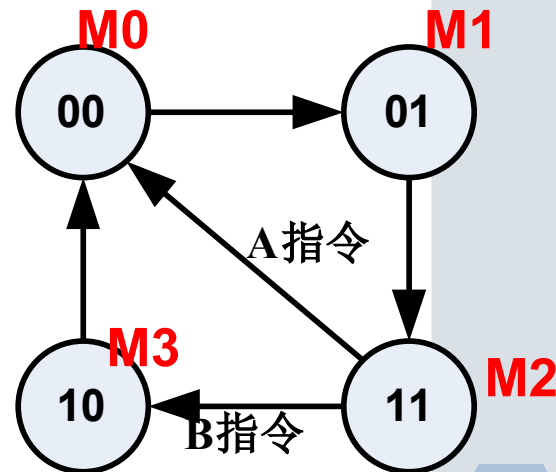
( a ) 指令

A



( b ) 指令

B



( c ) 指令系统



## 三、硬布线控制器的时序系统

### ❖ 2 位计数器的状态转移表：

- $Q_1$  ,  $Q_2$  表示当前周期计数器状态输出
- $Q'_1$  ,  $Q'_2$  表示下一个周期计数器状态输出

指令 A				指令 B			
$Q_1$	$Q_2$	$Q'_1$	$Q'_2$	$Q_1$	$Q_2$	$Q'_1$	$Q'_2$
0	0	0	1	0	0	0	1
0	1	1	1	0	1	1	1
1	1	0	0	1	1	1	0
				1	0	0	0





### 三、硬布线控制器的时序系统

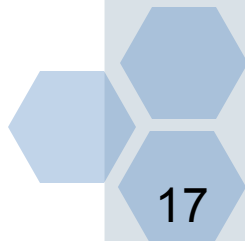
❖ 根据真值表列出计数器的输出表达式

❖ 对于指令 A，其表达式为 
$$\begin{cases} Q_1' = \overline{Q_1} Q_2 \\ Q_2' = \overline{Q_1} \overline{Q_2} + \overline{Q_1} Q_2 = \overline{Q_1} \end{cases}$$

❖ 对于指令 B，其表达式为 
$$\begin{cases} Q_1' = \overline{Q_1} Q_2 + Q_1 Q_2 = Q_2 \\ Q_2' = \overline{Q_1} \overline{Q_2} + \overline{Q_1} Q_2 = \overline{Q_1} \end{cases}$$

所以：

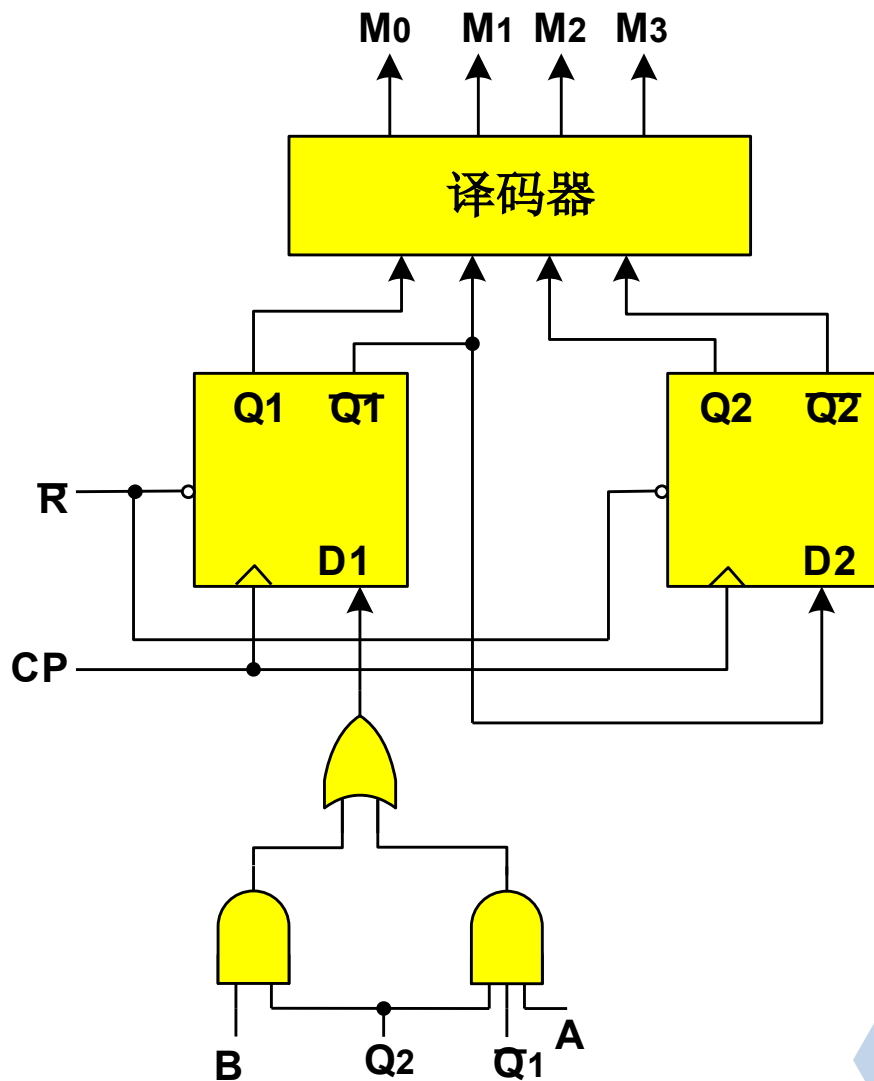
$$\begin{cases} Q_1' = A \overline{Q_1} Q_2 + B Q_2 \\ Q_2' = (A + B) \overline{Q_1} \end{cases} \quad \longrightarrow \quad \begin{cases} Q_1' = A \overline{Q_1} Q_2 + B Q_2 \\ Q_2' = \overline{Q_1} \end{cases}$$





### 三、硬布线控制器的时序系统

- ❖ 当执行指令 A 时，顺序产生机器周期信号 M0、M1、M2；
- ❖ 当执行指令 B 时，顺序产生机器周期信号 M0、M1、M2、M3。



两条指令的机器周期产生电路





# The End !