

计算机组成原理与系统结构

第五章 存储体系

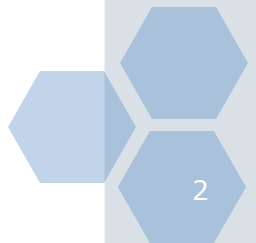
<http://jpkc.hdu.edu.cn/computer/zcyl/dzkjdx/>





5.4 高速存储器

- ❖ **解决问题：**弥补 CPU 与主存速度上的差异。
- ❖ **从存储器角度，解决问题的有效途径：**
 - 主存采用更高速的技术来缩短存储器的读出时间，或加长存储器的字长；
 - 采用并行操作的**多端口存储器**；
 - 在 CPU 和主存之间加入一个**高速缓冲存储器**（Cache），以缩短读出时间；
 - 在每个存储器周期中存取几个字（**多体交叉存储**）。





5.4 高速存储器



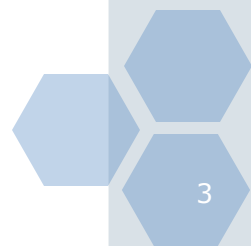
双端口存储器



多体交叉存储器



相联存储器





一、双端口存储器

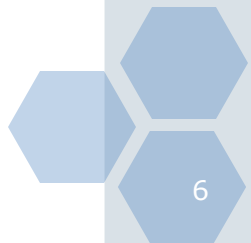
- ❖ **特点：**同一个存储器具有两组相互独立的读写控制线路，允许两个独立的 CPU 或控制器同时异步地访问存储单元，是一种高速工作的存储器。其最大的特点是存储数据共享。
- ❖ **结构特点：**具有左右两个端口，每一个端口都有自己的片选控制信号和输出使能控制信号。
- ❖ **访问冲突：**当左端口和右端口的地址不不同时，在两个端口上同时进行读写操作，不会发生冲突。若左、右端口同时访问相同的存储单元，则会发生读写冲突。
- ❖ **解决方法：**判断逻辑决定对哪个端口优先进行读写操作，而暂时关闭另一个被延迟的端口，即**置其忙信号 $BUSY\#=0$** 。





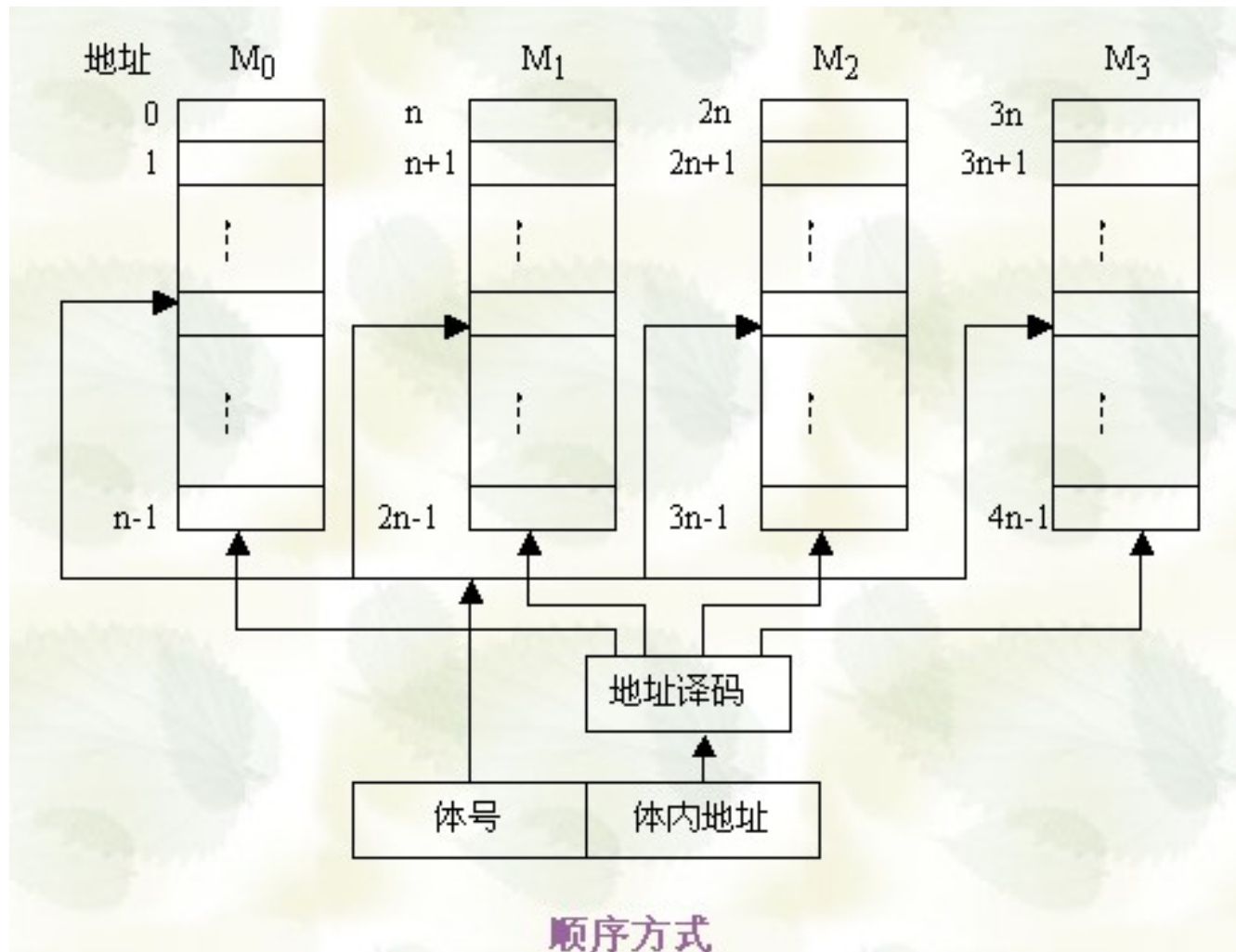
二、多体交叉存储器

- ❖ **特点：**通过改进主存的组织方式，在不改变存储器存取周期的情况下，提高存储器的带宽。
- ❖ **结构特点：**多体交叉存储器由 M 个的存储体（或称存储模块）组成，每个存储体有相同的容量和存取速度，又有各自独立的地址寄存器、地址译码器、读写电路和驱动电路。
- ❖ **编址方法：**交叉编址，即任何两个相邻地址的物理单元不属于同一个存储体，一般在相邻的存储体中；同一个存储体内的地址都是不连续的。



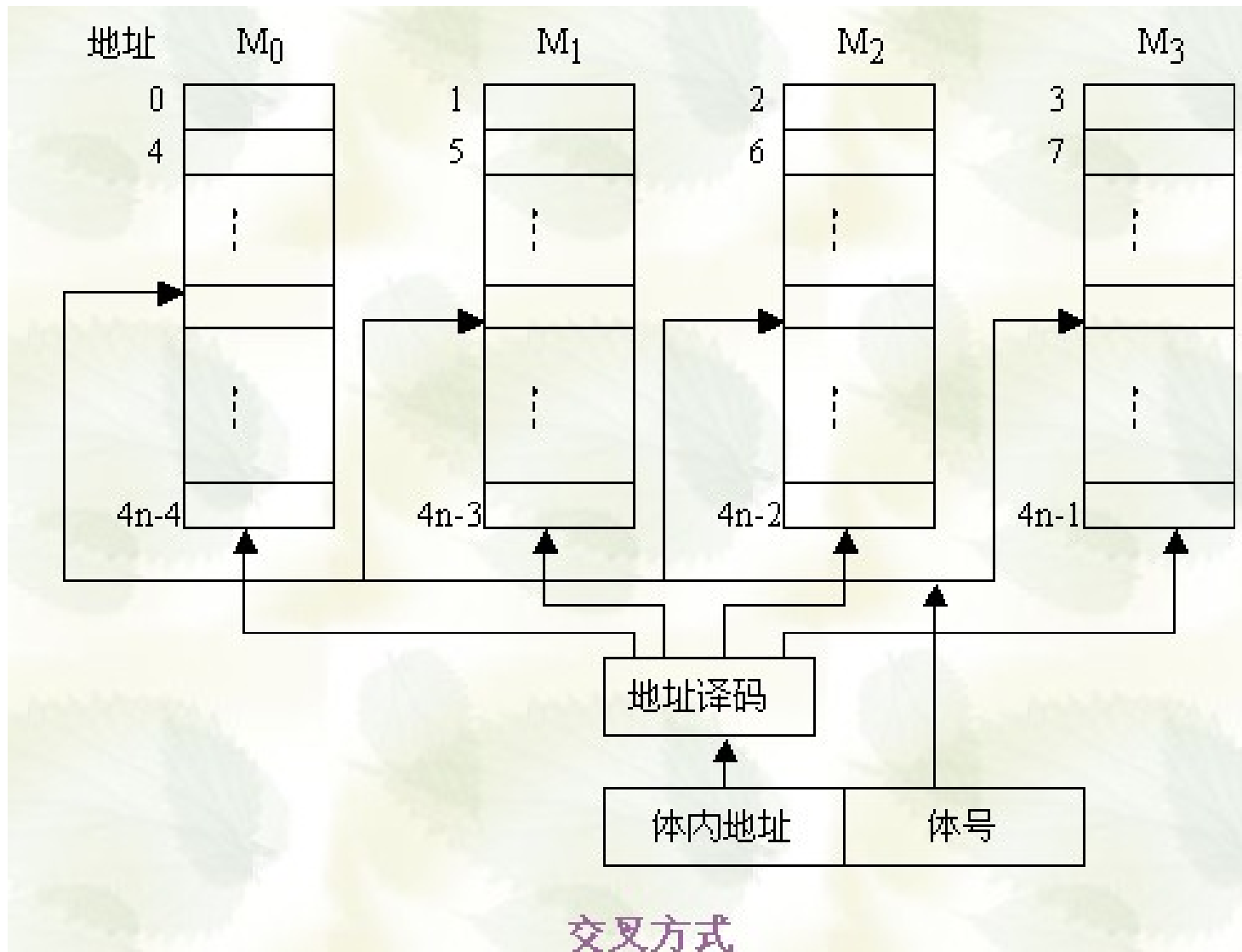


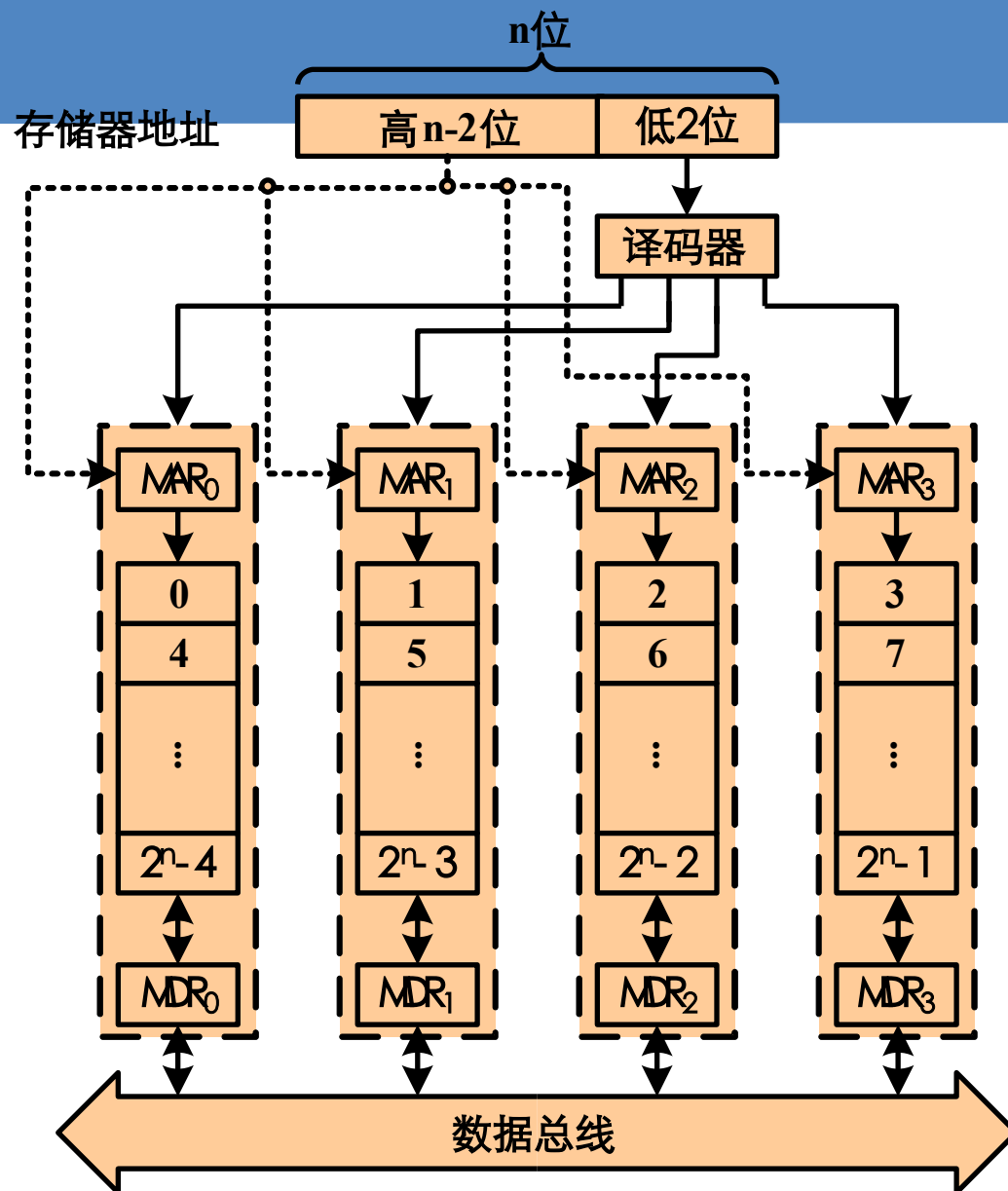
顺序编址





交叉编址

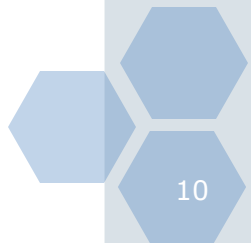






二、多体交叉存储器

- ❖ **访问：** CPU 同时送出的 M 个地址，只要他们分属于 M 个存储体，访问就不会冲突；由存储器控制部件控制它们分时使用数据总线进行信息传递。
- ❖ **适合采用流水线**方式并行存取，虽然**每个存储体的存储周期没变**，但是当 CPU 连续访问一个字块时，可以**大大提高存储器的带宽**。





例 5.4

设存储器容量为 32 字，字长 64 位，模块数 $M=4$ ，存取周期 $T=200\text{ns}$ ，数据总线宽度 64 位，总线传输周期 $\tau = 50\text{ns}$ 。问采用交叉方式和采用不交叉方式组织，存储器的带宽是多少？

解：4 体交叉存储器连续读出 N 个字的信息总量是：

$$q = N \times 64 \text{ 位}$$

4 体交叉存储器连续读出 N 个字所需的时间是：

$$t = T + (N-1) \tau$$

当 N 大到一程度时，上式可约为：

$$t_1 = N \tau = N \times 50\text{ns}$$

4 体交叉存储器的带宽是：

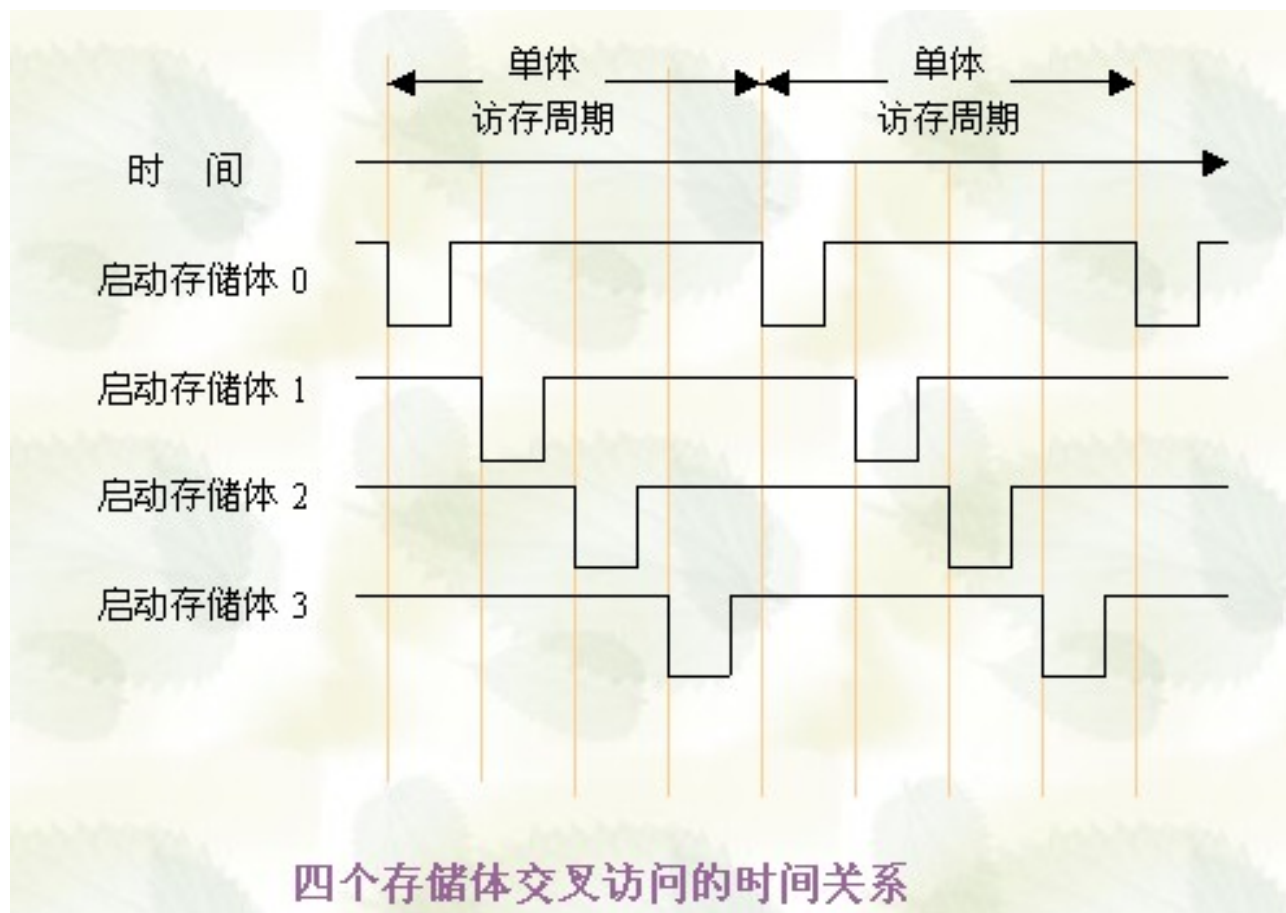
$$W_1 = q/t_1 = N \times 64 / (N \times 50\text{ns}) = 128 \times 10^7 \text{bps}$$

不采用 4 体交叉的带宽是：

$$W_2 = q/t_2 = N \times 64 / (N \times 200\text{ns}) = 32 \times 10^7 \text{bps}$$



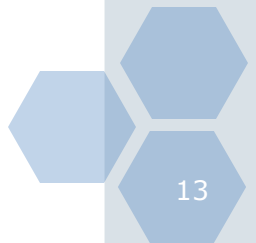
二、多体交叉存储器

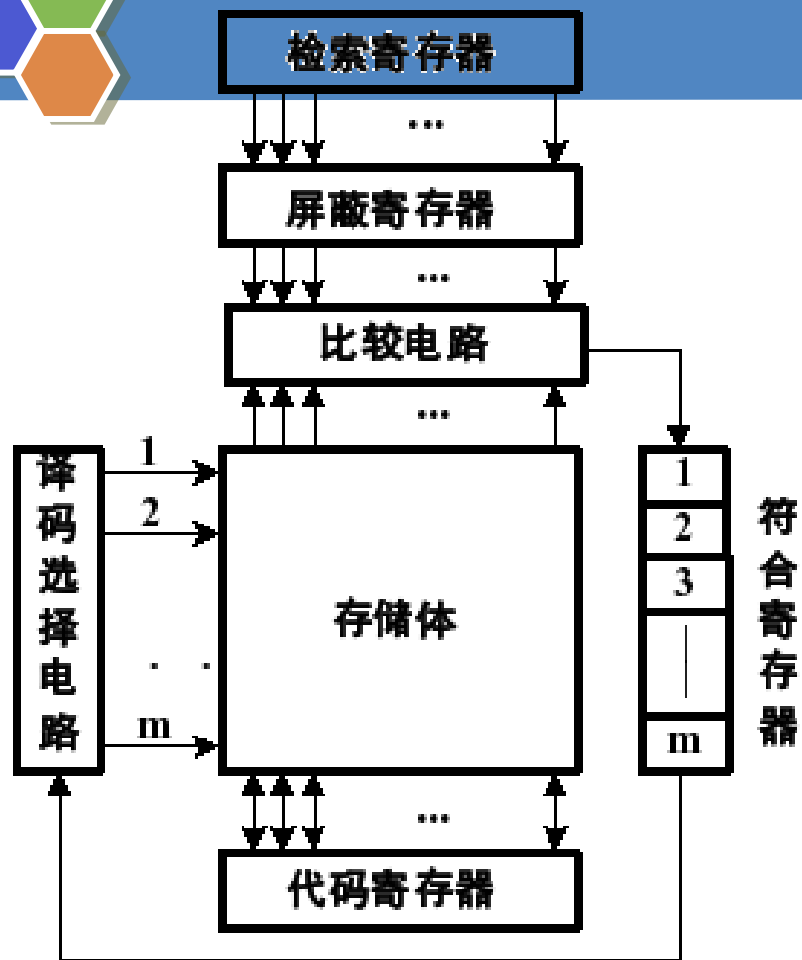




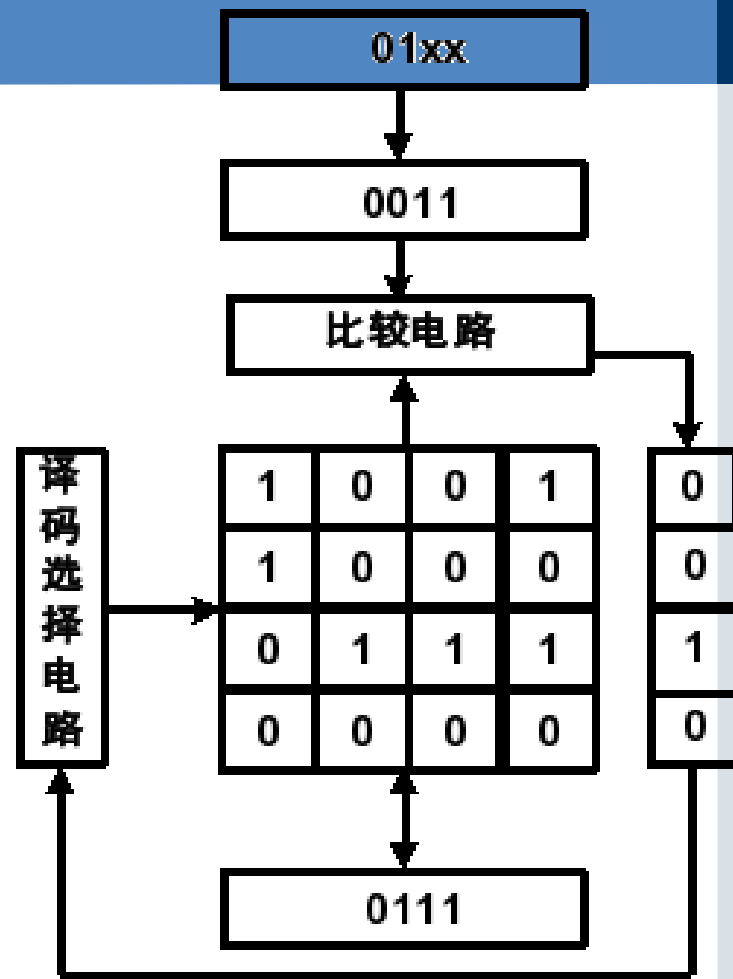
三、相联存储器

- ❖ 特点：按内容访问的存储器，即在相联存储器中，一个字是通过它的部分内容而不是它的地址进行检索的。
- ❖ 适用于快速查询的场合。





相联存储器的基本组成



相联存储器检索举例





The End !