

0. 课程介绍 王 超

中国科学技术大学计算机学院 嵌入式系统实验室 2018年春

本章提纲



- **□**1.1 课程介绍
 - ✓计算机软硬件
 - ✓课程体系与课程要求
- **□**1.2 信息与编码
- □1.3 计算机和CPU的发展历史
- □1.4 计算机系统概论



计算机

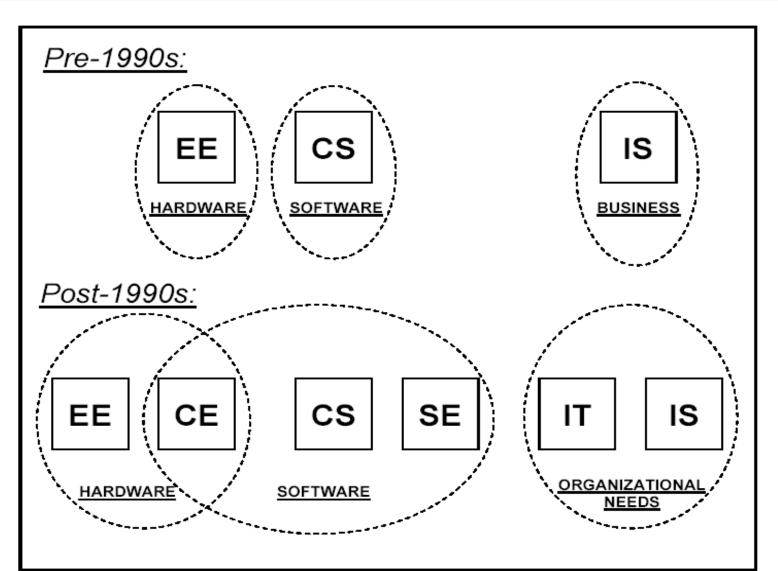


- ☐ A computer is a device that can be instructed to carry out arbitrary sequences of arithmetic or logical operations automatically. The ability of computers to follow generalized sets of operations, called programs, enables them to perform an extremely wide range of tasks.
- □ 计算机(computer)俗称电脑,是现代一种用于高速计算的电子计算机器,可以进行数值计算,又可以进行逻辑计算,还具有存储记忆功能。是能够按照程序运行,自动、高速处理海量数据的现代化智能电子设备。
- □运行程序、硬件+软件



科学、技术or工程?





系统实验室

软件+硬件



- □考虑、分析、解决一个实际问题
- □例如:人脸识别、语音合成、图像采集、视频 处理、文本分析、高性能计算等等

例:

- 1. 如何在城市中部署摄像头?
- 2. 如何做超级智能计算机?
- 3. 如何开发一款加密货币?

.....



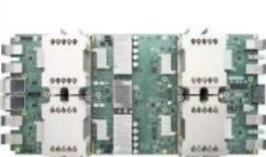
硬件+软件



□硬件



















硬件+软件



□软件







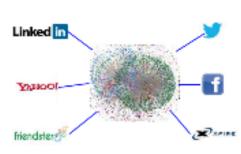








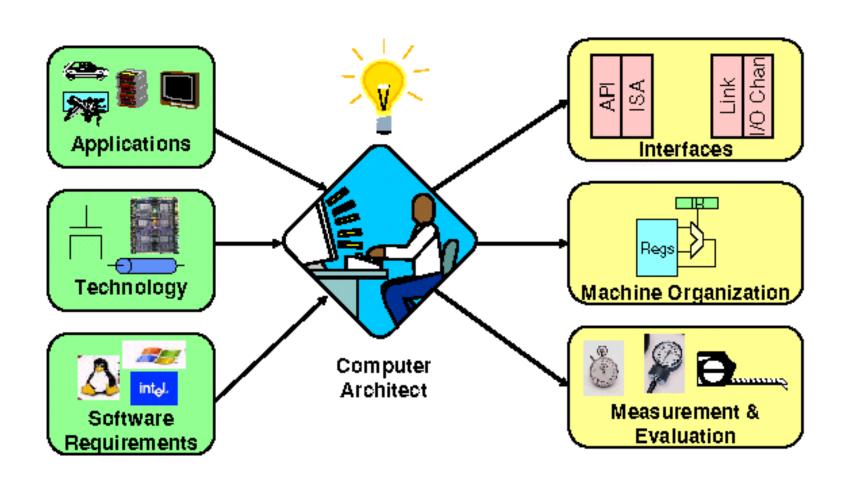






计算机系统设计涉及问题

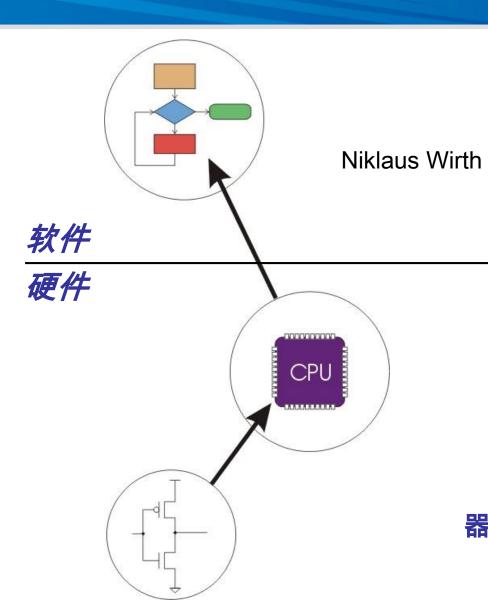




计算机科学永恒的问题:如何设计出更好的计算机,如何利用好现有的计算机? AI时代的ABC(DE)?

计算机系统的抽象层次





应用问题

程序=算法+数据结构

语言

指令集体系结构

微体系结构 逻辑和集成电路设计

器件(晶体管/集成电路工艺学)



理论课课程体系支撑



本科阶段 (核心知识)

研究生阶段(前沿知识)

程序设计 (算法+数据结构+语言)

操作系统

编译技术

计算机系统导论

串行机器语言 (ISA)

计算机组成

数字系统设计

数字集成电路

并行程序设计(硕) (并行算法+并行语言)

并行操作系统(博)

并行编译 技术 __

并行机器语言 (ISA)

并行系统 / 嵌入式系统

VLSI测试与 可测性设计

可重构计算(博) 集成电路 计算机系统

评

价与预

测

计算机体系结

上多处

理

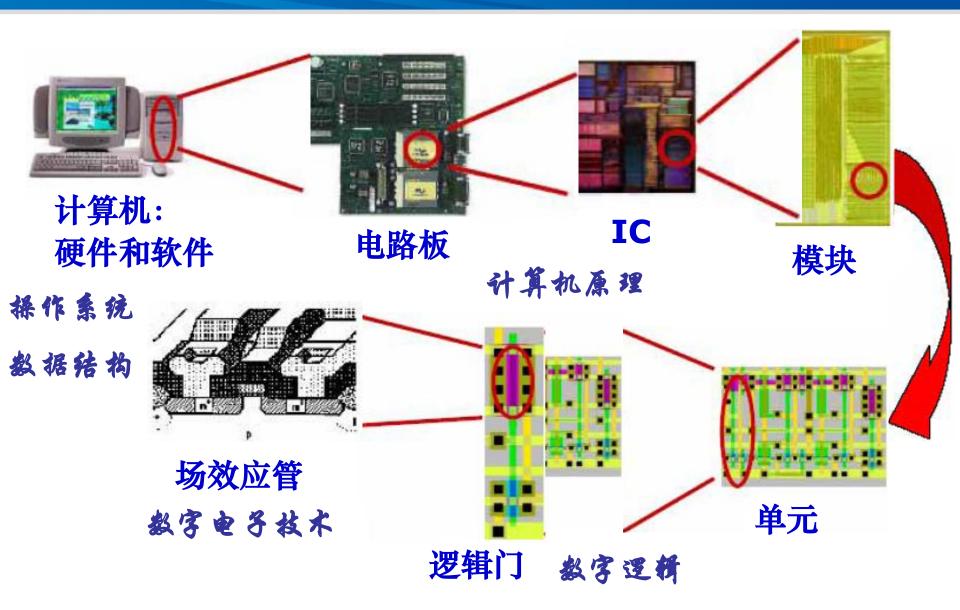
器

体系结

构

课程准备

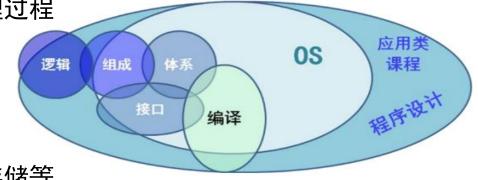




密切相关的课程



- □ 数据结构和算法
- □ 程序设计
 - ✓ C/C++/JAVA/面向对象程序设计
- □ 操作系统
 - ✓ 应用程序划分、进程线程调度、文件系统
- □ 编译原理
 - ✓ 程序从源代码到二进制的处理过程
 - ✓ 编译->汇编->链接
 - ✓ 词法分析->语法分析
- □ 体系结构与组成原理
 - ✓ CPU内部的处理机制
 - ✓ 指令集、流水线
 - ✓ 五大功能部件、中断、IO、存储等
 - ✓ 计算机运算
- □ 组成原理
 - ✓ 重点单处理器系统、介绍多核、多处理器等并行系统
 - ✓ 强调软硬件接口
- □ 根据自己的实际情况进行针对性的学习。





USTC的有关课程



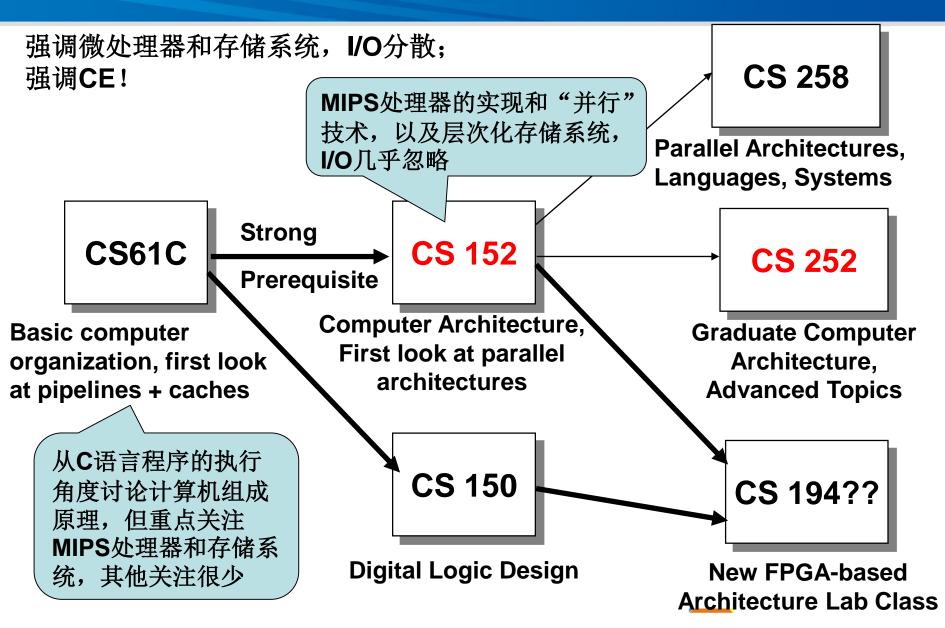
- □数电、电子系统设计(VerilogHDL):大X
- □ 计算机组成原理: 大2下
 - ✓ 对计算机系统的基本组成结构和工作机制有比较透彻的理解
 - 重点讨论"单处理器"计算机系统(唐本和P&H的MIPS模型CPU)。
 - ✓ 一般不涉及具体机型
- □ 微型计算机原理: 大3
 - ✓ 突出应用,详细讲述微处理器编程结构、汇编语言、接口技术和应用编程方法
- □ 计算机体系结构:大3
 - ✓ 计算机系统的设计优化技术和性能定量分析方法
- □ 本课程的目的
 - ✓ 深入理解**计算机系统**的**硬件**组成和工作原理
 - 处理器、总线、存储器、I/0系统等
 - ✓ 深入理解处理器的内部结构和工作原理
 - ✓ 了解理解各个功能部件的系统级设计过程



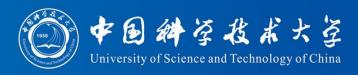
EECS@UCB Related Courses



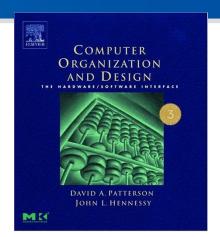
University of Science and Technology of China



CS152 Computer Architecture and Engineering



- □ 教材
 - ✓ Computer Organization and Design: The Hardware/Software Interface, Third Edition by David A. Patterson and John L. Hennessy.
- □ 参考书
 - ✓ Computer Architecture: A Quantitative Approach, Third Edition by John L. Hennessy and David A. Patterson.
 - This is a more advanced text, used in CS252. It is available for occasional supplementary reading.
- □ 实验参考书
 - ✓ See MIPS run by Dominic Sweetman, Morgan Kaufman Publishers.
 - Provides an in-depth, easy to use guide to the MIPS instruction set, including special attention to processor control.
 - ✓ MIPS RISC Architecture, Second Edition by Gerry Kane and Joe Heinrich, Prentice Hall.
 - This provides a complete reference on the MIPS instruction set and has very nice treatment of pipelined design.



CS152 Computer Architecture and Engineering



□ 教学目标

- ✓ 深刻理解现代数字计算机系统的内部工作原理,以及软硬件的设计折衷。
 - 用高级语言(如C或Java)写的程序如何转换成机器语言(机器指令),硬件是如何执行这些指令的?从而理解软件和硬件各自是如何影响程序性能的。
 - 软件和硬件之间的接口是什么?软件是如何指示硬件执行所需要的功能的?从而理解如何写好各种软件。
 - 程序的性能是由什么决定的?程序员应如何改进性能?从而理解源程序,软件的编译和优化, 硬件的高效执行是如何共同决定程序性能的。
 - 硬件设计人员如何改进计算机的性能?进一步的理解需要学习《计算机体系结构:量化分析方法》
- ✓ 引导学生经历一个完整的设计过程,解决工程设计实际面临的问题
 - 理解复杂的硬件系统的设计流程,获得使用CAD工具设计硬件系统,体验在实际硬件上运行所做的设计。
 - 做出实际的硬件,而非模拟。最后的设计实现要在FPGA硬件上运行,通过用汇编语言程序对 MIPS指令集的测试。
- ✓ 讨论现代计算机体系结构的快速变化, 计算机设计未来的发展趋势



CS152 Computer Architecture and Engineering



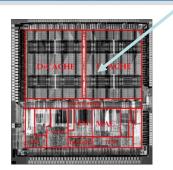
□课程特色

- ✓强调课程设计:一个学期,每个学生要投入~200 小时,占总成绩的50%
- ✓完成基于MIPS指令集的CPU设计,用标准单元实现,能在FPGA上运行
- ✓了解现代处理器的设计流程
 - 微体系结构设计: C模拟器设计
 - •逻辑设计和综合: Verilog仿真器设计
 - FPGA功能验证: 通过一系列汇编语言程序对MIPS指令集的测试

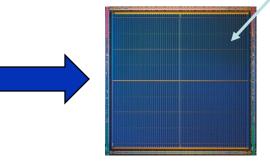


Computer Design Projects





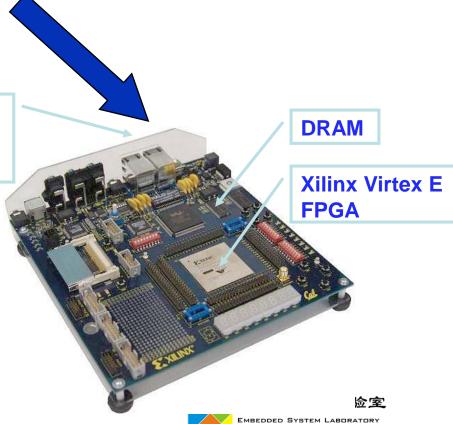
Real hardware



Xilinx Virtex E

- 43,200 "parts" +655,000 RAM bits
- Write Verilog to "wire" parts.

Download CPU machine code using TFTP



学生反馈



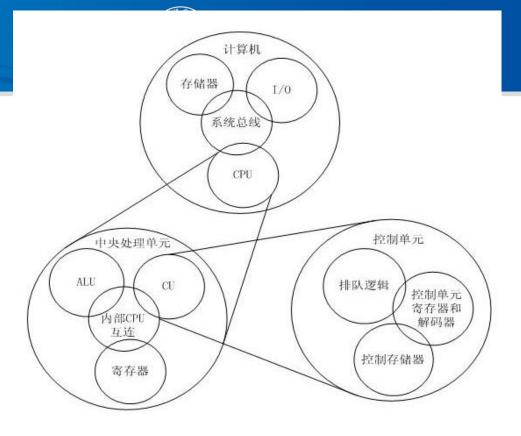
- □ 我在这里的第一学期上了一门叫 《计算机系统设计》的本科课程,其辛苦程度真实一言难尽。
- □ 十五个星期内交了十次作业,作了六次课程设计。有的设计 还分几个部分,分开交设计报告。所以设计报告大概也交了 有十次左右。
- □ 最恐怖的是有一次,十天内要交六份作业或设计报告,而且当时正值其他几门课正在期中考试。抱怨是没有用的,老师说:"我很抱歉。但这门课很重要,请大家不停的工作"。
- □ 学生从一般的逻辑时序电路开始设计(数电都已忘得差不多了),核心是自行设计"麻雀虽小五脏俱全"的ALU,单指令周期CPU(single cycle CPU),多指令CPU(Multi-cycle CPU),以直到最后实现流水线(pipe line)32位MIPS CPU和Cache。
- □一门课下来,所有与计算机CPU有关的知识全部融会贯通。硬件设计水平也有了很大提高(就是太累)。

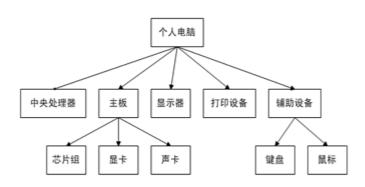


本课程内容

□课堂教学

- ✓中央处理器 (CPU)
 - 数据表示
 - 算术逻辑运算
 - 指令系统
 - 数据通路
 - 控制单元
- ✓外围部件结构
 - 系统总线
 - 总线性能、总线结构、总线控制
 - 存储器
 - 主存、高速缓存、辅存
 - 输入输出系统
 - I/0接口、I/0控制方式、外设







主要教学内容:



- COD3, 4, 5: 强调RISC, 兼顾CISC
- 1. 计算机指令
- 2. 计算机的算术运算
- 3. 处理器
 - 单周期、多周期(4/5无)、流水线
 - 异常: CPO
 - COD3有微程序, COD4/5无
- 4. 层次结构的存储器
 - Cache、虚存、内存
 - COD4有Cache控制器, 3/5无
- 5. 外存和1/0
 - 磁盘、总线、I/0
 - 内容少:概念化,不清晰
 - COD5: "I/O不单独成章"!
- 6. 并行
 - 多处理器、多核和集群

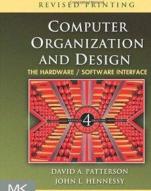
- 唐:以CISC为主
 - ✓ 单处理器
 - 多周期, 微程序
 - ✓ 流水线
 - 仅介绍了概念,没有讨论实现
 - ✓ 无虚存
 - ✓ 强调系统的完整性
 - 总线
 - 内存
 - I/0
- □三门课程的关系
- □考研: 唐朔飞or白中英

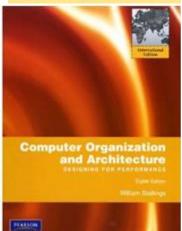


教材与参考书



- 《Computer Organization and Design—The HW/SW I/F》
 - ✓ David Patterson and John Hennessy, 4th Ed, 09, COD
 - ✓ "Design an ISA that is appropriate for a given application, taking into consideration key computer organization design principles"
 - CPU和Cache强, MEM和1/0弱
 - 强调性能分析: 一些学校用作Computer architecture教材
- "Computer organization and architecture: Designing for performance" (COA)
 - ✓ Dr. William Stallings (Independent Consultant)
 - 1996第4版
 - 2005第7版
 - 2010第8版(电子版), 2012第9版(电子版), 2015第10版
 - ✓ 8th前偏organization, 后偏architecture
 - CPU和Cache弱, MEM和1/0强
- □ 《计算机组成原理》, 2nd, 唐朔飞, 2008
 - ✓ 参考William Stallings 7th和P&H 3rd
 - 以William Stallings 4th为框架,无OS、VM、并行处理等内容
 - CPU和Cache弱, MEM 和1/0强





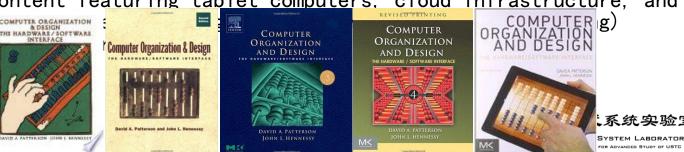




COD: Patterson and Hennessy



- lacktriangle "COD: The Hardware/ Software Interface"
 - ✓ 1st Edition, 1994
 - \checkmark 2nd Edition, 1997
 - ✓ 3rd Edition, 2004, 郑纬民译
 - Covers the revolutionary change from sequential to parallel computing
 - ✓ 4th Edition, 2009。2011康继昌译
 - the switch from uniprocessor to multicore microprocessors
 - make parallelism a first class citizen(spread parallelism throughout all the chapters)
 - ✓ 5th Edition, 2013。2016出ARM版
 - moves forward into the post-PC era with new examples, exercises, and material highlighting the emergence of mobile computing and the cloud.
 - This generational change is emphasized and explored with updated content featuring tablet computers, cloud infrastructure, and the

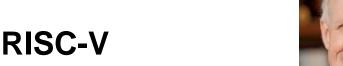


Perspective: 软硬件接口



□ David A. Patterson@CS. UCB

- ✓ "软件系统性能取决于软件设计者对系统硬件的理解程度。操作系统设计者、更多的软件工程师需要有较强的计算机组织与设计的背景知识"
- University of California at Berkeley in 1977
- Design and implementation of RISC I, first VLSI RISC Computer, foundation of the SPARC architecture, used by Sun
- leader of Redundant Arrays of Inexpensive Disks project (or RAID)
- Chair of the CS division at Berkeley







2000-2016 Stanford 大学校长 2018- Alphabet 公司董事长



Course Schedule



Lecture	Topic	Read BEFORE class	Keypoint
1	概论	CHP1	基于COD4
2	指令系统	CHP2,唐第七章	
3	MIPS处理器(单周期、多周期)	CHP4	
4	MIPS处理器 (流水线)	CHP4	
5	异常与中断	CHP4	
6	Cache	CHP5	
7	SRAM, DRAM	CHP6,唐第四章	COA9第五章
8	ROM, SDRAM	唐第四章	
9	外存	CHP6,唐第四章	
10	虚存	CH5	
11	存储器的可靠性	CH6,唐第四章	
12	总线	CH6,唐第三章	
13	1/0	CH6,唐第五章	
14	A模型CPU设计	唐第九章,第十章	
15	算术运算	CHP3	
16	高级专题		

• 不强调并行,不强调性能优化设计!



课程成绩考核

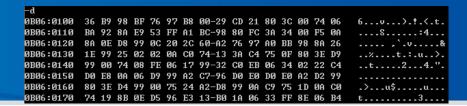


- □课堂教学: 70%
 - ✓期末考试: 55% (闭卷)
 - ✓作业: 30%, 不能抄袭
 - 不能补交!
 - ✓课堂练习:5%
 - ✓课后实验: 5%
 - ✓阅读报告: 2~3篇,5%
 - 理解与综合能力,不能抄袭,要有参考文献
 - 资料来源: 论文综述等
- □实验课: 30%





课后实验(往年要求)



- □汇编语言程序设计:任意10个数冒泡排序
 - ✓基于MIPS仿真器SPIM,或x86调试器Debug
 - ✓成果要求:
 - 报告设计过程、结果(汇编代码、内存数据段映像)、出现的典型问题及解决过程;
 - 要求结果体现个人ID: 10个数中含姓名拼音字母
- □基于Xilinx ISE,设计一个TinyComputer。
 - ✓系统硬件组成包含Nios CPU、on_chip_ram和JTAG UART 三个模块;
 - ✓编写并运行一个简单C程序"hello_world_small";
 - ✓成果要求:
 - 报告设计过程、结果(原理图、仿真结果、源代码)、出现的典型问题及解决过程;
 - 要求结果体现个人ID: "hello_world_small—cswang"



实验课:1学分



- □设计实现MIPS32指令集CPU子集
 - ✓ 共40条指令
 - ✓ 单周期/多周期实现(必做)
 - ✓ 流水线实现(选作)

□Xilinx ISE

- ✓ Verilog HDL设计描述
- ✓ 逻辑仿真
- ✓ FPGA平台验证 Digilent Nexys3 FPGA : Spartan-6 FPGA

口计划

- ✓ 5-7周讲课
 - 部分针对性内容在这里讲
 - 课外作业为部件实验(含指令寄存器的程序计数器、时序、运算器、存贮器)
- ✓ 8-15周设计MIPS32指令集CPU子集。





阅读报告应该包括



- □题目(宋体,小二,加粗)
- □姓名、学号(宋体,小四)
- □摘要(宋体,小四)
- □引言(宋体,小四)
- □正文(宋体,小四)
- □结论(宋体,小四)
- □参考文献(宋体,小五)不少于5篇,中英文皆可)
- □中文报告可以采用《计算机学报》等期刊模板
- □英文报告建议采用IEEE或者ACM的会议/期刊论文模板,可以用使用Word,推荐用TeX

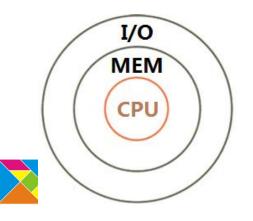


学习思路

- □Yale Patt@ece. utexas
 - ✓Top-down: 适于"设计"
- total special special
- 从高级语言开始入手
- ▶ 前提是对底层有很好的理解
- ✓Bottom-up: "适于学习"!
 - 《计算机系统概论》
 - 从最底层的MOS晶体管开关器件开始,逻辑门、锁存器、逻辑结构;
 - 之后,有限状态机控制、顺序电路的实现、冯·诺伊曼结构;
 - 最后, 汇编语言、C高级语言、递归等, 最后是基本数据结构。
- □唐本(William Stallings)
 - ✓总线、存储、I/O、ALU、ISA、CPU
- **□**P&H: 自内而外
 - ✓ALU、ISA、CPU、存储、I/0



计算机设计者看到的计算机硬件系统



本章提纲



- □课程介绍
- □信息与编码
 - ✓常见的编码格式
- □计算机发展历史
- □计算机系统概论





- □编码是最原始的程序设计语言
- □编码出现要远远早于计算机和程序
- □常见的编码形式
 - ✓莫尔斯码
 - ✓ASCII, Unicode, UTF-8, GB2312
 - ✓拼音、五笔
 - ✓二进制编码
 - ✓条形码与二维码
 - ✓量子编码
 - ✓DNA编码

编码: 隐匿在计算机 软硬件背后的语言



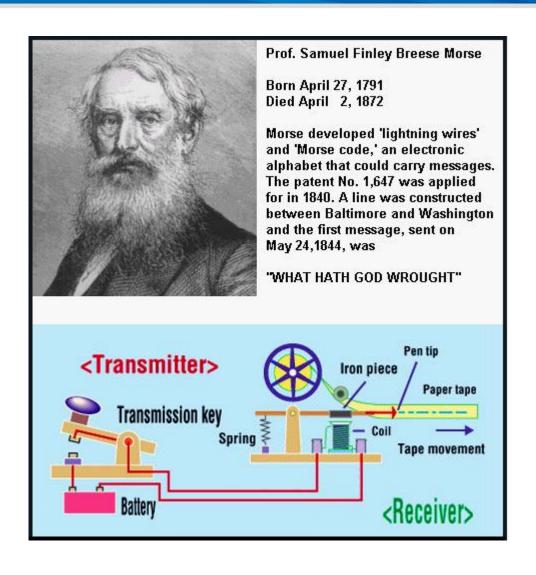


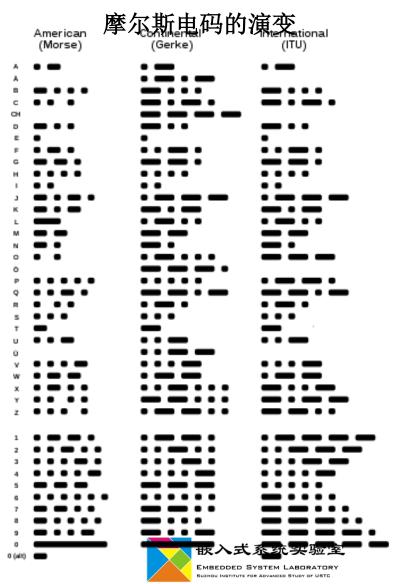
摩尔斯编码



摩尔斯发明的的有线电报

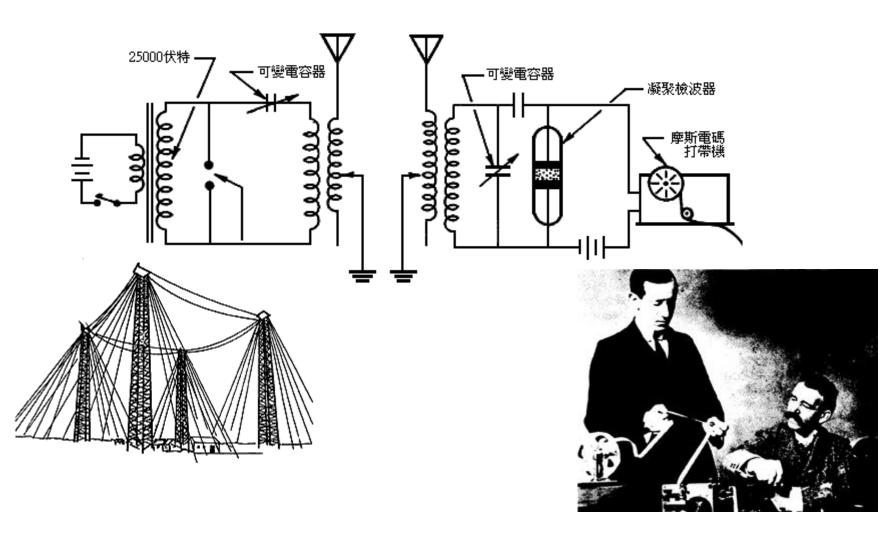






马可尼的无线电报机







摩尔斯电码的优势



- □可以由任何能够产生可控长短脉冲的装置发送 ,解码不需要使用专门设备——应急
- □占用带宽窄──适合小功率通信

A · -	J	$ \mathbf{s} \cdots$	1	[.]	[:]
$B - \cdots$	K - · -	T -	2	[7]	[:] - · - · - ·
C - · - ·	L	$ \mathbf{U} \cdots -$	3	[?]	[=] - · · · -
	$ \mathbf{M} $	$ \mathbf{v} \cdots -$	4 ···· $-$	[']	[+]
E •	N -·	$ \mathbf{w} \cdot$	5	[!] - · - ·	[-] - · · · · –
F	0	x	6 - · · ·	[/] - · · - ·	[]
G ·	P · ·	Y - ·	7 — — · · ·	[(] - · ·	["]
H	$Q \cdot -$	Z · ·	8	D1 - · · -	[\$]
I ···	R · - ·	0	9	[&]	[@]··-· 入式系统实验室

摩尔斯电码

•	E
_	T

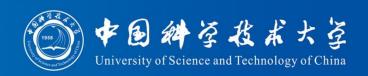
••	I	i	N
	A		M

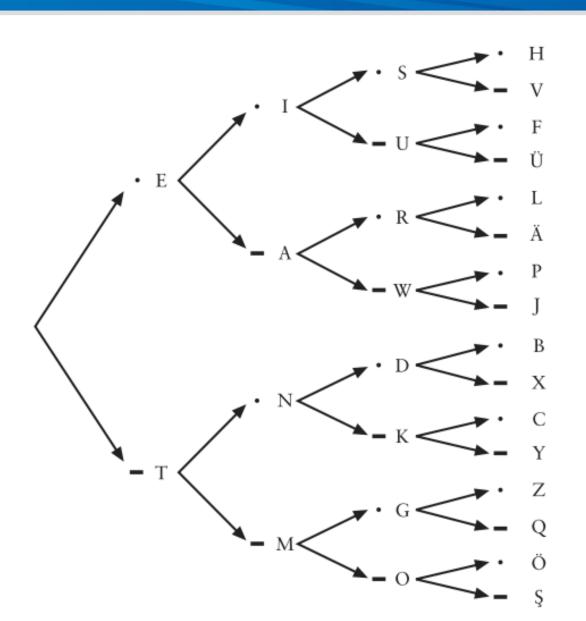
•••	S		D
:-	U	-	K
	R		G
•	W		0

••••	Н	ï	В
	V	:	X
	F	i	С
	Ü		Y
	L		Z
	Ä		Q
	P		Ö
•	J		Ş



摩尔斯电码-二叉树





点划数	码字数
1	$2^{1}=2$
2	$2^2 = 4$
3	$2^3 = 8$
4	$2^4 = 16$
5	$2^5 = 32$
6	$2^6 = 64$
7	$2^7 = 128$
8	$2^8 = 256$
9	$2^9 = 512$
10	$2^{10} = 1024$

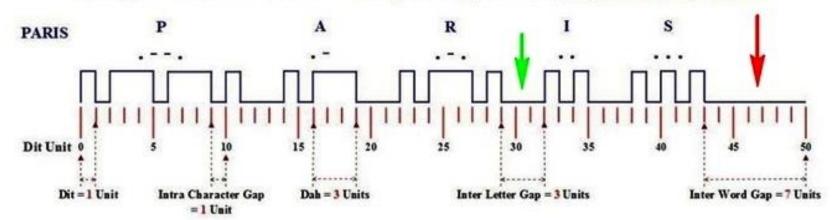


摩尔斯电码的时间控制



- □点"嘀"长度为1个单位,划"哒"长度为3个单位
- □同一字母中点划间隔为1个单位
- □同一词中字母间隔为3个单位

Timing of "Standard" Word - Compiled Graphically by Raymond Lee, VR2UW





Q简语-宏定义



QRA	你台的名称是什么?	QRV	你准备好了吗?
QRP	要我降低发信机功率吗?	QTH	你的地理位置在?
QRS	要我发得慢一些吗?	QSB	我的信号有衰落吗?
QRT	要我停止拍发吗?	QSL	你能确认联络吗?
QRU	你有什么发给我吗?	QRZ	谁在叫我?
QRM	你受到他台干扰吗?	QSA	我的信号强度怎样?
QRN	你受到天电干扰吗?	QSY	要我改用别的频率拍发吗?



通信用缩语



- □称呼: U(你) / UR(你的) / OM(老朋友) / YL(女士)
- □问候: GM(早上好) / GA(下午好) / GE(晚上好)
- □状况: RST(信号报告) / RIG(设备) / ANT(天线) / PWR(功率) / WX(天气) / OP(操作员)
- □其它: DE(这里是) / R(收到) / K(发送结束) / TNX(Thanks) / TU(Thank you) / CLG(呼叫) / VY(非常) / PSE(请) / NW(现在) / SOS(紧急呼救) / 73(Best regards) / 88(Love and kisses)



发送摩尔斯电码的工具一电键



口手键

美式(平头)键簧较物

苏式(圆头)键簧较和

- 口半自动键
- 口自动键

单桨自动键(扫拨键) 双桨自动键









特别的手键























布莱叶盲文编码



布莱叶编码的历史



- □路易斯·布莱叶1809年出生于法国, 1852去世
- □Valentin Haüy(1745—1822), 巴黎学校的创始人,发明了一种将字母凸印以供触摸阅读的方法。
- □法国陆军上尉Charles Barbier在1819 年发明了一种夜间文字的书写体系,使 用厚纸板上有规律凸起的点划来供士兵 们在夜间无声地传递口信。
- □布莱叶在上述原理基础上进行改进, 1823年创建了布莱叶编码系统

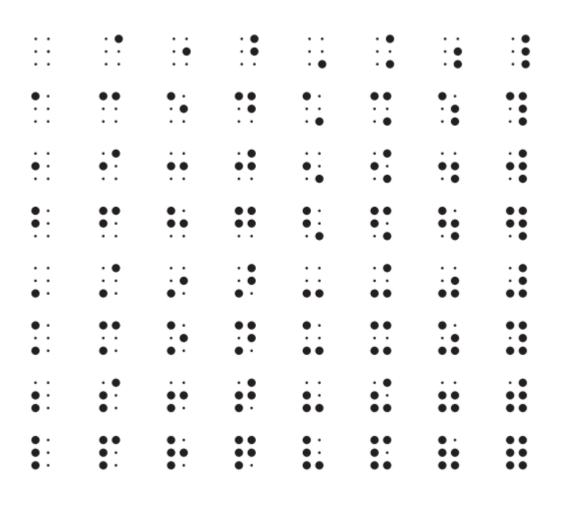




布莱叶编码的编码格式



□共64种编码格式(Why 64?)

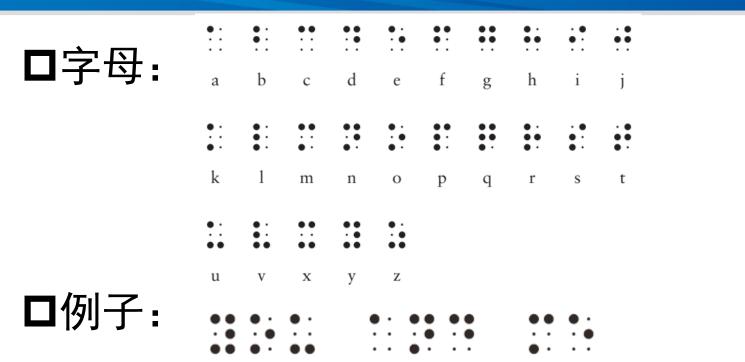


• 数字、字母和 字。符号一都 被编码成局。 在2×3小格中 一个或多个凸 起的点。



字母和数字的表示方法





11/1		
丕灯	. ~ .	
刄X	T	ī

• •	• •	::	: • : •	• : •	• •	•••	• •	• :	•
1	2	3	4	5	6	7	8	9	0

□例子:

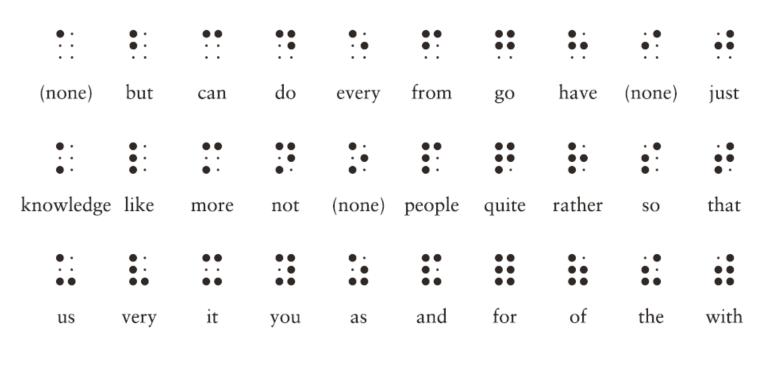
	1元	2元	5元	10元	20 元	50 元	100元
第四套	•	:	••	.:		٠:	•:::
第五套			٠.			•	



布莱叶编码扩展(宏定义)



□二级布莱叶编码







条形码与二维码



条形码和二维码



□条形码(barcode)是将宽度不等的多个黑条和空白,按照一定的编码规则排列,用以表达一组信息的图形标识符。





PDF417码



QR码

条形码的解码



比特	意义	左边的编码	,
101	最左边的护线	0001101=0	0110001=5
0001101		0011001=1	0101111=6
0110001 0011001	左边的数字	0010011=2	0111011=7
0001101	工程的数于	0111101=3	0110111=8
0001101		0100011=4	0001011=9
01010	中间的护线		
1110010 7		右边的编码	
1100110		1110010=0	1001110=5
1101100	右边的数字	1100110=1	1010000=6
1100110		1101100=2	1000100=7
1000100		1000010=3	1001000=8
101	最右边的护线	1011100 1	1110100 0
		1011100=4	1110100=9

51000 01251 7



条形码的解码



- □第一个数字(在这里是 0)被称为数字系统字符 , 0的意思是说这是一个规范的条形码。如果是 具有不同重量的货物(像肉类或其他商品),这 个数字是 2; 订单、票券的 U P C 编码的第一个 数字通常是 5。
- □紧接着的 5个数字是制造商代码。再后面的 5个数字(0 1 2 5 1)是该公司的某种产品的编号
- □最后的数字(这里是 7)称作模校验字符,这个字符可用来进行另外一种错误检验。

嵌入式系统实验室 EMBEDDED SYSTEM LABORATORY Suzhou Institute ran Advanced Study of USTC

条形码校验



□ 为了解释校验字符是怎样工作的,将前 11个数字(是 0 51000 01251)各用一个字母来代替:

A BCDEF GHIJK

□ 然后, 计算下式的值:

$$3 \times (A + C + E + G + I + K) + (B + D + F + H + J)$$

 $3 \times (0 + 1 + 0 + 0 + 2 + 1) + (5 + 0 + 0 + 1 + 5) = 3 \times 4 + 11 = 2 3$

从紧挨它并大于等于它的一个1 0的整倍数中减去它, 其结果称为模校验字符。紧挨2 3并大于等于 2 3的一个1 0的整倍数是 3 0, 故:

$$30-23=7$$

□ 这就是印在外包装上并以 UPC (Universal Product Code)形式编码的模校验字符,这是一种冗余措施。如果扫描仪计算出来的模校验结果和 UP C中编码中的校验字不一致,计算机就不能将这个 UP C作为一个有效值接收。



二进制与逻辑门



需要注意的背景知识



- □二进制、八进制、十进制、十六进制的转换
- □与、或、非、同或、异或、或非、与非
- □全加器、半加器、反向器
- □锁存器、触发器
- □原码、反码、补码(本课程讲述)



扩充的 2的各次幂的表



□不同进制之间的转换

2的幂	十进制数	八进制数	四进制数	二进制数
20	1	1	1	1
21	2	2	2	10
2 ²	4	4	10	100
23	8	10	20	1000
24	16	20	100	10000
25	32	40	200	100000
26	64	100	1000	1000000
2^{7}	128	200	2000	10000000
28	256	400	10000	100000000
29	512	1000	20000	100000000
210	1024	2000	100000	10000000000
211	2048	4000	200000	100000000000
212	4096	10000	1000000	100000000000



思考与复习



- 1、复习二进制、八进制、十进制、十六进制 之间的互相转换
- 2、复习逻辑门和移位等操作的物理结构与操作原理
- 3、调研QR二维码的识别过程





常用逻辑单元



□门电路:与非、或非、非

□锁存器Latch

■触发器FF

□多路选择器MUX

□寄存器Reg

□移位寄存器SR

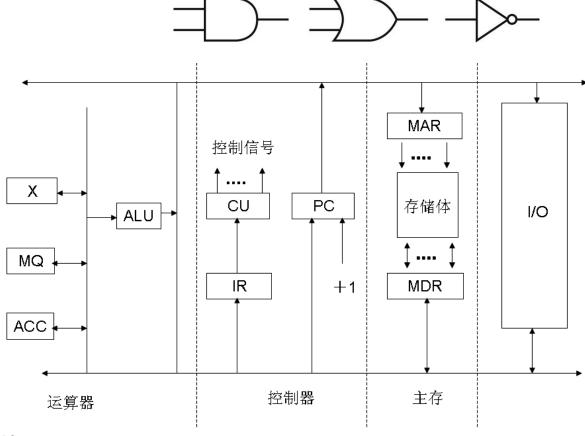
□译码器Decoder

□计数器Counter

■累加器ACC

□加法器Adder

□比较器Comparator



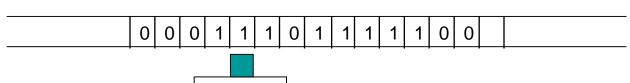


图灵机(Turing Machine, 1936)





- □电子计算机的设计思想
- □结构
 - ✓ 一条两端可以无限延伸的纸带(其上有无穷多小格)
 - ✓一个读写头(符号包括0、1、b)
 - ✓一个控制器(执行控制读写头工作的命令)
 - 五元组: (状态、读符号)→(写符号、移动、状态)
 - 状态集: 含一个开始状态, 一个结束状态
 - ✓ 六个操作:读、写、左、右、改变状态、停止
 - "基本操作(primitives)是读写纸带"



控制器

当进入结束状态时,停机(H),纸带上的内容为输出结果



联系方式



中国科学技术大学计算机学院 嵌入式系统实验室(西活科住物业对面) 高效能智能计算实验室(中科大苏州研究院)

主要研究方向:

□ 基于分布式系统, GPU, FPGA的神经网络、图计算加速 □ 人工智能和深度学习(寒武纪)芯片及智能计算机

课程问题、研究方向问题、实验室问题 欢迎大家邮件

cswang@ustc.edu.cn

http://staff.ustc.edu.cn/~cswang



