



# 广东工业大学

## 本科毕业设计（论文）

### 一种基于超级电容器的多相可重构大功率直流 升压变换器

学    院：                    集成电路学院

专    业：                    微电子科学与工程

年级班别：                  2019 级 IC 班

学    号：                    3119006276

学生姓名：                  曾文俊

指导老师：                  杨畅

2023 年 06 月

一种基于超级电容器的多相可重构大功率直流升压变换器

曾文俊

集成电路学院

## 摘要

集成度高、设计周期短与功能重构的便捷性使得数字控制电源成为目前业内的主流趋势之一，在车载供电、新能源汽车、智慧家具等场景中被广泛应用。集成电源管理电路（PMIC）是 IC 领域中非常重要的一环，通过 DSP 或 MCU 将开关电源的数字反馈部分代替，从而起到控制器的效果。本文设计了一种多相由现场可编程门阵列（FPGA）控制，具有实时脉宽调制（PWM）重构能力的升压变换器，并进行了实验验证。适用于小中大全功率域的场景，如基于电池或超级电容器的小型自动化系统。

本文基于 Intel Cyclone EP4C10 FPGA 设计了一款数字多相升压变换器系统，系统主要由 DPWM 模块、多相控制模块、数字 PID 模块构成，通过增量式 PID 算法的补偿器，对输出电压进行简单钳位，便可以解决系统超调问题，减小了数字反馈环路的设计难度。在系统前级输入采用自制的超级电容器模块来适应超级电容器大输出电流的特性，经过多相升压变换器将输出电压稳定在 24V。经过实际测试，得到输入电压为 15V 时，最大输出电流为 9A 时输出电压为 23.58V，输出功率为 212.22W，最大工作效率约 96.37%，负载调整率为 15.16%，由此说明本文所设计的多相升压变换器系统符合任务要求，存在一定的应用价值。

**关键词：** 可编程门阵列，多相交错，数字升压变换器，PID 算法，超级电容器

## Abstract

High integration, short design cycle and convenience of function reconstruction make digital control power supply become one of the mainstream trends in the current industry, and it is widely used in modern industrial fields such as vehicle power supply, new energy vehicles and smart home. Power Management Integrated Circuit (PMIC) is an especially important link in the field of Integrated Circuit. Through DSP or MCU, the digital feedback loop of switching power supply is integrated in a fully integrated way to control chip. In this paper, multiphase, multidevice boost converter controlled by field programmable gate array (FPGA) with real-time pulse width modulation (PWM) reconstruction capability is designed and verified by experiments. It is applicable to scenarios in the small to medium power domain, such as battery - or supercapacitor - based automation systems.

In this paper, a digital multiphase boost converter system is designed based on Intel Cyclone EP4C10 FPGA. The system is mainly composed of DPWM module, multiphase control module and digital PID module. By using the compensator of incremental PID algorithm, the output voltage is simply crimped to solve the overshoot problem of the system. The design difficulty of digital feedback loop is reduced. Based on the characteristics of the supercapacitor, the self-made supercapacitor module is adopted in the input of the front stage of the system, and the output voltage is stabilized at 24V through the multiphase boost converter. After the plate verification, when the input voltage is 15V, when the maximum output current is 9A, the output voltage is 23.58V, the output power is 212.22W, the maximum working efficiency is about 96.37%, and the load adjustment rate is 15.16%, which shows that the multiphase boost converter system designed in this paper meets the task requirements and has certain application value.

**Key words:** Programmable gate arrays, Interleaved parallel, Digital Boost Converters, PID Algorithms, Supercapacitor

# 目录

|                              |    |
|------------------------------|----|
| 1 绪论 .....                   | 1  |
| 1.1 研究背景及意义 .....            | 1  |
| 1.1.1 研究背景 .....             | 1  |
| 1.1.2 研究意义 .....             | 3  |
| 1.2 国内外研究现状 .....            | 4  |
| 1.3 主要研究内容 .....             | 5  |
| 1.4 论文组织结构安排 .....           | 5  |
| 2 升压型 DC-DC 变换器的工作原理 .....   | 7  |
| 2.1 Boost 变换器工作原理 .....      | 7  |
| 2.2 DC-DC 变换器控制模式 .....      | 9  |
| 2.2.1 模拟控制技术 .....           | 9  |
| 2.2.2 数字控制技术 .....           | 11 |
| 2.3 交错并联技术 .....             | 14 |
| 2.4 本章小结 .....               | 16 |
| 3 基于 FPGA 的数字多相升压变换器系统 ..... | 17 |
| 3.1 系统框架 .....               | 17 |
| 3.2 数字 PID 模块设计 .....        | 17 |
| 3.3 ADC 驱动模块设计 .....         | 21 |
| 3.4 DPWM 模块设计 .....          | 22 |
| 3.5 保护模块设计 .....             | 24 |
| 3.6 本章小结 .....               | 25 |
| 4 实验结果与分析 .....              | 26 |
| 4.1 主要性能指标 .....             | 26 |
| 4.1.1 输出电压纹波 .....           | 26 |
| 4.1.2 负载调整率与电压调整率 .....      | 27 |
| 4.1.3 工作效率 .....             | 27 |
| 4.2 测试硬件搭建 .....             | 28 |

|                           |    |
|---------------------------|----|
| 4.2.1 驱动电路设计 .....        | 28 |
| 4.2.2 功率级电路设计 .....       | 29 |
| 4.2.3 PCB Layout 设计 ..... | 30 |
| 4.3 测试结果 .....            | 31 |
| 4.3.1 测试平台搭建 .....        | 31 |
| 4.3.2 负载调整率 .....         | 32 |
| 4.3.3 电压纹波 .....          | 33 |
| 4.3.4 工作效率 .....          | 34 |
| 4.4 本章小结 .....            | 35 |
| 结论 .....                  | 36 |
| 参考文献 .....                | 37 |
| 致谢 .....                  | 40 |

# 1 绪论

## 1.1 研究背景及意义

### 1.1.1 研究背景

在过去的十年里，由温室效应引起的全球变暖越来越严重。人类生活中产出二氧化碳的增加被看作是温室效应的罪魁祸首，并且正在变得不可持续。化石燃料的使用与碳排放密切相关，几乎占世界能源消费的 80%。由于化石燃料是不可再生资源，促进现有能源结构升级是全世界的共同目标。

由于汽车库存逐年增长，传统化石燃料汽车的温室气体排放已成为我们生活环境中最严重的污染之一。经典内燃发动机造成的污染排放正以极高的比例增加。在提高发动机效率和减少污染物排放的大趋势下，基于清洁能源的技术越来越被视为完美的解决方案。在过去的五年里，基于我国政府新能源政策的影响，纯电汽车 EV、混动汽车和插电混动汽车 PHEV 在我国大受欢迎，这种类型的车辆在可以保证用户拥有相对较长的续航里程的前提下，实现了某种意义上的零排放。

但是由于国内的新能源市场尚不成熟，电池容量小、公共充电桩等配套设施不足等原因让纯电动汽车在长途出行时会有较大的不便，因此更多的家庭会选择混合动力电动汽车 PHEV。PHEV 使用了使用低容量电池存储系统与传统内燃机的组合，并且通常配有一组超级电容器以满足电机驱动所造成的高功率浪涌并实现吸收制动能量，达到动能回收的效果。

根据车辆中使用的能源组合，存在大量的电力传动系架构。2006 年进行的一项研究确定了至少 30 种不同的架构。为了便于说明，图 1.1 概述了电动汽车上的动力传动系，该动力传动系可以由燃料电池、电池或两者共同提供动力。电池/燃料电池和超级电容器提供的电压必须由一个或多个双向/单向 DC-DC 变换器升压到 700V 左右，调节后的电压被输送到高压直流线束中。高压直流线后级会串联一个 AC-DC 或 DC-DC 变换器，将高压转换成电机所需的电压值，不同类型的变换器与后级电机的类型有关。

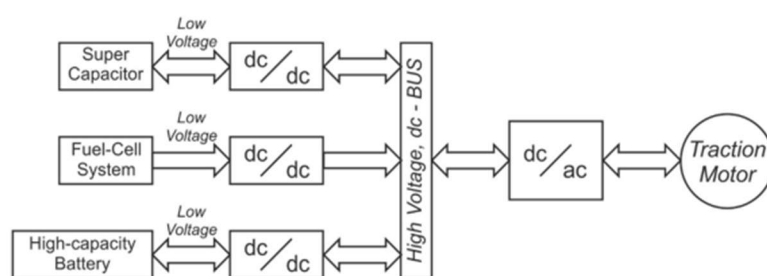


图 1.1 电动汽车供电图解

除了高功率容量和双向功率流能力外，电力传动系统中使用的 DC-DC 变换器必须满足重量轻、高效、体积小、可靠性高、电磁干扰低、电流纹波低等特性。为了满足这些需求，通常通过采用碳化硅等新器件技术来提高开关频率，并且正在研究不同的电路拓扑结构。根据应用的要求，这些拓扑有硬交换、软交换、多相/交错并联、多端口、隔离或非隔离式等。

随着新能源汽车界的快速发展，基于超级电容器的 DC-DC 系统设计面临着许多挑战，如功率可扩展性、全负载范围内的高工作效率与高功率密度。功率可扩展性是设计中一种非常理想且具有成本效益的方法，以满足服务器不断增长的功率需求。更高的功率密度最终可以降低转换器成本，并允许在现有的基础设施中容纳更多的设备。在经济和环境问题的强烈推动下，各种组织和项目越来越需要高的全负荷范围效率，如美国能源之星等组织。如今，现有的升压拓扑正达到其极限，以同时应对新能源领域的需求：顶尖的 SiC 半导体器件、实现全负载域的高工作效率，但是由于大的其对输出滤波器的要求和电感尺寸约束，增加功率密度的方法有限。

而在小型机器人领域中，基于锂电池、超级电容器和中小功率电机的小型机器人也逐渐在市面上出现，基于大疆 Robomaster 机器人的底盘电路拓扑如下图 1.2 所示，在小功率负载情况下电机由锂电池直接供电，而在机器人拥有大功率需求的工况下，由超级电容器进行供给，避免频繁的大电流放电导致的电池包过热，从而提高锂电池包寿命。

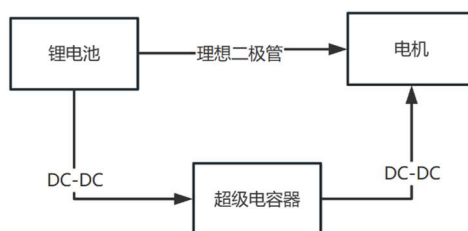


图 1.2 大疆 Robomaster 机器人供电系统



交错并联技术，作为近年来开关电源行业的重点研发方向，它不仅可以显著的降低设计者在滤波器上的选型要求，还能提升电源系统瞬态响应速度。

交错的概念，或者简单的解释就是通过并联、同步几个小功率功率回路并将功率管栅极的 PWM 波形进行相对相移的处理，增加开关电源控制器的有效开关频率，交错并联的技术概念其实存在于现代工业领域的很多地方。以一个典型的汽车发动机为例。在如今的内燃机中，几个气缸连接到一个公共的曲轴上，并且它们循环的动力冲程部分是不同时的。为了增加发动机的有效脉冲频率，可以通过按照一定的时间顺序依次地点燃气缸，最终使内燃机的有效脉冲频率提升。增加气缸数量和提升交错的相数一样，不会增加单个气缸的点火频率或单路的开关频率，只会提高发动机等效的总脉冲频率和总输出功率。

与并联供电设备相比较，交错并联转换器以一种更优异的解决方式面世。对于功率变换器并联结构，交错并联技术自然应运而生。拥有更好的谐波消除效果、更好的效率、更好的热性能和高功率密度等优点。在早期，对于高功率应用，为了满足某些系统要求，结合早期可用的性能有限的功率设备的时代背景，交错多通道转换器可能是一种优越的解决方案。其中一个例子可以在超导磁储能系统（SMES）的应用中找到，目前这种应用的局限性非常大，但在系统性能上仍有需要满足一定的要求。在交流一侧，需要遵守监管标准的电压和电流的总谐波失真（THD）。另一个约束来自于 PWM 切换频率成比例的切换损耗。可提出的解决方案包括在后级使用多个交错的双相电流源转换器。在这种 DC-DC 变换器的帮助下，电流应力可以减小到一个功率开关管的最大导通电流数值。

### 1.1.2 研究意义

目前，多相升压 DC-DC 变换器在电力电子和控制领域发挥着重要作用。考虑效率的情况下，多相系统已被用于发电、输电和配电。与普通的 DC-DC 变换器系统相比，多相 DC-DC 变换器拥有明显的优势。主要原因是在不同功率支路之间平均电流值而减少了某一支路器件上的电流应力。多相升压 DC-DC 变换器以及倍压整流器的交错并联配置可用于高功率和高电压应用。

此外，为了实现必要的电压调节并管理这些日益复杂的高频转换器的双向功率流，需要高性能控制器。由于相对较高的工作频率（通常高于 20kHz），DC/DC 变换器往

往通过相对简单的基于模拟的方法进行控制。虽然这些方法提供了高带宽、实时操作能力和理论上的无限电压分辨率，但它们受到许多限制：它们对汽车应用中常见的噪声和温度变化敏感，它们通常包括无源器件，这些器件容易老化，必须更换元器件才能进行修改，例如参数更改，并且当需要实现复杂的控制算法时，它们需要大量的额外的元器件，从而增加了成本和尺寸。此外，这些特性可能导致较差的可靠性。然而，微处理器和微控制器向更快、更通用的数字信号控制器的发展，以及现场可编程门阵列（FPGA）的出现，创造了通过数字方式控制 DCDC 变换器的可能性。

数字控制提供了一种方法，通过使用更可靠的软件来克服模拟控制的许多限制，并为图 1.1 提供了灵活性。带相间变压器的双交错升压转换器还便于实现复杂和先进的控制算法，而不需要额外的组件。其他优点包括对部件老化不敏感、对噪声的鲁棒性、运行自我诊断和测试的可能性，以及能够直接与嵌入车辆中的其他数字系统接口，从而实现电动汽车控制系统的全数字化实现。但是数字电源还拥有一些缺点，模数转换器和数字脉宽调制模块的有限分辨率，加上数字信号控制器造成的处理延迟，可能会对控制带宽和整体系统性能产生不利影响。由于这些原因，人们对功率转换器应用中的数字控制越来越感兴趣，一些研究提出了新的技术和架构来克服这些性能问题

## 1.2 国内外研究现状

从十九世纪末开始，伴随对电源设备高效率与低功耗的要求，以及高精度电子设备的迭代，共同推动了开关电源领域中 DC-DC 电源变换器向自动、可编程化的更新。进入数字电源时代，多相交错并联 DC-DC 架构、DSP 数控电压源、ASIC 电源芯片，电源行业的发展已经演变为追求高效率、低纹波，但是在电源行业的革命到来之前，数字电源开发还是有比较大的学术价值。

人们对供电系统的需求无疑随着时代高精度领域探索的进步而越来越高，尤其是对一些前沿领域产品的需求。如今，电源系统结构由分立元件和 DC-DC Converter 将 IC 控制转换为 DSP 控制，从而使开关电源变得可编程化、自动化。对于终端负载的实时监测、超级电源的应用场景和故障诊断系统，电源领域的创新即将到来。例如：美国的 TI 公司、ADI 公司都在进军数字电源领域，而近年来结合美国索伦森阿姆雷尔等公司的先进技术，开发了一批高性能的超级电容管理模块。超级电容管理模块是一个模拟、数字、功率器件混合的高系统复杂度的电路系统，并且有诸多的如有限状态机、过流过

压欠压保护、裁判系统数据读取转发、功率补偿校正等任务，譬如使用 Free RTOS 实时操作系统完成系统的调度。为了实现更高的系统实时性，任务调度器被配置到较高的任务切换频率且使用抢占式调度器，并且配置了任务优先级为最高的窗口看门狗防止系统卡死在某个状态下。能量模块电源拥有电流控制模式、PFM 模式、QR 模式、Brownout Protection、实时多任务监测等功能，具备了高效、高可靠性、超低辐射、快速维护的特点，模块结构体积、散热等方面也得到了增强。

交错技术曾应用于小型航天器、卫星和航空电子等低功率应用中，也被引入非常规 SMPS 功率级架构。但这些应用中，输入和输出滤波器主要依赖钽电容器，因为钽电容器是能量存储与体积比最高的电容。然而，ESR 导致滤波电容器受到高热应力，因此需要足够数量的电容器来处理纹波电流引起的耗散损耗。交错多个转换器可以显著减少通过滤波电容器的开关脉冲电流。在考虑占空比的情况下，可以通过适当地选择相数（即沟道数量）的方法，将输出的纹波减少到 0。此外，交错并联技术将纹波的频率变为单个开关频率的  $n$  倍（ $n$  是总相数）。钽电容器的 ESR 与频率成反比。

此应用的另一个关注点是电路 Layout，由于散热问题，在大功率应用下，普通直流转换器的功率损耗一般超过了 SOP、SOT 等封装的功率管标称散热能力的极限。交错技术可以将功率传输划分为多个支路，可以在板级 PCB 上放置体积更轻、更小的部件(电感、电容等)。利用交错并联架构，可以通过添加额外的相同拓扑的方式，等效增加系统总输出功率，设计开发交错转换器可以很好地展现该电路在设计输入/输出滤波器数值、选用封装大小和模块化等优势。

### 1.3 主要研究内容

本文提出了一种基于超级电容器的多相可重构大功率直流升压变换器，重点研究了交错并联 Boost 系统，图 1.2 中提及的拓扑是新能源汽车 PHEV 电力拓扑的简化版，它们的区别在于电池直连电机通路是否存在 DC-DC 变换器，但是超级电容器通路对于大功率 DC-DC 变换器的需求依然存在。因此本文基于该拓扑，打造了一套简化版的 PHEV 供电系统。系统包括超级电容器模组、数字控制双相交错并联 Boost 系统。

### 1.4 论文组织结构安排

本文一共分为四章，论文各章节主要内容如下：

第一章：绪论。首先，阐述了开关电源结构与现代电动汽车供电系统的现状，并且对交错并联技术的研究背景和研究意义进行了分析；接着，对现有交错并联技术的国内外研究现状进行了介绍；然后，对本文的主要研究内容进行了说明；最后，介绍了论文整体的组织结构。

第二章：升压型 DC-DC 变换器的工作原理。首先，介绍了 Boost 型 DC/DC 变换器的基本拓扑，接着，对开关电源领域模拟控制与数字控制的控制方法进行了比较与分析；然后介绍了多相并联应用时出现的均流问题以及对应的均流技术；最后，对本章进行了小结。

第三章：基于 FPGA 的数字升压变换器系统。首先，介绍了系统代码的框架，对各个子模块进行定义；然后，对板级的片外辅助电路进行了设计，为了方便后续研究，本章还对各个子模块的功能与仿真结果进行阐述；最后，对本章进行了小结。

第四章：实验结果与分析。首先，介绍了系统的主要性能指标；然后将设计的数字电源系统通过 KiCad 电路软件进行绘制；接着，对电路进行 Layout、焊接，并且搭建了测试平台，对性能指标进行了分析；最后，对本章进行了小结。

## 2 升压型 DC-DC 变换器的工作原理

### 2.1 Boost 变换器工作原理

DC-DC 开关模式升压转换器用于对给定的输入电压进行升压。本章讨论了 Boost 电路的拓扑以及和升压转换器相关的其他重要问题。图 2.1 展示了开关电源的基本拓扑结构，电路中包含电感、电容、续流二极管与开关，大体上可以划分为功率级和控制级两级电路。

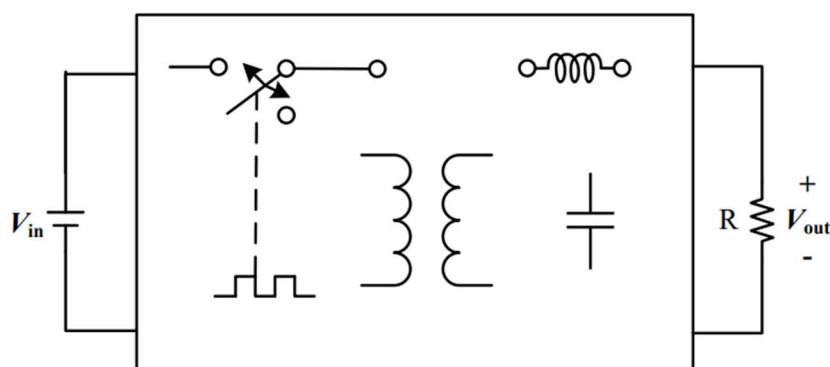


图 2.1 开关电源基本拓扑结构

控制器通过控制开关的导通时间，实现调节输出电压的效果。在开关导通阶段，前级能量传入电感中，此阶段没有功率被送到负载；在开关关断期间，电感储存的能量通过续流二极管传到负载端。

为了保证输出到负载的电压的波形质量，加入电感  $L$  和电容  $C$  组成 LC 滤波器。

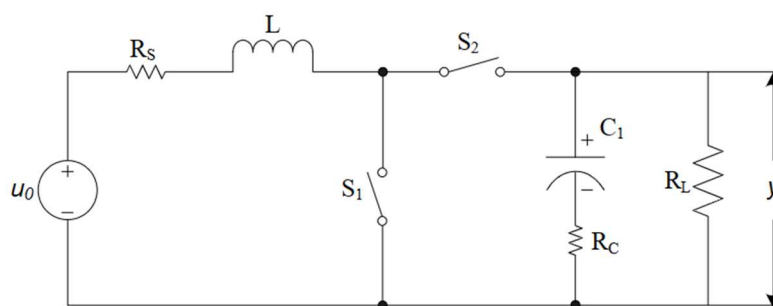


图 2.2 Boost 电路基本拓扑

通常，开关  $S_1$  和  $S_2$  使用增强型 N 沟道 MOSFET 来实现。开关  $S_2$  也可以使用功率二极管来实现。MOS 的开关状态由 PWM 脉宽调制器控制。

在稳态下，电感电流不会下降到零的特性定义了升压转换器的连续导通模式。在断续导通的时候，在开关周期的一部分时间内流过电感的电流为 0。升压转换器的典型操

作可分为两个半周期，如图 2.2 所示。在前半周期中，开关 S1 导通，开关 S2 关断。开关 S1 保持导通的持续时间定义为  $T_{on}$ 。在  $T_{on}$  期间，输出与输入和电源  $u_0$ （恒定电压源）隔离，通过在电感 L 中存储能量将功率输送到电路。开关 S1 导通的周期部分可以写为  $DT$ ，其中 D 是 S1 的占空比。

$$D = \frac{T_{on}}{T_{on}+T_{off}} = \frac{T_{on}}{T_s} \quad \text{and} \quad D' = 1 - D \quad (2.1)$$

在后半周期，开关 S1 断开，开关 S2 接通。开关 S1 保持断开的持续时间被定义为  $T_{off}$ 。当 S1 关断时，L 中的能量导致 L 两端的电压反转其极性。由于开关 S2 在这个半周期期间导通，电流继续流过 L，并且电感能量被释放到输出电容器。当开关 S1 重新接通时，新一个周期循环重复。图 2.3 描述了升压变换器在整个开关循环中的操作

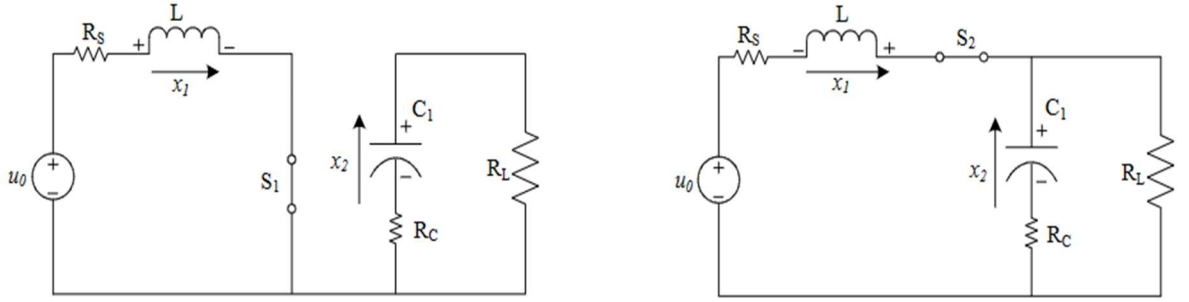


图 2.3 升压变换器的电流传递方向

对于输入电压  $V_{in}$ ，连续导通模式升压转换器的 DC 传递函数推导如下：

在稳态中，根据伏秒定律，电感两端的压降的均值是零。因此有：

$$\int_0^{T_s} v_L dt = 0 \quad (2.2)$$

其中  $T_s$  是开关周期。当开关导通时：

$$DT_s v_L = \int_0^{DT_s} v_L dt = \int_0^{DT_s} v_{in} dt = DT_s v_{in} \quad (2.3)$$

当开关关断时：

$$D'T_s v_L = \int_{DT_s}^{T_s} v_L dt = \int_{DT_s}^{T_s} v_{out} - v_{in} dt = D'T_s v_{out} - D'T_s v_{in} \quad (2.4)$$

根据式 2-2，有：

$$DT_s v_L = D'T_s v_L \quad (2.5)$$

推导可得 Boost 变换器的占空比表达式：

$$V_{out} = \frac{V_{in}}{D'} = \frac{V_{in}}{1-D} \quad (2.6)$$

## 2.2 DC-DC 变换器控制模式

在一般情况下，DC-DC 变换器控制的主要目标是通过闭环控制系统实现调节输出电压。闭环控制系统反馈输出电压，有时还会反馈其他电路变量，以调整功率管的占空比。用于量化 DC-DC 变换器控制器性能的两个参数是基于系统在输入电压和负载电流变化的情况下调节输出电压的能力：电压调整率和负载调整率。前者被定义为与输入电压的特定变化相对应的输出电压的变化，而后者被定义为输出电压与负载电流的特定变化的变化。

### 2.2.1 模拟控制技术

DC-DC 变换器的模拟控制技术已经非常成熟。在国内外的研究文献中已经发表了许多控制方法，总结可以认为主要分成电压和电流两种控制方法。

电压控制包含一个单独的控制回路来调节转换器的输出电压。图 2.4 为 Boost 转换器的电压模式示意图。系统的  $V_o$  被送至与目标恒定电压参考值  $V_{ref}$  进行比较。信号之间的误差  $V_{err}$  通过模拟补偿网络  $H(s)$  进行补偿，该网络最简单的形式可以是超前、滞后或超前-滞后补偿器。补偿器网络产生控制信号  $V_m$ ，连接到 PWM 调制器的输入端，PWM 调制器以其最简单的形式：锯齿波发生器 and 比较器组成。补偿网络通常包括一个或多个运算放大器加上无源元件。虽然这种架构简单易实现，但在补偿瞬态负载变化方面并不是特别有效，拥有响应缓慢、输出电压偏差大和需要比较大的输出滤波电容器等缺点。

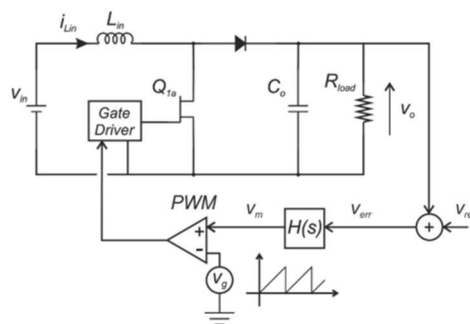


图 2.4 电压模式控制原理图

在分析开关电源的时域特性时，我们会选择通过精度和速度的维度来分析。控制环路的增益特性会影响系统的线性调整率和负载调整率，从而反映瞬态响应的精度。控制环路的带宽会影响恢复时间，从而反映瞬态响应的速度<sup>[2]</sup>。将上面的结构稍作变形，就

可以提升系统的响应速度：输入电压被用作前馈信号，以调整调制器斜坡的斜率。因此，输入电压的任何变化几乎立即得到补偿，从而改善了系统的整体动态响应。

文献中描述了许多类型的电流模式控制，大体上可分为两类：固定频率和可变频率，其中，常见的是固定频率。图 2.5（a）说明了升压型电路的峰值电流模式架构，这是一种属于固定频率的模式。它两个环路组成——电压外环和电流内环。电流内环调节通过输入电感循环的峰值电流或最大电流，而电压外环为电流内环提供了一个 $I_{ref}$ 。与电压控制方式不同，电路 MOS 管的占空比是通过将感应到的电感电流与阈值进行比较来生成的。这通常是通过使用模拟比较器来实现的。

当电感电流达到阈值时，比较器的输出重置 SR 锁存器的状态，从而关闭晶体管。固定频率的时钟脉冲被馈送到 SR 锁存的 RESET 端，该设置端子在每个周期开始时打开 MOS 管。SR 锁存器的持续置位、重置产生固定频率的驱动信号。电压外环的工作方式与电压模式控制类似。反馈感测到的输出电压，并将其与 $V_{ref}$ 比较。产生的电压随后通过补偿网络，该补偿网络将产生参考电流信号。

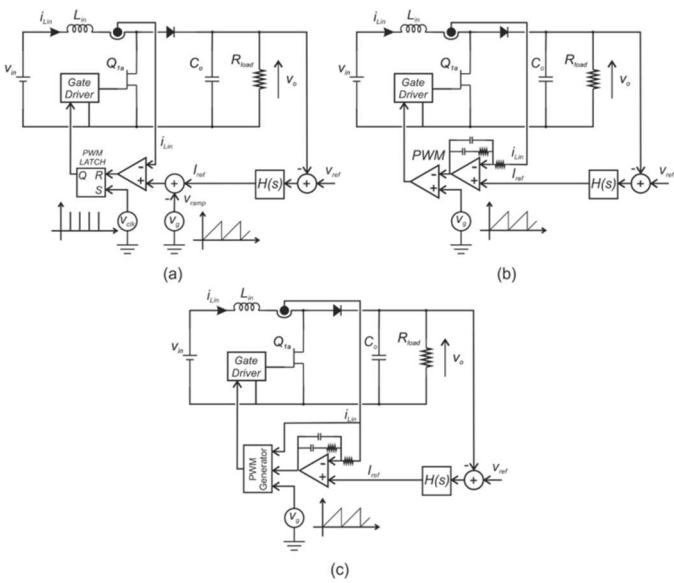


图 2.5 具有模拟电流模式控制的升压转换器。（a）峰值电流模式控制。（b）平均电流模式控制。（c） $I^2$ 平均电流模式控制

采用这种技术可能会导致当系统占空比在 0.5 以上时，亚谐波振荡的传播会导致系统不稳定性。为了解决这个问题，可以在参考电流与电感电流进行比较之前，将斜坡补偿添加到参考电流中，通过选择斜坡补偿的斜率以确保系统在确定的操作范围内的稳定性。



电流模式控制的优点可以概括为：当输入电压发生变化时，迅速产生输入电压的反馈信号，由于输入电感可以等效为电压控制的电流源，因此降低了系统传递函数的阶数，并且拥有了过流保护与当并联使用多个转换器时的负载共享。这种控制的主要缺点是容易受到晶体管开关瞬态产生的开关噪声的影响，晶体管开关瞬间可能产生大于峰值电流的电流过冲，导致系统的不稳定。目前国内外已经提出了这种控制方法的许多优化结构，例如在电流控制回路中使用固定的接通时间或固定的断开时间作为自由运行滞后技术<sup>[21]</sup>。电流控制回路中有时还包括积分器，使平均电感电流跟随电流参考信号。这项技术被称为平均电流模式控制<sup>[1][10]</sup>，图 2.5（b），通常用于转换器输入电流必须整形或精确控制的应用中，例如功率因数校正电路<sup>[1][21]</sup>。

2014 年，[28]中提出了一种称为 $I^2$ 平均电流模式控制的新控制方法，通过使用固定接通时间、可变开关频率来提高平均电流模式的瞬态响应，并提高轻负载效率。图 2.5（c）显示了具有这种控制的升压转换器的示意图，其中使用外部电压回路进行电压调节。该技术结合了峰值电流模式控制的快速直接反馈以确保快速瞬态响应，以及平均电流模式控制中的慢速积分反馈以实现电感电流的精确控制。此外，通过将固定时间调制与该技术结合使用，避免了亚谐波振荡的传播，从而消除了对斜坡补偿的要求。

## 2.2.2 数字控制技术

设计一款数字 DC-DC 变换器的一种直接方法是以数字方式实现前文提出的模拟控制技术。然而，这种方案实际上是一种高成本的解决方案，实现高的采样精度和处理速率需要高性能的主控以及高精度的 ADC。因此，目前行业研究致力于寻找采用市场上可用的数字信号控制器（DSP）的成本效益高的控制解决方案。以下部分将介绍用于数字控制的基于 DSP 的 DC-DC 变换器架构。

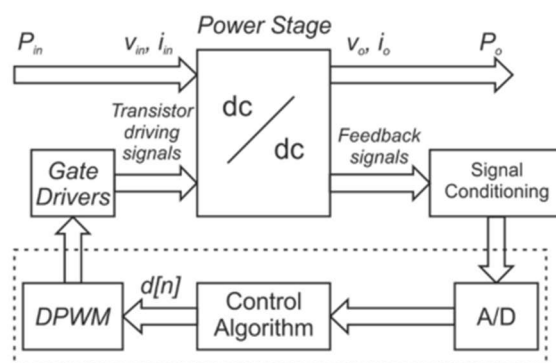


图 2.6 数字 DC-DC 控制器的结构

ADC 将反馈信号转换为数字信号。嵌入式微控制器中用于电机控制和功率转换器应用的 ADC 模块的典型采样速度在 4 MSPS 至 12.5 MSPS 之间<sup>[27]</sup>。这些数字分别对应于 250 纳秒到 80 纳秒的转换时间。ADC 的转换速度有助于减小控制器的处理延迟。

在模数转换过程之后，CPU 执行控制计算并确定转换器的占空比。控制器可以被编程为执行许多不同的算法，以确保满足控制目标。然而，CPU 的处理速度是有限的，并且随着所实现的算法的复杂性而增加。可用 DSP 的典型时钟频率范围为 40 MHz 至 300 MHz<sup>[27]</sup>。由控制算法确定的占空比通过 DPWM 转换为晶体管驱动信号。在市场上可用的 DSP 中发现的 DPWM 最常见的实现是均匀采样 PWM--USPWM。图 1.6(a)展示了均匀采样脉宽调制的功能模块图，而图 1.6(b)、1.6(c)和 1.6(d)展示了不同操作模式下的关键波形。该实现是通过用数字元件替换其主要元素而直接从自然采样脉宽调制架构衍生出来的<sup>[22]</sup>。在二进制计数器以计数上升模式编程的情况下，并借助于图 1.6(b)，解释了实现过程。

在递增计数模式下，二进制计数器生成数字前沿斜波形 $V_c$ 。计数器的数值随着数字 PWM 时钟信号上升沿的递增而增加。该时钟通常是来自主控的工作频率，这个频率是通过外部晶振等方法产生的，譬如 FPGA 的主频可以达到 250MHz。取到的工作频率可以通过分频来降至开关频率。 $V_c$ 不断与编程占空比 $V_m$ （有时称为调制信号）的参考寄存器进行比较。这是通过二进制比较器实现的。当 $V_c$ 的值越过 $V_m$ 时，比较器会输出一个数字电平或标志信号。该信号有两个作用：将数字 PWM 信号 $V_{out}$ 置零并通知处理器发生了这一事件。当 $V_c$ 达到其最大值 $V_{c-max}$ 时，它被重置为零， $V_{out}$ 被设置为高电平。同时，包含 $V_m$ 的寄存器会更新为新的编程占空比。由于 $V_m$ 仅在每个开关周期内更新一次，因此在整个 $V_c$ 周期内，它被定为一个定值。

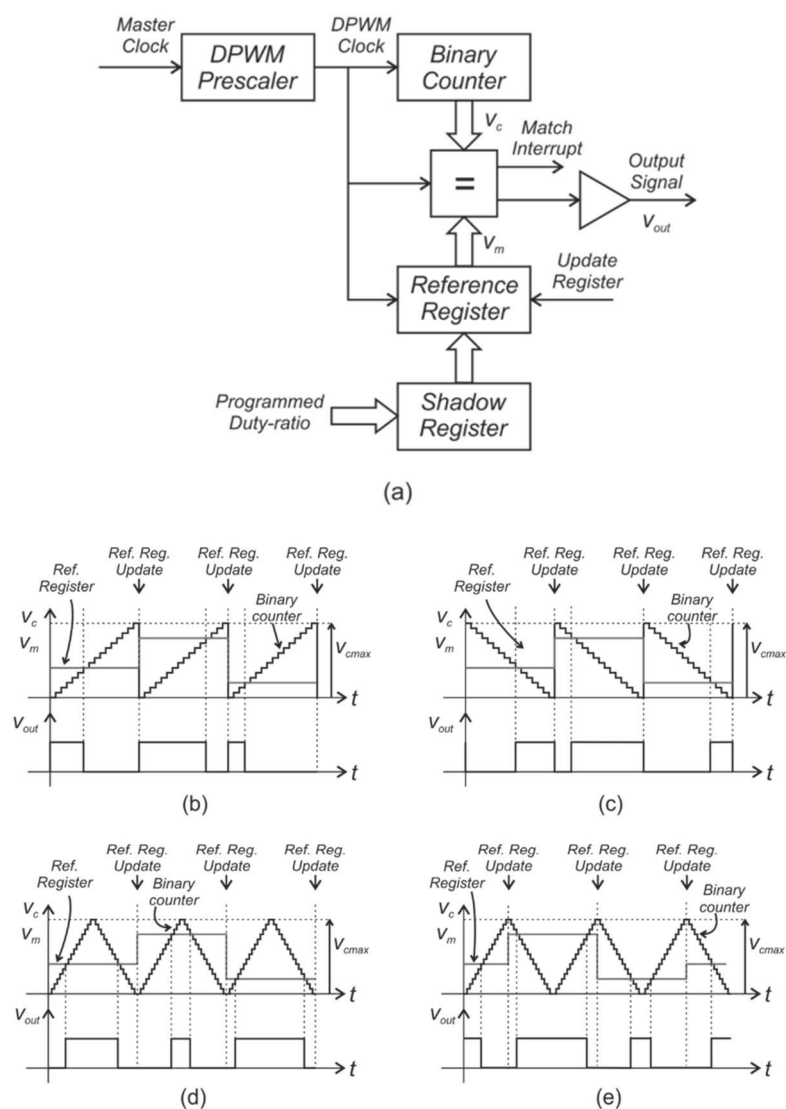


图 2.7 数字脉宽调制器：均匀采样实现 (a)功能块图；(b)计数上升模式操作；(c)计数下降模式操作；(d)计数上升-下降模式操作；计数下降-上升模式 (e)

相反，在模拟采样方案中，占空比的变化是平滑的，所以模拟均匀采样 PWM 的延迟会相较于数字方案小得多，对于高占空比脉冲，可以接近前缘和后缘的开关周期三角载波调制的调制和半开关周期。当使用数字控制时，这种影响会限制控制带宽。

为了避免电感电流的连续采样，数字电流控制转换器中采用的一种策略是同步 ADC 和 DPWM 的操作。三种形式的同步即允许立即访问电感的谷底电流、峰值电流或平均电流。为了对电感的谷底电流进行采样，DPWM 以递增计数模式操作，并且当 DPWM 计数器重置为零时触发 ADC 采样，因此在晶体管导通瞬间对电感感器电流进行采样。类似地，为了获取电感峰值电流，DPWM 以倒计数模式操作，并且当 DPWM 计数器复位时进行采样，然后在晶体管关断瞬间对电感电流进行采样。最后，为了获取平

均电流，DPWM 计数器以递增递减计数模式操作，并且当计数器达到其最大值时会给出采样指示信号。这样可以获得电感电流的平均值，因为电流采样发生在晶体管导通间隔的中间。

本节介绍了文献中发现的基本 DC-DC 变换器拓扑结构的数字控制方法。在以下分类中，数字控制策略根据用于调节电感电流、输出电压或两者的方法进行分组。可以确定为五种方法：线性补偿方法或传统方法、预测电流法、多采样法、混合信号法和非线性法。这些方法均可以在传统 DSP 与 FPGA 平台上验证。

这些方法通常通过传统的线性数字补偿器（如 PI 或 PID 控制器）来调节电压或电流。在这些方法中，反馈信号是控制系统所需的唯一信息。到了 20 世纪 90 年代末，大量的工作集中在优化设计线性补偿器上，以使其表现与模拟补偿器一样好。文献中报告了增强版本的线性控制器，其中添加了额外的极点和零点以补偿控制器的处理延迟其中添加了额外的极点和零点来补偿控制器的处理延迟。PID 控制器的具体设计将在第三章节进行详细的介绍。

### 2.3 交错并联技术

交错并联技术是一种通过多个功率变换器并联工作，提高电源性能和功率密度的方法。它可以减小输入和输出电流纹波，降低开关管和二极管的电压和电流应力，缩小电感和电容的尺寸，提高效率和可靠性等。交错并联技术在直流-直流变换器、功率因数校正变换器、隔离型变换器等方面都有广泛的应用<sup>[1]</sup>。

四相交错并联升压变换器拓扑如下图所示：

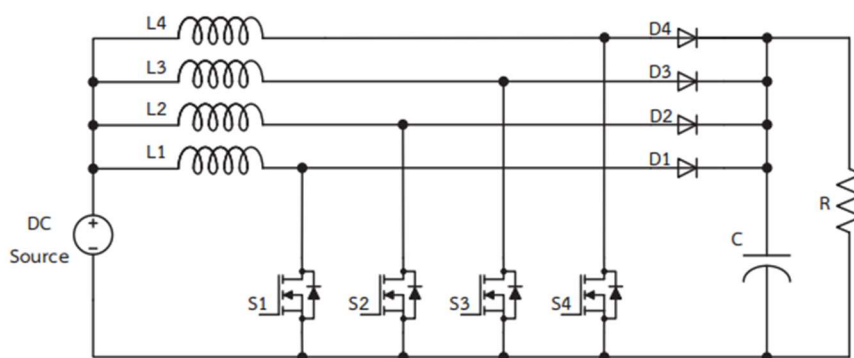


图 2.8 四相交错并联升压变换器拓扑

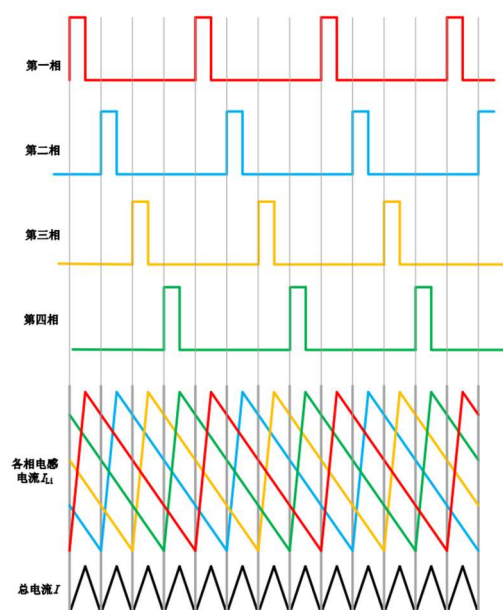


图 2.9 四相交错并联的控制信号与电感电流波形

交错并联技术的一个重要问题是如何实现电流均衡，即使每个变换器的输出电流按照其功率份额均摊，避免过载或欠载的情况。电流均衡不仅影响系统的稳定性和可靠性，也影响系统的效率和寿命。因此，设计合适的控制策略来实现电流均衡是交错并联技术的关键。根据是否需要额外的传感器或通信线路，电流均衡方法可以分为无源均衡和主动均衡两类。无源均衡方法是指通过改变变换器的输出特性来实现电流均衡，不需要额外的传感器或通信线路。无源均衡方法有以下几种：

改变单元输出内阻法（斜率控制法）。这种方法的电流均衡是通过调节每个变换器的输出电压-电流特性曲线的斜率、使得电流与电压成正比例关系来实现的。这种方法虽然简单但是会降低系统的负载特性和效率，而且在小电流时均衡效果较差。

改变单元输出阻抗法（阻抗控制法）。这种方法是通过调节每个变换器的输出阻抗来实现电流均衡，使得输出阻抗与输入阻抗相匹配。这种方法可以提高系统的负载特性和效率，但是需要精确测量输入阻抗，并且对参数失配敏感。

主动均衡方法是指通过增加额外的传感器或通信线路来实现电流均衡，需要对每个变换器进行反馈控制或者协调控制。主动均衡方法有以下几种：

主/从控制法（Master/Slave）。这种方法是指将一个工作在恒压模式 OOST 芯片作为主控制器，其余 BOOST 芯片作为被控制的对象工作在恒流状态。这种方法可以实现较好的均流效果，但是需要额外的通信线路，且系统的可靠性取决于主控单元。如果主控单元出现故障，则整个系统崩溃。

最大电流自动均流法（自动主/从控制法）。这种方法是指在平均电流型自动负载均流法的基础上，在每个变换器的反馈支路上增加一个二极管，使得只有输出电流最大的变换器参与调节工作，从而实现电流均衡。这种方法可以避免均流母线短路或某个变换器不工作时造成的故障，且可以构成冗余系统，但是对二极管参数匹配有一定要求

## **2.4 本章小结**

本章介绍了 Boost 升压变化器的基本拓扑结构，然后对模拟控制与数字控制变换器进行了分析，接着阐述了交错并联技术的工作原理以及具体实现方法，为下一章节进行的系统设计明确了方向。

### 3 基于 FPGA 的数字多相升压变换器系统

#### 3.1 系统框架

本次设计中采用了 Intel 公司的 Intel Cyclone EP4C10 FPGA 进行开发，以 Quartus II 软件为开发平台上使用 Verilog 语言对数字 PID、ADC 驱动、DPWM 功能模块进行了自顶向下模块化设计。

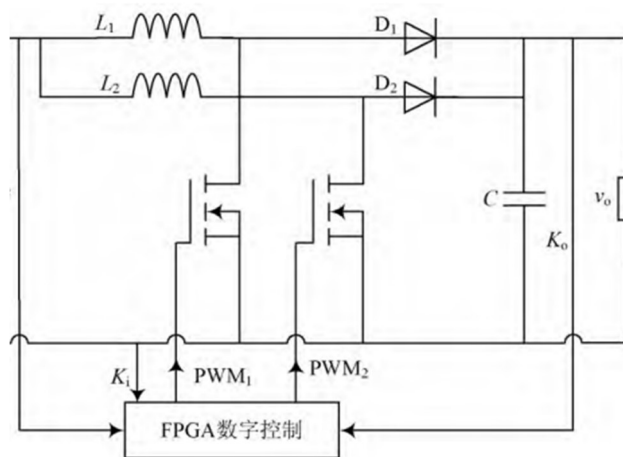


图 3.1 基于 FPGA 的数字多相升压变换器系统

#### 3.2 数字 PID 模块设计

在自动控制当中，我们常用 PID 控制算法对系统进行控制，这种算法的优点是控制简单，控制效果好，并且可以很容易地应用于各种机械或者模拟电路的结构中。

PID 控制器中的比例控制器 P 直接将误差乘上比例系数进行输出，可以直接对输出误差进行调节，但是由于其输出依赖于误差大小，只用比例控制器会存在稳态误差，因此务必引入更多的控制方式。自动控制器的积分 I 会对系统的误差进行累加输出，反映前几个周期误差情况，而积分控制器会累计过去的误差，最终达到减小稳态误差的效果。微分控制器 D 通过输入误差的微分进行调节，用于抵消系统惯性，因此可以减小系统的过冲但是会使系统的瞬态响应变差。三种控制器互相组合在一起即可形成 PID 控制器，通过使用者的调节能使其达到良好的控制效果。

数字控制器则是基于模拟控制器的基础之上，对其参数进行离散化，并输入到数字控制系统的控制器当中由控制器独立计算并且控制。

数控 PID 系统相比于传统模拟 PID 控制系统，拥有很多优点：1.参数调节方便。我们只需要更改程序即可调节参数。2.设计简便。相比于传统的 DCDC 控制器，外围电路

复杂，阻容元件极多，数字控制系统只需要少量的传感器和一个主控芯片即可完成控制。但传统使用 MCU 控制的系统有着采样周期长，控制频率低的缺点，过长的采样周期会使原本处于稳定的系统变得十分不稳定，甚至开始发散，但是这一点可以通过计算解决。

模拟 PID 控制系统控制方程如下：

$$u(t) = K_p p e(t) + K_i \int_0^t e(t) + K_d \frac{de(t)}{dt} \quad (3.1)$$

其中  $u(t)$  为控制器输出， $e(t)$  为误差输入， $K_p$  为比例控制器系数， $K_i$  为积分控制器系数， $K_d$  为微分控制器系数。

在模拟系统中，微分的定义为：

$$\frac{df(x)}{dt} = \lim_{\Delta x \rightarrow 0} \frac{f(x+\Delta x) - f(x)}{\Delta x} \quad (3.2)$$

积分的定义为：

$$\int_0^x f(x) = \lim_{\Delta n \rightarrow 0} \sum_0^x \Delta n f(k \Delta n) \quad (3.3)$$

把其增量看作采样时间，容易转化为数字控制器：

$$r[n] = K_p e[n] + K_i T_s \sum_{j=0}^n e[j] + \frac{K_d}{T_s} (e[n] - e[n-1]) \quad (3.4)$$

其中  $T_s$  为采样周期。

模拟控制器经过拉普拉斯变换后再频域的传递函数为

$$D(s) = \frac{U(s)}{E(s)} = K_p + K_d s + \frac{K_i}{s} \quad (3.5)$$

有双线性变换公式：

$$s = \frac{2(1-z^{-1})}{T_s(1+z^{-1})}, z = \frac{1-sT_s/2}{1+sT_s/2} \quad (3.6)$$

可得 PID 控制器在  $z$  域的传递函数为

$$D(z) = K_p + K_i \frac{1+z^{-1}}{1-z^{-1}} + K_d \frac{1-z^{-1}}{1+z^{-1}} \quad (3.7)$$

PID 控制器采用了电压环控制,取输入电压为 15V，输出电压为 24V，电流为 8A， $L = 6.8\mu H, C = 240\mu F$ 。

Boost 电路的小信号传递函数为

$$G(s) = \frac{V_i}{(1-D)^2} \frac{1 - \frac{sL}{(1-D)^2 R}}{1 + \frac{sL}{(1-D)^2 R} + \frac{s^2 LC}{(1-D)^2}} = \frac{1 - 14.6\mu s}{9.12ns^2 + 1.6\mu s + 1} \quad (3.8)$$

传递函数的波特图如下：



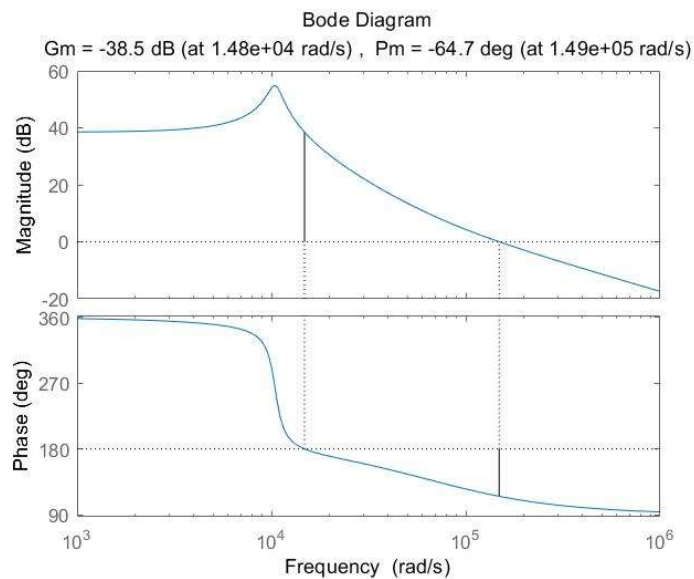


图 3.2 传递函数波特图

可见该 boost 电路的相位裕度只有 -64.7deg，远不足以实现稳定的环路，因此需要设置 PID 控制器调节开环传递函数。

设置 PID 控制器使相位裕度为 90deg 左右，此时 PID 的传递函数为

$$D(s) = 0.0000312 + \frac{1.5}{s}$$

此时该控制器为 PI 控制器，相位裕度为 89.7deg，穿越频率为 262rad/s。

总传递函数如下图：

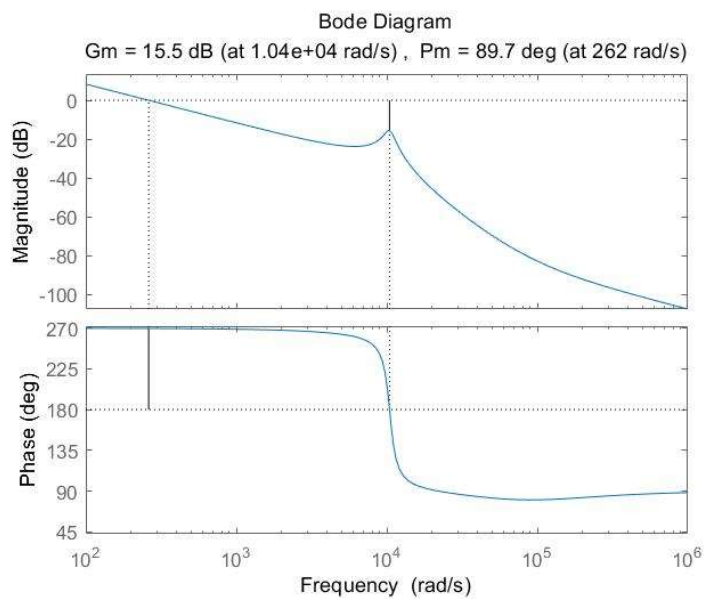


图 3.3 总传递函数

在频域响应中，右半平面零点会使系统在高频时增益变大并且，使得环路不稳定，而且 boost 电路存在一个右半平面零点使得补偿比较困难，往往只能通过降低穿越频率去提高相位裕度，因此整个环路的增益都会因此下降，所以其响应速度不会太快。使用 PID 控制器的负反馈阶跃响应如下：

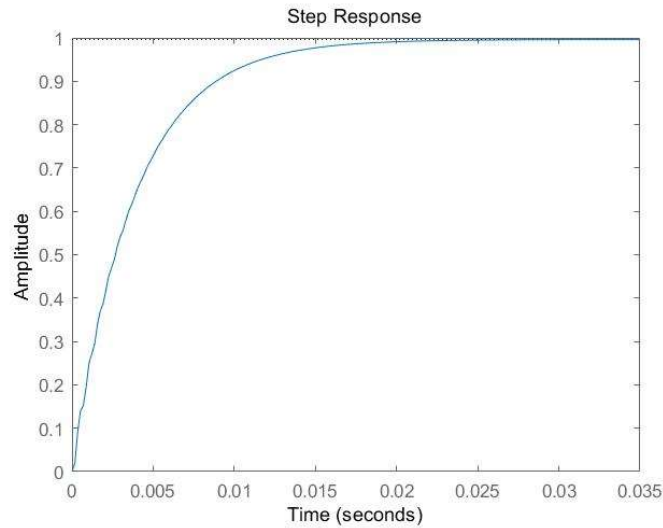


图 3.4 PID 控制器负反馈阶跃响应

从阶跃响应可以看出上升时间约为 1.5ms，并且电路没有超调，由于电路的负载变化对于这个阶跃响应来说比较小，在负载变化时其响应也能很容易跟踪上输出，因此 PID 控制器设计完成。

在数字控制系统中，设置采样时间  $T_s=1\text{ms}$ ，由双线性变换可得该控制器的离散传递函数为：

$$D(z) = 0.0000312 + 0.00075 \frac{1 + z^{-1}}{1 - z^{-1}}$$

转换成差分方程为：

$$10^4(u[k] - u[k - 1]) = 7.812e[k] - 7.188e[k - 1]$$

本文设计的 PID 模块采用增量式算法，使用了乘法器、加法器以及减法器实现传递函数，公式为

$$\Delta u[k] = u[k] - u[k - 1] = K_p \Delta e[k] + K_i e[k] + K_d (\Delta e[k] + u[e - 1]) \quad (3.9)$$

则有：

$$\begin{aligned} \Delta u[k] &= 0.00007188(e[k] - e[k - 1]) + 0.00000312e[k] \\ u[k] &= \Delta u[k] + u[k - 1] \end{aligned}$$

所以数字 PID 控制器有 $K_p=0.07188$ ,  $K_i=0.00312$ 。

PID 模块在时钟上升沿时锁存当前状态与前两个状态的 error 值，通过计算上一时刻的 $u[k]$ 和占空比值，最终输出的 Duty 值便可以认为是 $t_{on}$ ，将该值输入到 DPWM 模块中，最终就会输出对应 Duty 的 PWM 波。

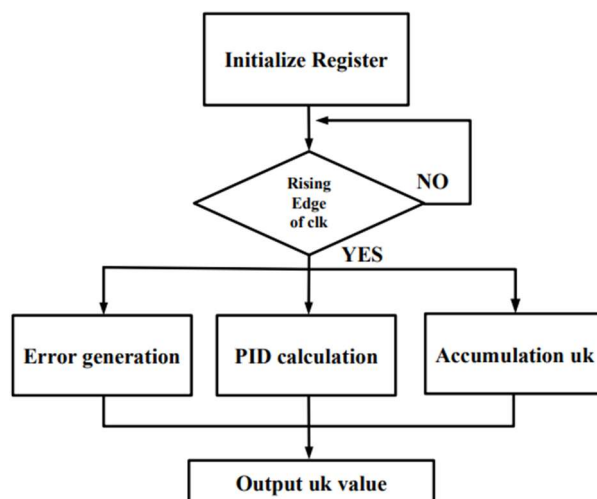


图 3.5 PID 模块工作流程图

### 3.3 ADC 驱动模块设计

电流和电压采集使用 TI 的 INA226 芯片，INA226 是一款分流功率监视器，可以检测电流的压降以及总线电源电压，并且拥有编程校准值，转换时间和取平均值的功能<sup>[6]</sup>。供电电压为 5V，共模电压最大为 36V，满足输出与输入电压，十分适合本次设计。INA226 还提供了 IIC 接口，方便主控芯片用于读取与配置该芯片。根据 INA226 芯片的数据手册可以得到以下的 I2C 读写时序图，并结合所需的寄存器值进行相应的配置。

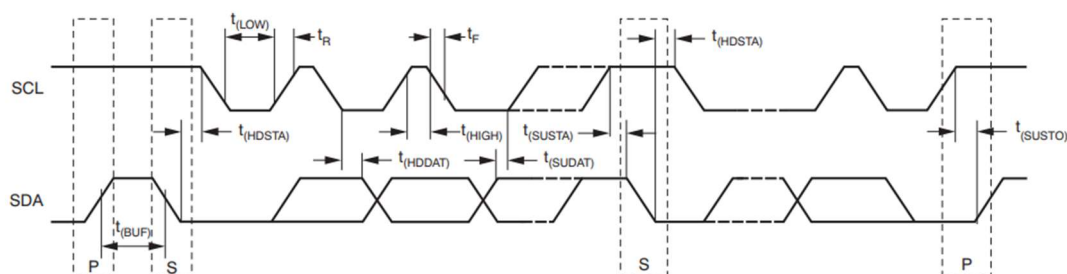


图 3.6 INA226 IIC 时序图

IIC 程序框架分为 IIC 写模块和 IIC 数据接收模块，IIC 数据写模块框架如下图，通过 FPGA 对寄存器进行赋值，将需要配置的校准值，转换时间和取平均值的数据通过 IIC 模块传输到 IN226 中。

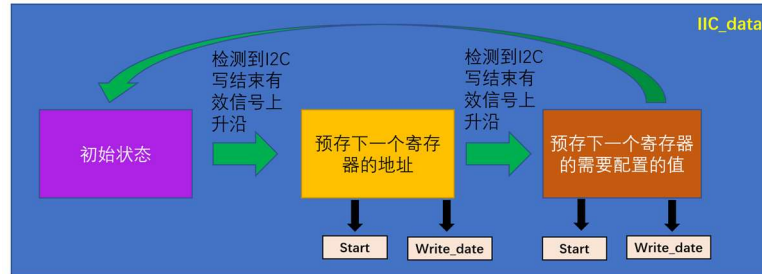


图 3.7 IIC 写模块结构图

SPI 读写模块顶层代码如下：

```
module iic_recv_top
    ( input      I_clk      ,// 系统 50MHz 时钟
      input      I_rst_n    ,// 系统全局复位
      output [3:0] O_led_out, // 从 IIC 设备的字地址读出来的数据
      // 标准的 IIC 设备总线
      output      O_scl      ,// IIC 总线的串行时钟线
      inout       IO_sda     // IIC 总线的双向数据线 ) ;
    wire         W_done_flag ;
    wire [7:0]    W_read_data ; // 从 IIC 设备的字地址读出来的数据
    assign O_led_out = W_read_data[3:0] ;
    iic_recv U_iic_recv
    ( .I_clk      (I_clk      ), // 系统 50MHz 时钟
      .I_rst_n    (I_rst_n    ), // 系统全局复位
      .I_iic_recv_en (1'b1      ), // 接收使能位，高电平有效
      .I_dev_addr (7'b1010_000 ), // IIC 设备的物理地址
      .I_word_addr (8'h23), // IIC 设备的字地址，
      .O_read_data (W_read_data ), // 从 IIC 设备的字地址读出来的数据
      .O_done_flag (W_done_flag ), // 读或写 IIC 设备结束标志位
      // 标准的 IIC 设备总线
      .O_scl      (O_scl      ), // IIC 总线的串行时钟线
      .IO_sda     (IO_sda     ) // IIC 总线的双向数据线 ) ;
endmodule
```

### 3.4 DPWM 模块设计

DPWM 模块的功能是将 DPID 生成的值转化为对应占空比的 PWM 波。通常由计数器（CNT）、比较器（CMP）和 D 触发器几个模块组成 DPWM。实现方式是在计数器

每个周期循环地计数；通过比较器设定当计数器值小于 DPID 值，DPWM 为高电平，当计数器值大于 DPID 值，DPWM 为低电平，实现 DPWM 输出。该方法结构简单，逻辑清晰，线性度高，但是对应 DPWM 的精度较高时，需要高频率的系统时钟和高位宽的计数器<sup>[2]</sup>。

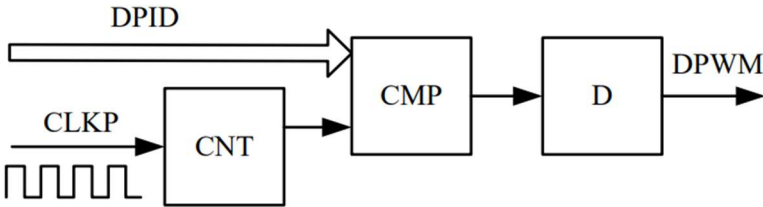


图 3.8 计数器型 DPWM 结构

当 DPWM 模块需要的数字 PWM 精度为  $n$  倍时，高频时钟的开关周期是  $T_s \cdot 2N$  DPWM，此时对 FPGA 时钟的要求较高。

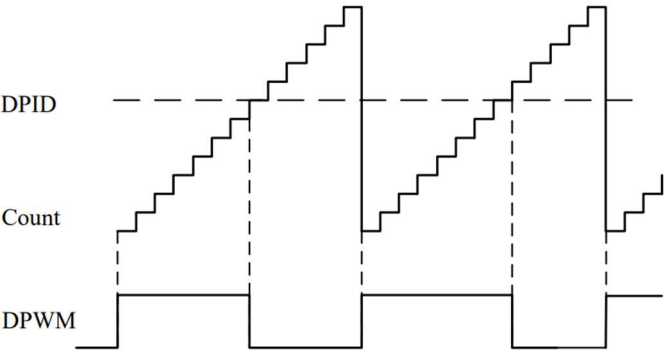


图 3.9 计数器型 DPWM 波形示意图

本次设计中采用的是双相拓扑，通过设置 Sync——Value 值（下称同步数值）与计数器 count 通过比较器后，会输出一个频率与开关频率相等的占空比信号，ScOut 作为 DPID 的时钟。因此可以由 ADC 阈值及其同步数值确定 ADC 和 DPID 间的相位关系。

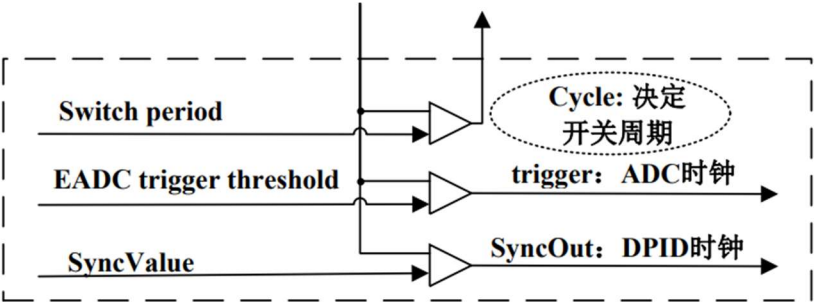


图 3.10 DPWM 加入了三个比较器

如图所示，计数的范围取决于 Cycle 的值，每次计数到最大值后就会回到零点，计数的时间便是开关频率。FPGA 的系统时钟为 250M，该值是 128-4096 时开关频率的范围是 1.9MHz - 0.06MHz<sup>[2]</sup>。

通过设置 ADC 阈值与计数器 count 比较产生具有开关周期的占空比信号 trigger 作为 ADC 的时钟。

在轻载时由于使用两相供电开关损耗较高，容易降低 boost 电路的效率，因此可以使用相数切换来保证效率最大化。我们选用的电感饱和电流为 9.1A，我们选在负载电流在 6A 以上的时候切换为双相输出，最大化输出效率。在每相中通过设置了两个同步信号来实现多相的拓扑，以双相为例：同步输入信号和同步输出信号作为每路的对齐信号。只有在同步输入信号保持低电平时，计时器才能开始计数，当其中一相的同步输入信号接地后，如需进入多相模式，那么该相的同步输出信号会被连接到另一路的同步输入信号，第二相的同步输入信号仅当第一相的同步输出信号为 0V 时，才会开始工作，此时两路方波的输出波形相位会有一定的延时。

### 3.5 保护模块设计

系统设计了过流保护和过压保护，当 boost 电路设计不够合理时，会导致输出电压飙升从而损坏元器件，这需要去严格限制。FPGA 主控通过读取 ADC 采样后的数值，如果输出电压大于 30V 则立刻停止输出，并且通过 FPGA 开发板板载的 LED 闪烁提醒使用者，这个设计可以避免 PID 调参的时候产生的超调现象。过流保护实现也通过比较器实现，工作流程如下图所示

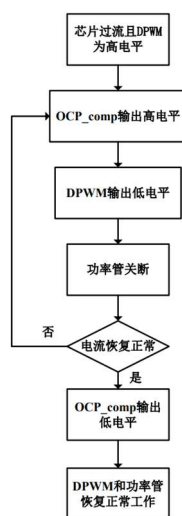


图 3.11 过流保护示意图

### 3.6 本章小结

本章介绍了数字多相升压变换器系统的数字 PID 模块与 DPWM 模块的详细推导、设计过程，然后对 ADC 驱动模块的 IIC 协议和采集芯片进行了分析，最后对保护模块进行了简单的功能介绍。

## 4 实验结果与分析

### 4.1 主要性能指标

#### 4.1.1 输出电压纹波

输出电压纹波是加在 DC 电压上的交流分量，当输出纹波太大时会导致负载工作异常，下面通过分析 Boost 电路纹波电流与电压，讨论如何降低纹波。

当开关导通的时候，因为电感  $L$  是定值，而电感两端电压  $U$  不变，即  $di/dt=U/L$  为定值，因此电感电流将随时间变化。如果规定电流正的正方向为流入负载，根据电感此时电压，是左边大于右边，所以电感的电流是线性增大的。

当开关关断的时候，电感两端的电压  $U = V_o + V_d - V_i$  是一个定值，电流也随时间变化，但是此时的电压方向相反，因此在开关关闭的时候电流是线性减小的。最终电感电流如下图 4.1 所示。

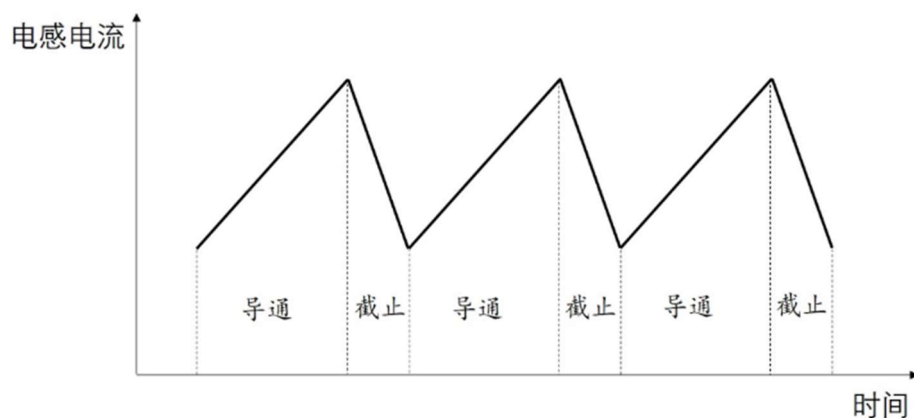


图 4.1 电感电流示意图

由图 4.1 可以看出，在一个周期内电感电流的增加量与跌落量相等，根据伏秒法则有：

$$V_i * T_{on} = (V_o + V_d - V_i) * T_{off} \quad (4.1)$$

又根据

$$U = L * (di/dt) \quad (4.2)$$

即

$$\frac{U}{L} = \left(\frac{di}{dt}\right) = \text{电流变化斜率} \quad (4.3)$$



当输入电压输出电压不变后，电感两端的压降就是一个不变的值，那么 $i_L$ 的变化斜率与电感值成反比例关系：电感值越大，电流的斜率越小，即纹波越低。因此提升感值和系统开关频率能够减小输出电压纹波，但是，较大的电感会增大 PCB Layout 的消耗，并且会提高系统的响应延时；较高的开关频率会提升 MOS 管开关损耗，环路的稳定性也会降低。如果电感感值太小，那么电感的峰值电流就会变大，电感的饱和电流在选型时也相对应的会提高，除此之外，过高的峰值电流还会导致开关切换时的 EMI 问题，因此，在设计时需要进行折中考虑。

#### 4.1.2 负载调整率与电压调整率

负载调整率与电压调整率是电路瞬态特性精度的体现。负载调整率指当 $I_{load}$ 发生变化时，系统 $V_o$ 的对应的变化。具体的数值为当输入电压 $V_{in}$ 不变时，负载从空载变为满载的瞬间，监测最低输出电压，从而计算输出电压的变化率，计算公式如下：

$$load_{rate} = \frac{V_{ml} - V_{fl}}{V_{hl}} * 100\% \quad (4.4)$$

其中， $V_{ml}$ 是最大输出电压，即空载时的输出电压； $V_{fl}$ 是最小输出电压即满载时的输出电压； $V_{hl}$ 是一半负载时的输出电压。

电压调整率反映的是输出电压 $V_o$ 跟随输入电压 $V_{in}$ 变化的情况，在满载的情况下，使输入电压在额定范围内变化，然后测出每个输入电压 $V_o$ 对应 $V_{in}$ 的数值，电压调整率计算公式如下：

$$line_{rate} = \frac{V_{max} - V_{min}}{V_{nor}} * 100\% \quad (4.5)$$

其中， $V_{max}$ 是输入电压在范围内波动时，监测到的输出电压最大值； $V_{min}$ 是输入电压在范围内波动时，监测到的输出电压最小值； $V_{nor}$ 是输入电压为标准工况时，输出电压的值。

#### 4.1.3 工作效率

作为开关电源系统的一项重要指标参数，系统工作效率指的是输入功率与输出功率之间的比值。负载较小时，PWM 波占空比值较小，驱动器产生大量能量损耗，效率会比较低。当负载较大时，功率管的导通损耗会使系统效率下降。随着控制器的开关频率上升，开关损耗逐渐变大，成为主要的损耗<sup>[2]</sup>。通过交错并联等方法能够降低开关损耗，

让整体的工作效率大于 95%。使用交错并联的方法还可以减小每相上电感的电流，提高整体功率密度。

## 4.2 测试硬件搭建

在本次设计中，FPGA 开发使用了 Quartus II 13.0 平台，硬件外围电路的设计与 Layout 使用了 Kicad 电路 Cad 绘图软件。

系统硬件电路主要由 Driver 模块、Boost 模块、Sensor 模块和 FPGA 供电模块组成，功能分别是半桥驱动、Boost 功率级电路以及采样电路。下面将逐一介绍外围硬件电路设计。

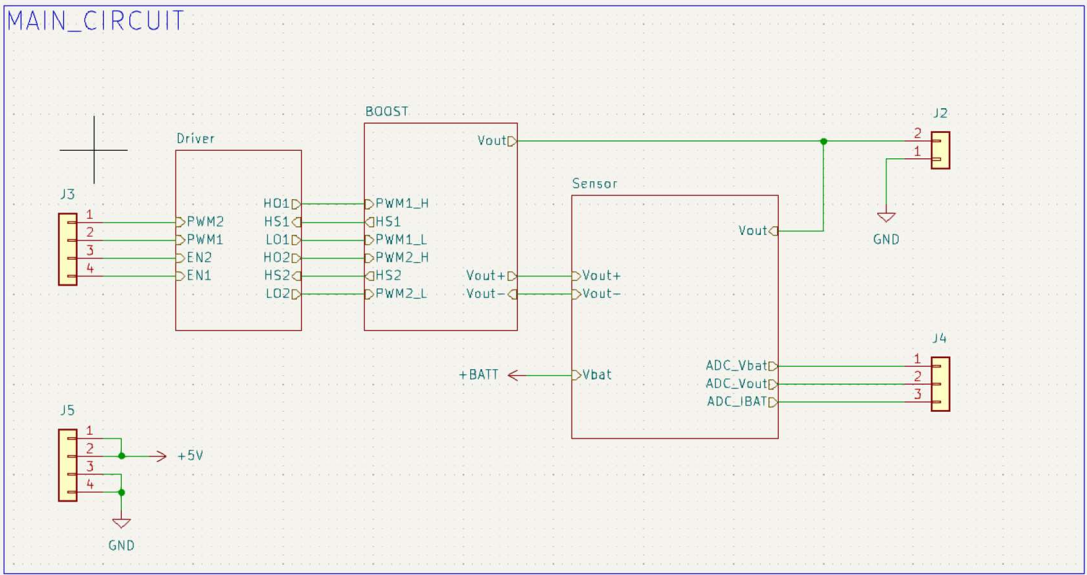


图 4.2 电路原理图

### 4.2.1 驱动电路设计

驱动模块也称电平转换模块，由于 IO 口的驱动电流很小，因此需要通过 LM5106（高压栅极驱动器）来驱动后级的 NMOS。

LM5106 能够自定义死区时间，并且只需要单 PWM 输入即可控制高侧与低侧的波形输出，能减少电路元件的使用。驱动端耐压 100V，能很好的满足设计要求，加上其体积较小，也适用于小体积电路。电路使用了型号为 CSD18540 的 MOSFET，其具有极小的栅极导通电量 41nC，100nF 的自举电容符合设计要求，LM5106 使用的滤波电容为 1uF，其电容量不能太小，用于储存驱动时损耗的能量，否则会导致驱动电流不够。

LM5106 的输入信号可以匹配 TTL 电平，还可以通过板级的电阻来设置的 Delay。LM5106 还可以在高速运行的情况下保持低工作电流。一旦检测到低端或自举电容高端电源电压低于保护阈值，LO 引脚将输出低电平，关闭功率管。实现电路如图 4.3

Z

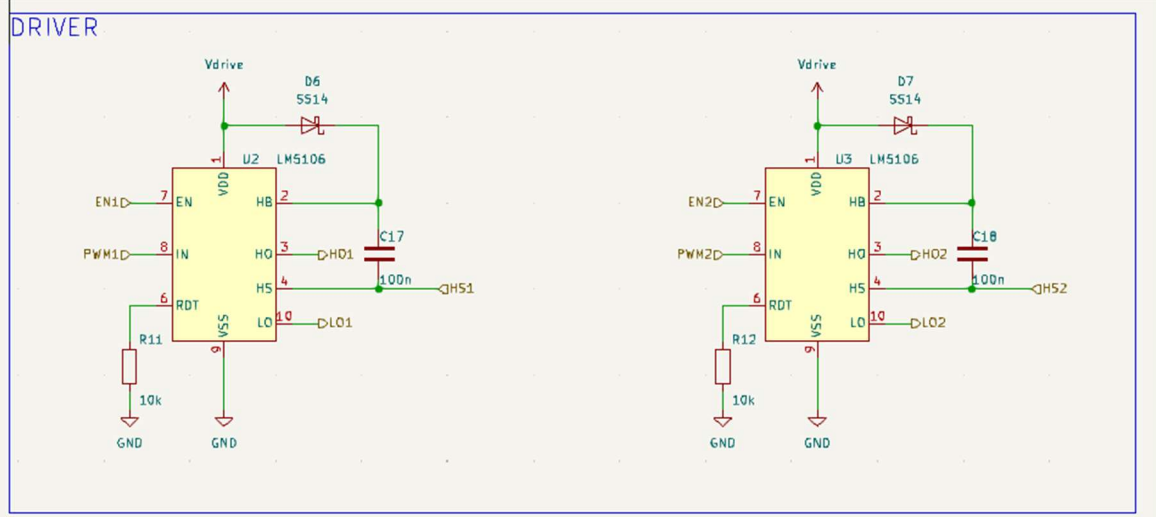


图 4.3 驱动电路原理图

#### 4.2.2 功率级电路设计

在本次设计中，采用了双相的功率拓扑设计， $R_1 R_2 R_3 R_4$  的作用是防止 MOS 管导通过快的时候，在高电压区间击穿附近的其它元件。功率管串联电阻  $R_1 R_2 R_3 R_4$  与并联的二极管  $D_1 D_2 D_3 D_4$  共同组成硬件死区电路，驱动电路电压源为 NMOS 的结电容  $C_{gd}$  充电时，由于栅极上有限流电阻，增加了  $C_{gd}$  电压上升到 NMOS 导通阈值的时间；结电容通过并联的二极管进行泄放，放电功率不受影响，因此 NMOS 开启速度比关断的速度更慢，从而形成硬件死区。

考虑到 PCB 的面积不能太大，这里选用了这里选用了封装为 1205 的 CENKER CKST1205-6.8uH/M 电感，标称的感量为 6.8uH，在加强散热时额定电流为 7A，饱和电流 9.1A。根据电感的纹波电流容易列出不等式：

$$\frac{I_{out-max} * V_{out}}{2 * V_{in}} + \frac{V_{in}}{2 * f_{SW} * L} * \left(1 - \frac{V_{in}}{V_{out}}\right) < 9.1 A \quad (4.6)$$

降低频率可以降低 MOS 管开关损耗，却会增大电感的纹波电流，为提高效率和留有足够的裕量，设定输入电压为 15V，输出电压为 24V，工作频率为 250kHz，此时最大的  $\Delta I_L \approx 0.3 I_{out}$ ，处于较好的范围以内。

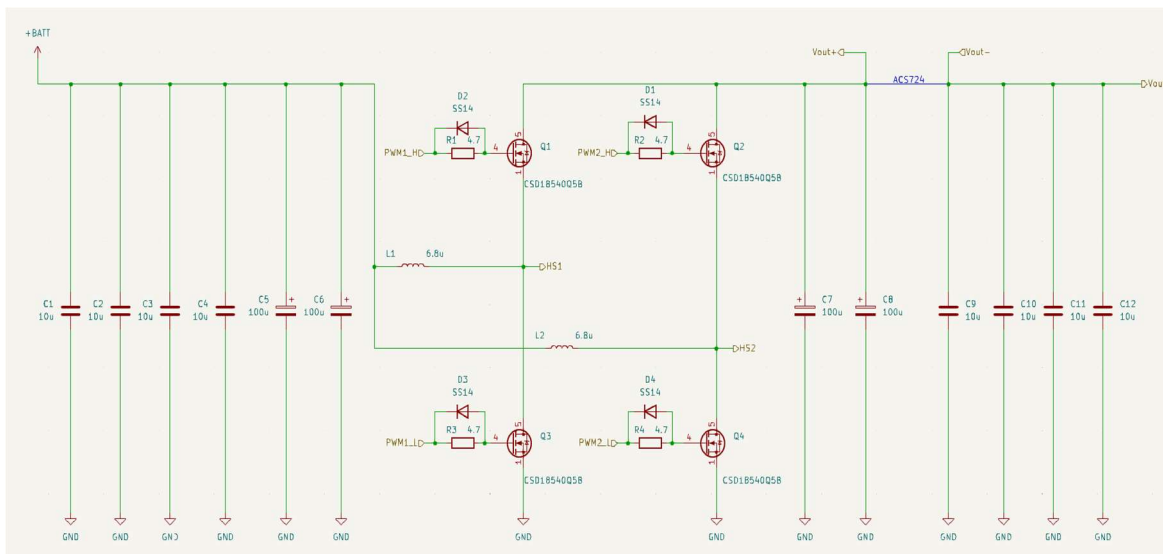


图 4.4 功率级 Boost 电路原理图

### 4.2.3 PCB Layout 设计

本次 PCB Layout 同样采用了 KiCad 软件进行设计，整体采用双层 PCB 设计，正面与背面皆进行了 GND 的大面积铺铜，FPGA 控制器通过 GH2.54 排针与电路通信。设计时根据不同的功能划分区域，并将相同功能器件布局到同一片区域，保证了 GND 的良好连接性，因此本次设计中数字地与功率地并未进行分割。电流采样线路采用达尔文接法，最大程度保证了电流采样的精度。电路 PCB 正面图与 3D 示意图如下。

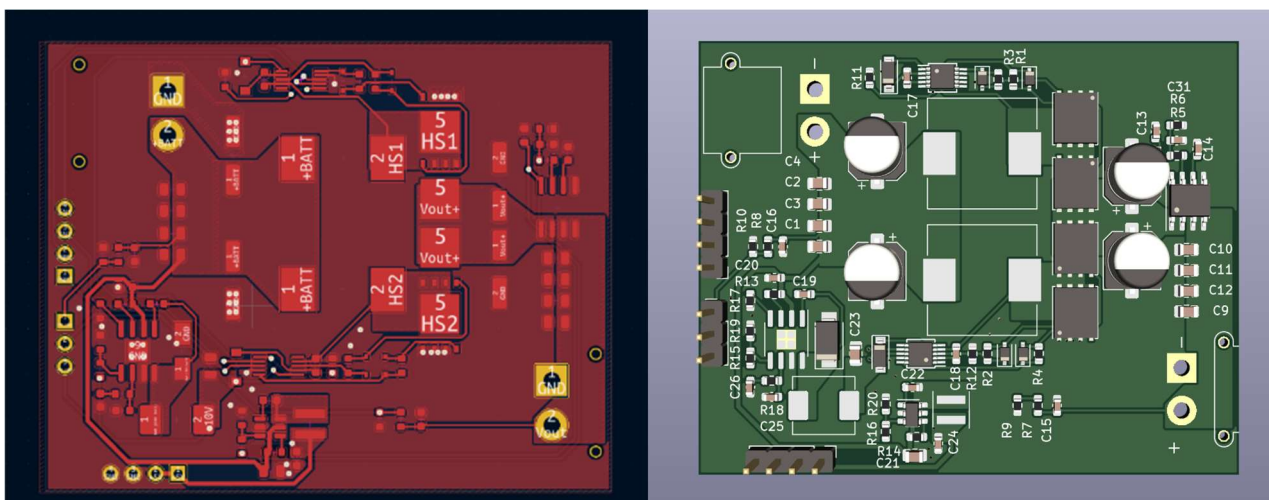


图 4.5 电路 PCB 正面图与 3D 示意图

## 4.3 测试结果

### 4.3.1 测试平台搭建

测试电源使用型号为 ZXD2400 的直流线性大功率稳压源,最大功率可达 2000W, 电子负载仪采用 KUNKIN 公司的 KP184 型号, 最大功率为 400W, 示波器采用了鼎阳 SigLent SDS5104X 示波器, 下图 4.6 为测试仪器图。

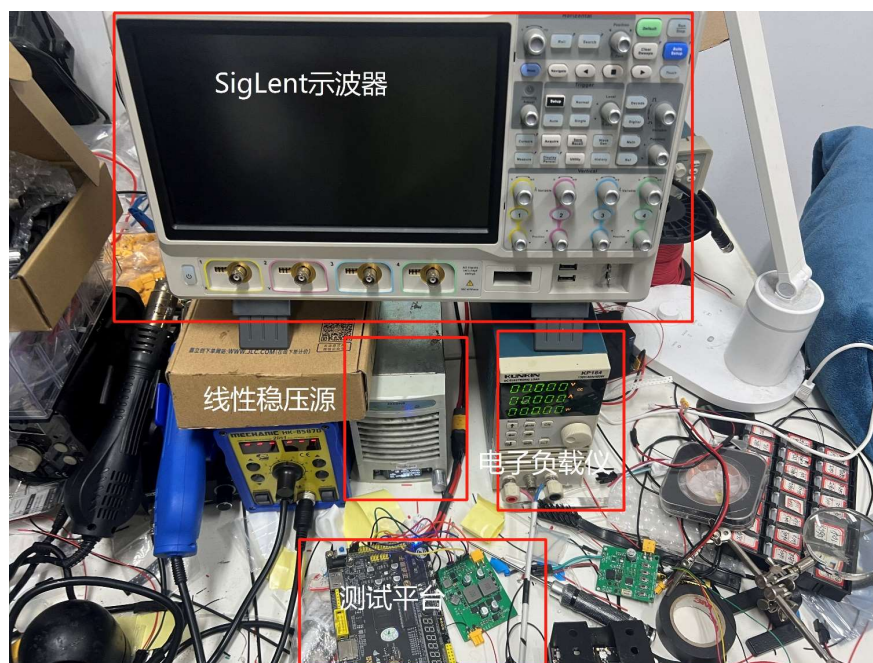


图 4.6 测试平台仪器实物图

电路端输出采用 XT30 端子, 由于电路输出端口到负载仪的线损比较大, 到达电子负载仪上的输出电压较低, 因此选择了使用电子负载仪监测输出电流、直流电源监出入电流、万用表监测输入电压、示波器监测输出电压的方式进行测试。下图 4.7 为电路实物图。

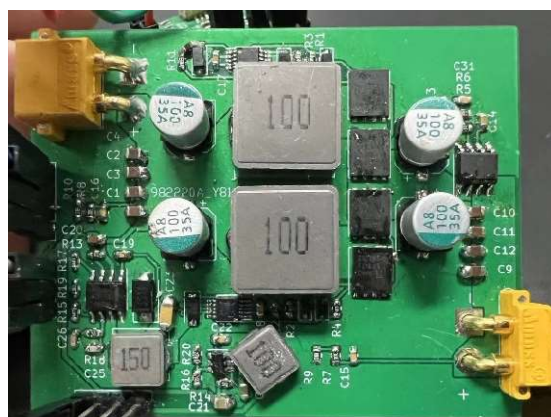


图 4.7 测试 PCB 实物图



### 4.3.2 负载调整率

设定直流稳压电源的输入电压为 15V，通过示波器观察输出电压波形，电子负载仪设置为恒功率模式，设置电子负载仪的功率从空载 0W、半载 100W 和满载 200W 变化，观察记录其对应点的最低输出电压，记录下输出电压波形如下图所示。



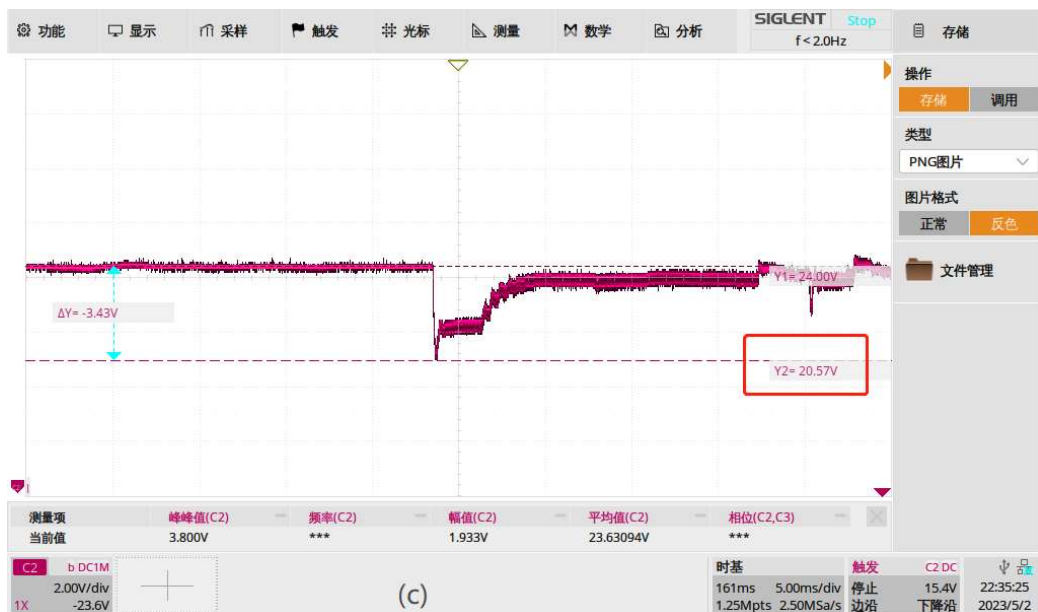


图 4.8 负载变化时输出电压波形图 (a) 空载时输出波形 (b) 半载时输出波形 (c) 满载时输出波形

根据式 4.4

$$load_{rate} = \frac{23.89V - 20.57V}{21.90} * 100\%$$

最终计算得负载调整率 $load_{rate}$ 为 15.16%。

### 4.3.3 电压纹波

当输入电压在 15V，输出电流为 9A 时，记录此时双相 DPWM 信号波形

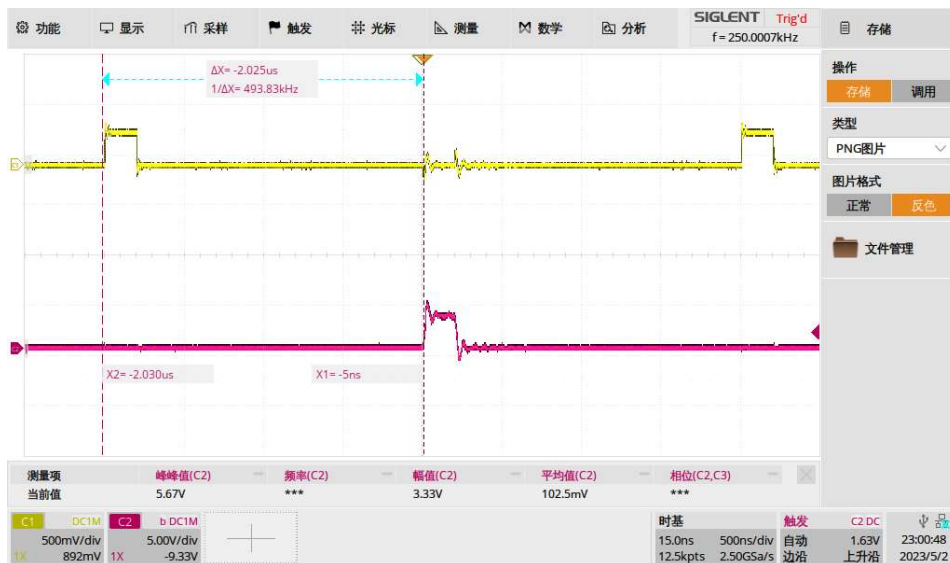


图 4.9 双相 DPWM 信号

由图 4.9 可以看出，此时两路 DPWM 信号均正常输出，系统频率设置为 250KHz，双相系统中每相 PWM 波的相位差为 180°，即差值为 2us，符合示波器测量结果。

此时输出电压波形如下图 4.10 所示。

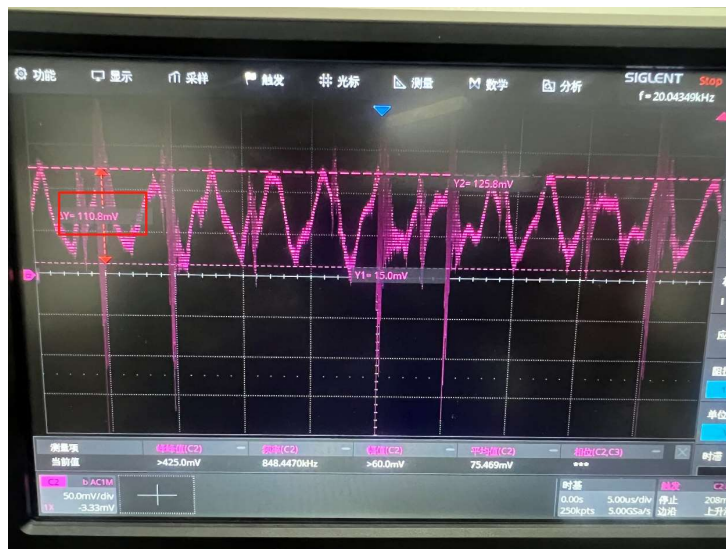


图 4.10 满载时输出电压纹波

如图 4.10 所示，在最大输出电流下（204W）输出电压纹波大小是 110mV，输出电压纹波系数=110mV/23.89V=0.46%，因此系统基本符合要求。

#### 4.3.4 工作效率

测试工作效率时，给定输入电压 $V_{in}$ 为 15V 与 12V，调整负载从 0.5A 至 9A 满载变化，测试每个工作点下输出稳定后的工作效率。测试结果如下图所示。

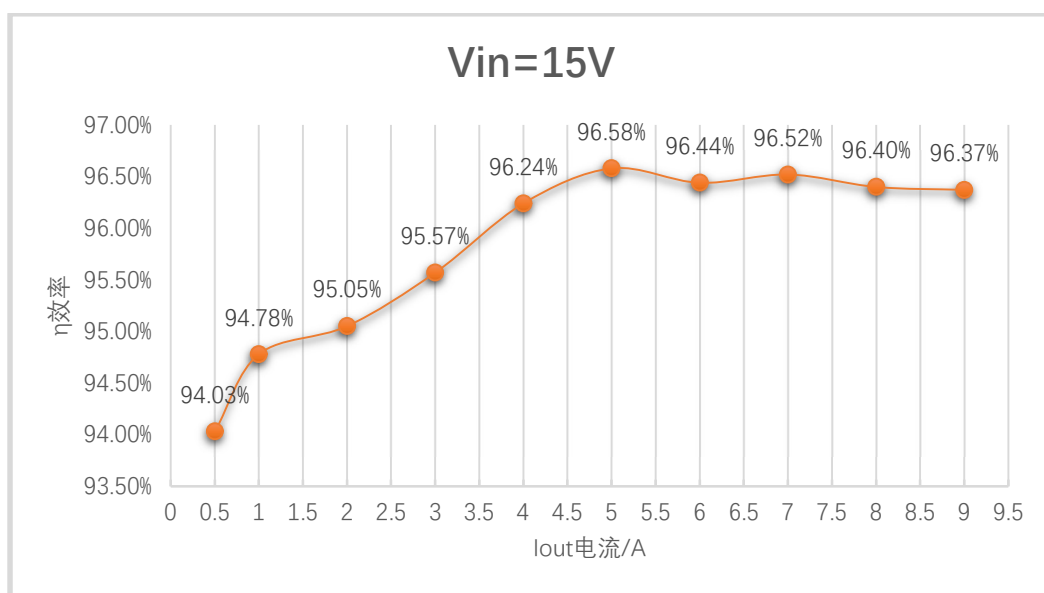


图 4.11  $V_{in}=15V$  时工作效率曲线图



由图 4.11 可得，当 $V_{in}=15V$  输出电流 $I_{out}=5A$  时，系统最高的输出效率为 96.58%。

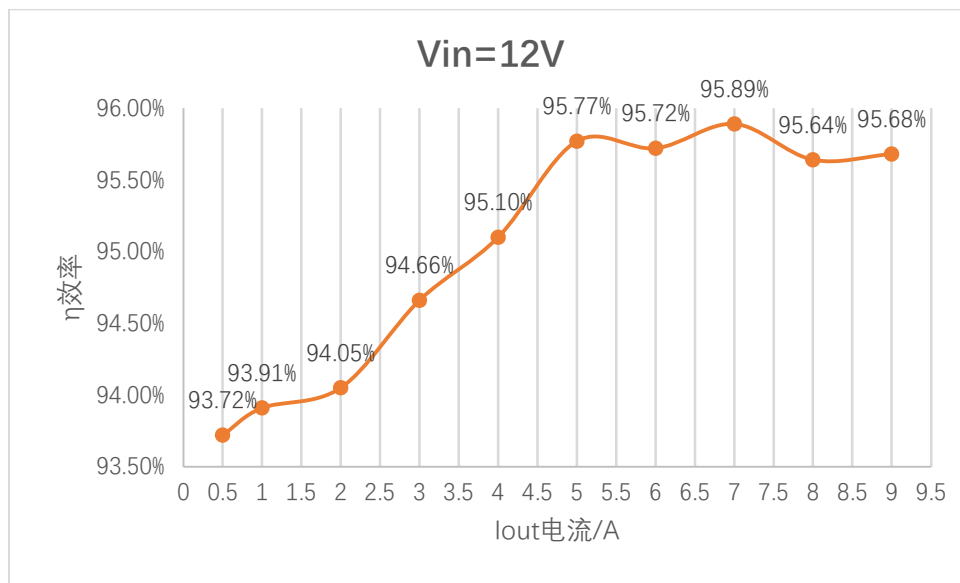


图 4.12  $V_{in}=12V$  时工作效率曲线图

由图 4.12 可得，当 $V_{in}=12V$  输出电流 $I_{out}=7A$  时，系统最高的输出效率为 95.89%。

#### 4.4 本章小结

本章首先介绍了系统的主要性能指标，对负载调整率和电压调整率的计算过程进行了介绍，然后对电路板级的各模块原理图设计、PCB 设计进行了分析，最后根据主要性能指标进行实物的测试，由于不满足电压调整率的测试条件，因此并未对该参数进行测试。最终测得系统负载调整率为 15.16%，电压纹波系数为 0.4%，标准工况下满载输出效率为 96.64%。

# 结论

## 1、本文工作总结

数字电源是未来开关电源领域发展的趋势，结合当前新能源汽车的发展，本文基于 FPGA 的 PID 算法设计了一款数字多相升压变换器，本文主要完成了以下工作：

1. 分析了当前时代 PHEV 电动汽车的供电架构，并且根据一种小型自动化机器人的底盘供电系统设计了一款基于超级电容器的多相升压变换器，该系统采用数字反馈环路控制，具有较好的带载能力以及瞬态响应特性，能够通过修改代码适应不同的负载场景。
2. 根据所需的应用场景搭建了该变换器的电路，并且通过 CAD 软件进行原理图绘制、PCB Layout，最后打板验证，测试得双相电路输出 23.58V 时，最大输出电流为 9A，最大输出功率为 212W，最高满载工作效率 96.64%，负载调整率为 15.16%，电压纹波系数为 0.46%，验证了方案的可行性。

## 2、不足之处

本架构中对交错并联技术的应用较为局限，在将来可以进一步提高相数以满足更大的功率需求，在功率级电路上实现模块化，比如通过插拔式的结构来增加相数，并且通过按键、屏幕等人机交互方式对数字电源的功能进行编程，比如过流保护、过压保护阈值。

在数字控制技术上，本次设计中未能成功实现电流均衡，在未来可以加入基于平均电流的数字均流方法，保证环路的稳定性。

## 参考文献

- [1] Yu Jincheng .Digital Active Power Factor Correction Technology Suitable for DCM Boost Converter and its FPGA Implementation [D] HuBei: Huazhong University of Science & Technology, 2020.
- [2] 武昕. 多相 DCDC 数字控制芯片的设计与实现[D]. 电子科技大学, 2020.
- [3] Liang Wei. Research on Modeling and Intelligent Control for Boost Converter Based on FPGA [D]. JiangSu: Jiangnan University, 2008
- [4] LEEF C. The state-of-the-art power electronics technologies and future trends[J]. 2000 Power Engineering Society Summer Meeting (Cat No00CH37134). 2000: 1229-1232 vol. 1222.
- [5] RAJAGOPALAN J, LEE F C, NORA P. A general technique for derivation of average current mode control laws for single-phase power-factor-correction circuits without input voltage sensing [J]. IEEE Transactions on Power Electronics, 1999, 14(4): 663-672. Boston: Artech House, 2014. 38-46.
- [6] 韩超. 负刚度可调式电磁隔振器动力学特性分析及试验研究[D]. 哈尔滨工程大学, 2018.
- [7] BANG T, PARK J. Development of a ZVT-PWM Buck Cascaded Buck-Boost PFC Converter of 2 kW With the Widest Range of Input Voltage[J]. IEEE Transactions on Industrial Electronics, 2018, 65(3): 2090-2099.
- [8] DAYING S, WEIFENG S. A novel digital controller for boost PFC converter with high power factor and fast dynamic response[J]. 2013 IEEE 10th International Conference on ASIC. 2013: 1-4.
- [9] 郭超, 韦力. 交错并联 Boost PFC 电路的研究[J]. 现代电子技术, 2011, 34 (10) : 133-135.
- [10] 李洪珠, 刘飞扬, 刘艳等. 一种新型磁集成高增益耦合电感倍压 Boost 变换器 [J] . 电工技术学报, 2020, 35 (S2) : 450-460.
- [11] 齐云志. 开关电源均流分析及工作实例[J]. 科技信息, 2012.
- [12] 杨潮晖. Boost PFC 电路拓扑和数字控制的研究[D]. 哈尔滨工业大学, 2010.
- [13] 范志永, 李子晓, 张涛, 金川. 基于 BUCK 电路的功率驱动装置设计[J]. 电子技术与软件工程, 2019.
- [14] 杨子江. 基于 PID 算法的全集成数字控制电源管理芯片系统研究[D]. 天津理工大学,

2022.

- [15] 刘晓艳. 基于 FPGA 的高频 PWM 开关电源控制器设计[D]. 江苏大学, 2009.
- [16] Patrick, LeFèvre. 迎接直流电源挑战的设计思路——数控电源[J]. 当代通信, 2005.
- [17] 刘敬力. 四相交错并联软开关双向 DCDC 变换器控制研究[D]. 辽宁工程技术大学, 2015.
- [18] 刘艳乐. 多相宽频大电流降压型 DCDC 芯片的设计与实现[D]. 西安电子科技大学, 2014.
- [19] 路秋生, 张艳杰. 电源并联均流技术[J]. 北京电子信息大学, 1999.
- [20] 陈成. 一种自适应导通时间降压型 DCDC 变换器[D]. 西安电子科技大学, 2020.
- [21] S. Ang and A. Oliva, Power-switching converters[M]. USA: CRC Press, 2005.
- [22] 张治学. 基于 BP 神经网络 PID 的 DCDC 控制器设计[D]. 东南大学, 2018.
- [23] 李永富, 付双仟. 一种性能优良的均流芯片在开关电源中的应用[J]. 电源世界, 2005.
- [24] Feng C, Yu XP, Lim WM, Yeo KS. A Compact 2.1–39 GHz Self-Biased Low-Noise Amplifier in 65 nm CMOS Technology[J]. IEEE Microwave and Wireless Components Letters, 2013, 23(12):.
- [25] 路秋生, 张艳杰. 开关电源并联均流技术[J]. 北京电子信息大学, 2000.
- [26] Y. Yingyi, F. C. Lee, P. Mattavelli, and L. Pei-Hsin, I<sub>2</sub> Average Current Mode Control for Switching Converters[J]. Power Electronics, IEEE Transactions on, vol. 29, pp. 2027-2036, 2014.
- [27] 王雪原. 电流模式升压型 DCDC 转换器的设计[D]. 河北工业大学, 2018.
- [28] Lo YT, Kiang JF. Design of Wideband LNAs Using Parallel-to-Series Resonant Matching Network Between Common-Gate and Common-Source Stages[J]. IEEE Transactions on Microwave Theory and Techniques, 2011, 59(9): 2285–2
- [29] 任桥桥. 力测试系统特性测试方法研究[D]. 沈阳工业大学, 2019.
- [30] 戚甫峰. 并联开关电源供电系统设计[J]. 科技视界, 2013.
- [31] 郑瑞芳. 基于超声波的混凝土健康检测系统应用研究[D]. 中国计量大学, 2020.
- [32] 王欢. 简析直流稳压电源[J]. 电子制作, 2013.
- [33] 张林青. 基于模型设计的数字单相 Boost APFC 变换器研究[D]. 安徽理工大学, 2020.
- [34] Z. Lukic, S. M. Ahsanuzzaman, A. Prodic, et al. Self-Tuning Sensorless Digital Current-Mode Controller with Accurate Current Sharing for Multi-Phase DC-DC Converters [C]. 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition,

Washington, DC, 2009: 264-268

- [35] S. Chae, Y. Song, S. Park, et al. Digital current sharing method for parallel interleaved DC–DC converters using Input Ripple Voltage[J]. IEEE Transactions on Industrial Informatics, 2012, 8(3): 536-544
- [36] Y. Zhang, R. Zane and D. Maksimovic. Current Sharing in Digitally Controlled Masterless Multi-phase DC-DC Converters[C]. IEEE Power Electronics Specialists Conference. IEEE, Recife, Brazil, 2005: 2722-2728
- [37] H. Zhou, C. Tan, J. Fletcher. Lossless bi-directional current sense circuit for low-voltage high-current DC/DC converters[C]. IECON 44th Annual Conference of the IEEE Industrial Electronics Society, Washington, DC, 2018: 1305-1308.

## 致谢

转眼间已是一名在撰写致谢的准毕业生，在过去四年中，我由衷地感激集成电路学院、IC 班与微电子专业的授课老师们，特别是我的班主任陈珊珊老师，是他们带领我走进集成电路的世界，决定了我未来的人生道路。

我的大学宿友是杨正鑫、杨圳宇和招尚霖，是他们陪我走过了长达三年的竞赛生涯，从大一的科创杯，到后来的机甲大师机器人竞赛、集成电路创新创业大赛、广东省电子设计竞赛乃至保研期间，每一步的背后都是我们宿舍互相鼓励、互相成就的结果。在未来的研究生生活中，我希望我们能够在模拟 IC 领域继续向上发展，早日进入杨博的公司打工。

接着，我要感谢我校 DynmiacX 战队与 2020 年战队电路组组长 2019 级 IC 班的朱彦臻同学以及 2018 级的张远东师兄，在团队中他们是亦师亦友的存在，手把手地带领我们学习硬件知识，将团队的整体电路从 0 到 1 地搭建了起来。本设计论文基于大疆旗下机甲大师机器人竞赛中——大疆 RoboMaster 机器人底盘供电系统研制，已经成功应用到了 2023 赛季 RoboMaster 机甲大师机器人竞赛中，作为 22 赛季电路组组长，我 20 年入队，担任 21、22 年电路组主力，经历过了 21 赛季全国八强的辉煌，也经历了 22 年的南部区域赛一场未胜、无法晋级国赛的耻辱。我深知极限犹可突破，至臻亦不可止，也清楚初心高于胜负，但没有人会甘心失败，在这个赛场上我们所有人倾注了太多的情感。在此，我由衷的希望广东工业大学 DynamicX 战队要有拼刺刀的信心与勇气，在 2023 机甲大师的战场上一扫昨日之阴霾！

我还要感谢我的指导老师杨畅，我非常感激他能够在大四期间给我机会，进入他课题组学习，在项目中提升，并且在他的指导下完成了我的毕业论文，希望在未来的研究生学习中能够在老师的指导下更上一层楼。

