

I/O : pratica

1. Controllo di programma

Determinare la percentuale di tempo in cui viene effettivamente utilizzata la CPU per trasferire **1 parola da una tastiera** utilizzando la tecnica di **gestione a controllo di programma** se:

- la tastiera trasferisce **10 byte/s**
- frequenza di clock: **50 MHz**
- sono richiesti **20 cicli di clock per ogni byte**

- $\frac{1}{2}$ parola = 4 byte.
- Se trasferisco av 10 byte/s, trasferirò 4 byte in 0,4 secondi.
- Con frequenza 50 Mhz, trasferisco $50 \cdot 10^6 \cdot 0,4 = 2 \cdot 10^7$ cicli
- Se son richiesti 20 cc a byte, per 4 byte servono 80 cc.

$$\rightarrow \frac{80}{2 \cdot 10^7} = 40 \cdot 10^{-7} = 4 \cdot 10^{-6} = 0,000004 \cdot 10^2 = 0,0004\%$$

2. Interrupt

Qual è la frazione del tempo del processore usata per la **gestione degli interrupt** necessari al trasferimento da/verso una periferica di I/O, se abbiamo:

- Frequenza di clock di **250 Mhz**
- Trasferimento di **4 Mbyte/s**, a blocchi di **4 word**
- Il costo di ogni interruzione è **500 cicli di clock**

- Transferisco av 4 word $\rightarrow 4 \cdot 4 = 16$ byte \rightarrow 1 interrupt ogni 16 byte
- Transferisco 4 Mbyte/s $\rightarrow \frac{4 \cdot 10^6}{4 \cdot 4} = 0,25 \cdot 10^6 = 250.000$ interrupt/s

- Sono richiesti 500 cc per interrupt, quindi
 $250.000 \text{ int/s} \cdot 500 \text{ cc/int} = 125.000.000 \text{ cc/s}$

- Utilizzo processore: $\frac{125 \cdot 10^6}{250 \cdot 10^6} = 50\%$

3. Dma

Qual è la frazione del tempo del processore usata per la **gestione con DMA** di un trasferimento dati da periferica, se abbiamo:

- Frequenza di clock è **250 Mhz**
- Trasferimento di blocchi di **8 kbyte per ogni DMA**
- Trasferimento a **4 Mbyte/s**
- Il costo dell'inizializzazione del DMA è di **1000 cicli di clock**
- Il costo dell'interruzione al termine del DMA è di **500 cicli di clock**

- Calcolo costo per Dma: $1000 \text{ cc} + 500 \text{ cc} = 1500 \text{ cc}$
- Calcolo quanti Dma/s: $\frac{4 \cdot 10^6 \text{ byte/s}}{8 \cdot 10^3 \text{ byte/DMA}} = 500 \text{ DMA/s}$
- Calcolo percentuale: $\frac{500 \text{ DMA/s} \cdot 1500 \text{ cc}}{250 \cdot 10^6 \text{ hz}} = \frac{750 \cdot 10^3 \text{ cc/s}}{250 \cdot 10^6 \text{ hz}} = 3 \cdot 10^{-3} = 0,003 \cdot 10^2 = 0,3\%$ *percentuale*

4. Frequenza CPU

Si consideri un processore come il MIPS32 con clock a 10MHz, in grado di eseguire tutte le istruzioni del suo ISA in 5 cicli di clock. Questo processore ha una periferica che genera dati da 4byte alla frequenza di 1kHz. Il registro dati della periferica è pure a 32bit. Supponendo che per arrivare all'istruzione che sposta il dato dalla periferica ci vogliano 120 istruzione dell'handler e che dopo il trasferimento ci vogliano altre 80 istruzioni dell'handler, si dica se è possibile gestire il trasferimento o se il processore perde dati.

Dati:

- istruzioni = $120 + 80 = 200$
 - cicli clock = 5
 - clock = $20 \text{ MHz} = 20 \cdot 10^6 \text{ Hz} < 10^7 \text{ Hz}$
 - frequenza periferico = $1 \text{ KHz} = 10^3 \text{ Hz}$
 - dimensione dati = 4 byte = 32 bit
 - registro dati = 32 bit
- { sono uguali quindi va bene! }*

$$\text{Somma_istruzioni} \cdot \text{cicli_clock} \cdot \text{freq_periferico} \quad \left\{ \begin{array}{l} > \text{Freq.cpu} \rightarrow \text{perdita dati} \\ = \text{Freq.cpu} \rightarrow \text{riesce mai prog. non avanzano} \\ < \text{Freq.cpu} \rightarrow \text{ez} \end{array} \right.$$

$$(\text{Somma_istruzioni}) \cdot (\text{cicli_clock}) \cdot (\text{freq_periferico}) \quad \text{Freq.cpu}$$

$$200 \cdot 5 \cdot 10^3 = 1000 \cdot 10^3 = 10^6 \text{ Hz} < 10^7 \text{ Hz}$$

→ transferimento avviene con successo!

5. Tempo di esecuzione istruzioni

Si supponga che un programma impieghi 100 millisecondi per essere eseguito su una macchina sprovvista di cache e con un tempo di accesso alla memoria RAM di 50 ns. Si supponga di eseguire lo stesso programma su una macchina con lo stesso tipo di memoria RAM e con una cache con tempo di accesso di 1 ns. Se la hit rate durante l'esecuzione è 0.9, qual è (in prima approssimazione) il tempo di esecuzione del programma? (NB: si assuma che il tempo di esecuzione del programma dipenda solo dagli accessi a memoria, trascurando il tempo di esecuzione delle istruzioni)

Dati:

- tempo esecuzione = 100 ms
- accesso ram macchina senza cache = 50 ns
- accesso cache macchina con cache = 1 ns
- hit rate = 0,9

3. trovo n° accessi memoria: $\frac{100 \text{ ms}}{50 \text{ ns}} = 2 \cdot 10^6 = 2 \text{ m}$

$$n^{\circ} \text{acc} \cdot \text{hit_rate} \cdot \text{acc.cache} + n^{\circ} \text{acc. miss_rate} \cdot \text{acc_ram}$$

\downarrow \downarrow \downarrow \downarrow \downarrow
 27 · 0,9 · 1 ns + 2 m 0,1 50 ns

$$= 1.8 \pi \text{ ns} + 10 \pi \text{ ns} = 11.8 \pi \text{ ns} \approx 12 \text{ ms}$$

6. Numero medio

Data una macchina con 10 CPI per accessi solo in cache, 25 cicli di miss penalty (intesa come tempo di trasferimento blocco + accesso) e hit probability 0,85, qual è il numero medio di CPI?

- 13,75
- 8,5
- 12,25
- 29,75

$$\text{CPI} \cdot \text{hit_probability} \quad \text{CPI} \cdot \text{miss_probability}$$

\downarrow \downarrow \downarrow \downarrow
 10 CC · 0,85 + 25 CC · 0,15 = 8,5 + 3,75 = 12,25

Data una macchina con 2.2 GHz di frequenza di clock, 10 CPI per accessi solo in cache, 15 cicli di miss penalty (intesa come tempo di trasferimento blocco + accesso) e hit probability 0,8, qual è velocità media in istruzioni/sec?

- circa 226.2 milioni
- 25 milioni
- 200 milioni
- 75 milioni

$$10 \text{ CC} \cdot 0,8 + 15 \cdot 0,2 = 8 + 3 = \frac{33}{33} \quad \frac{2,2 \cdot 10^9 \text{ Hz}}{33} = \frac{22 \cdot 10^8}{33} = 200 \text{ M}$$















