

Micro-architettura MIPS: esercizio

M. Rebaudengo, M. Sonza Reorda,
L. Sterpone

Politecnico di Torino
Dip. di Automatica e Informatica

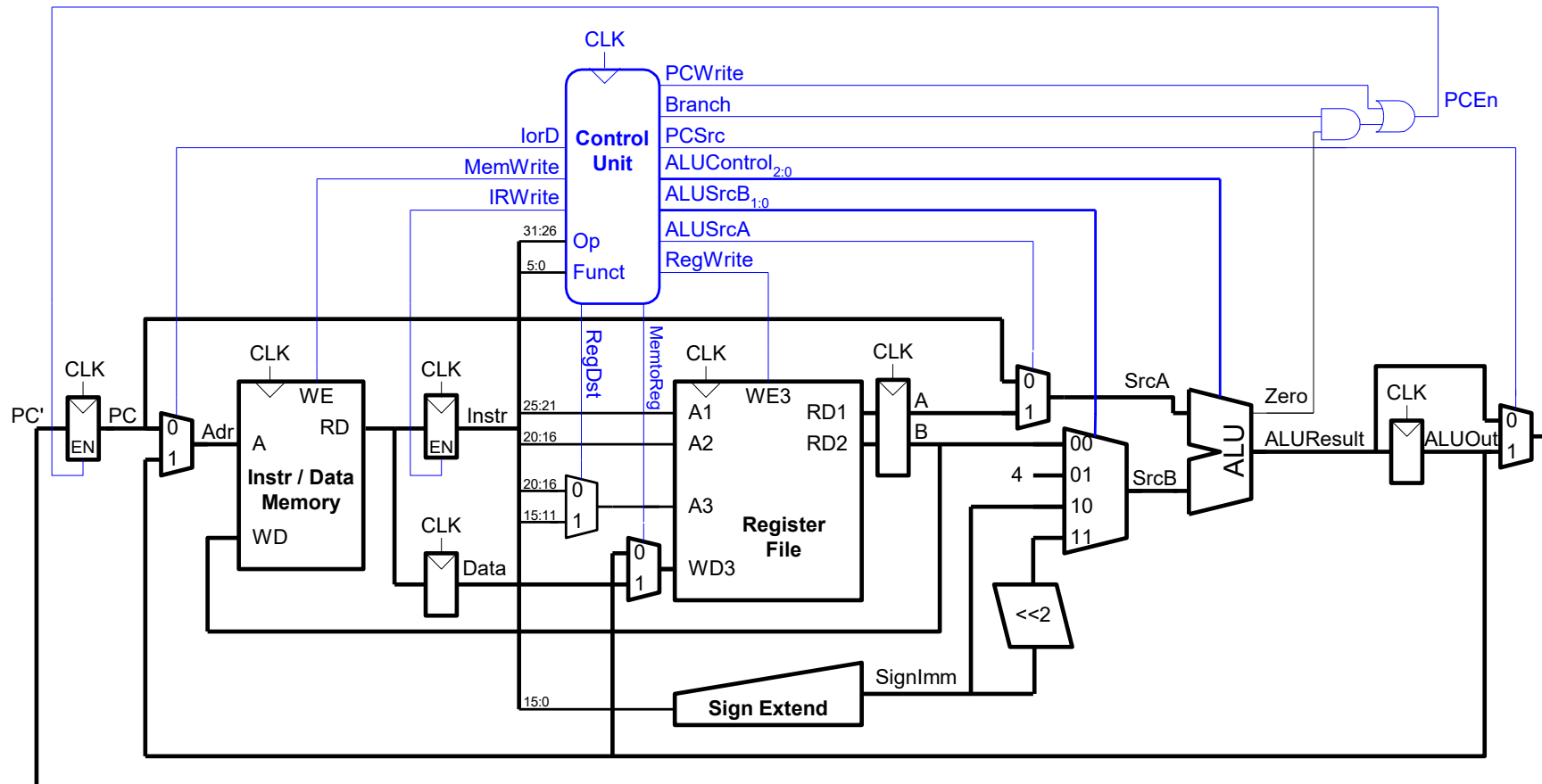


Problema

Con riferimento alla micro-architettura del processore MIPS riportata nel lucido seguente, si consideri l'istruzione `addi` e si determinino

- il numero di periodi di clock necessari per la sua esecuzione**
- i valori da assegnare ai segnali di controllo in ciascuno dei periodi di clock necessari per la sua esecuzione.**

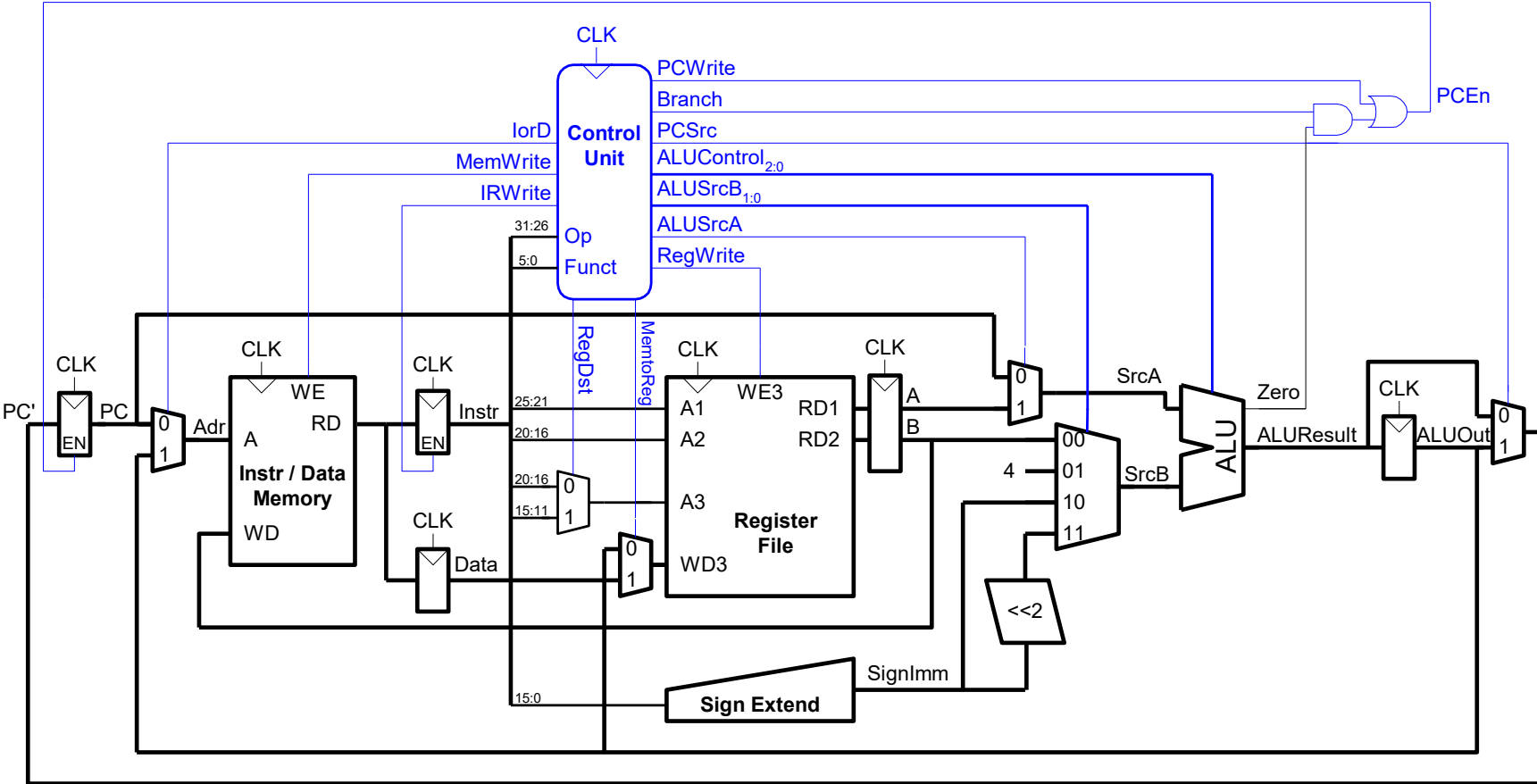
Micro-architettura MIPS



Passo 1

Fetch I

PCWrite	Branch	PCSrc	ALUControl	ALUSrcB	ALUSrcA	RegWrite	MemtoReg	RegDst	IRWrite	MemWrite	IorD
0	0	X	X	X	X	0	X	X	0	0	0

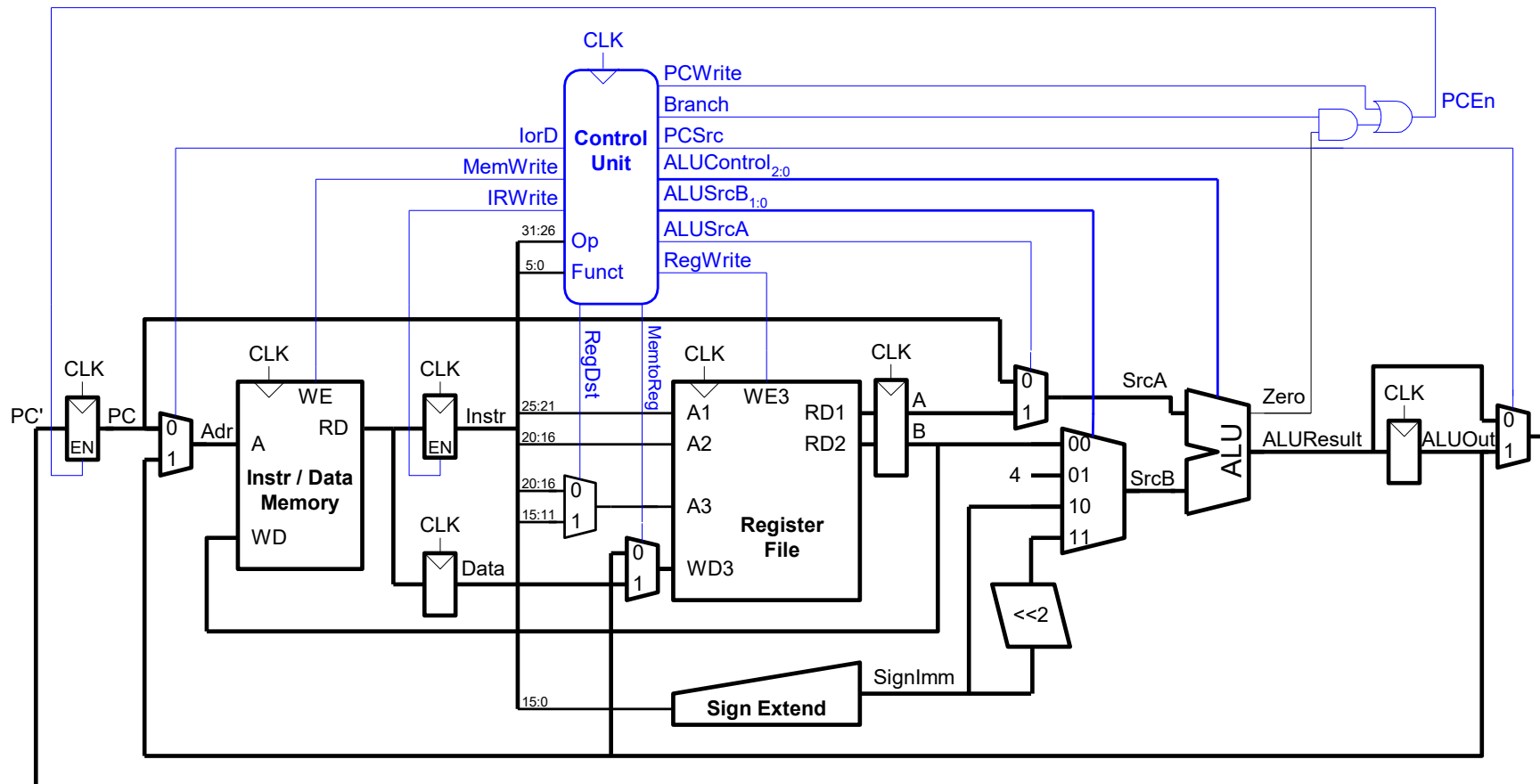


ALUResult \rightarrow **PC**

Passo 2

aggiornamento PC

PCWrite	Branch	PCSrc	ALUControl	ALUSrcB	ALUSrcA	RegWrite	MemtoReg	RegDst	IRWrite	MemWrite	IorD
1	X	0	010	01	0	0	X	X	1	0	0

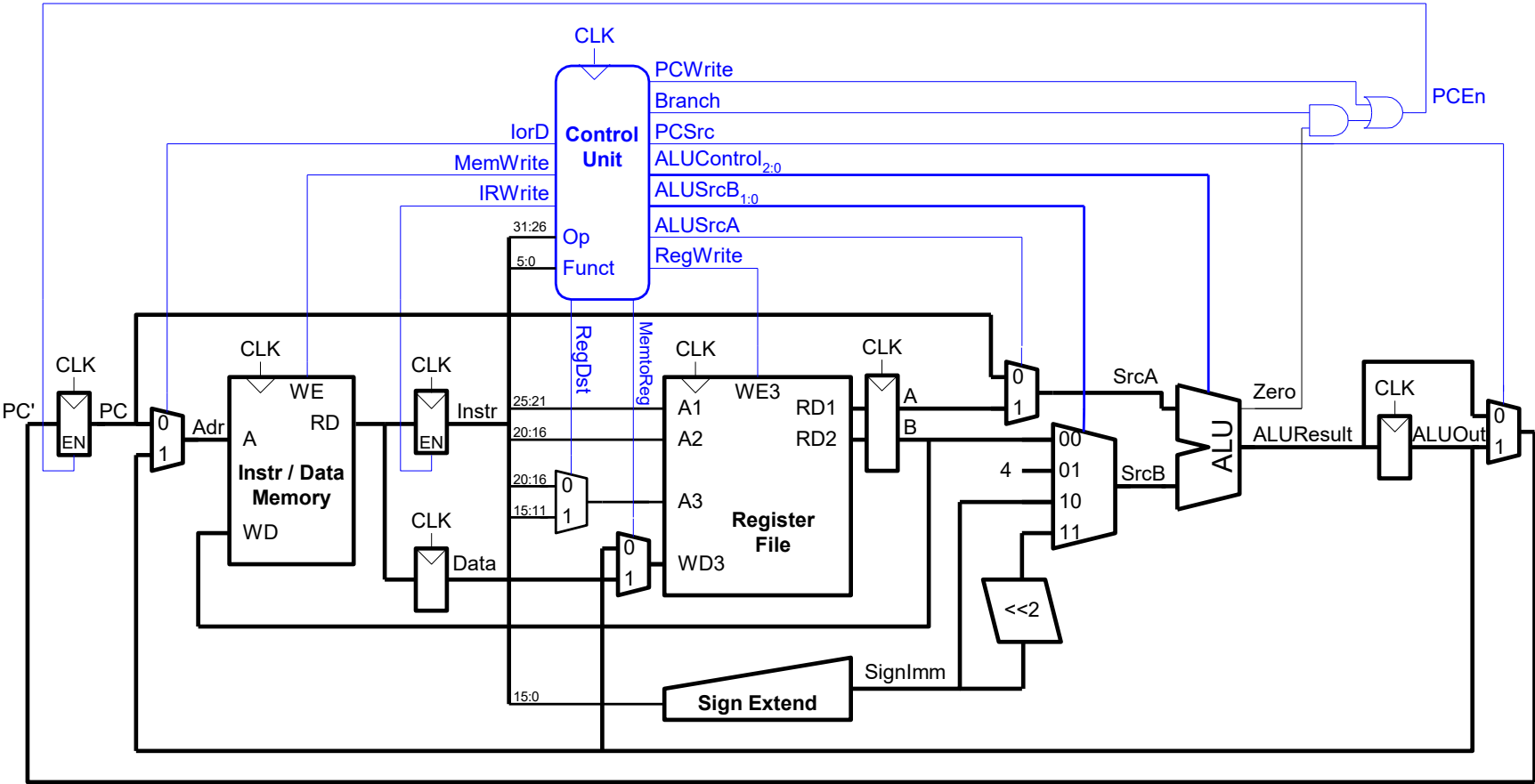


IR₂₅₋₂₁ → A1
IR₁₅₋₀ → Sign Extend

Pa

Lettura operandi da RF
Caricamento operandi in A/B
Estensione del segno

PCWrite	Branch	PCSrc	ALUControl	ALUSrcB	ALUSrcA	RegWrite	MemtoReg	RegDst	IRWrite	MemWrite	IorD
0	0	X	X	X	X	0	X	X	0	0	0

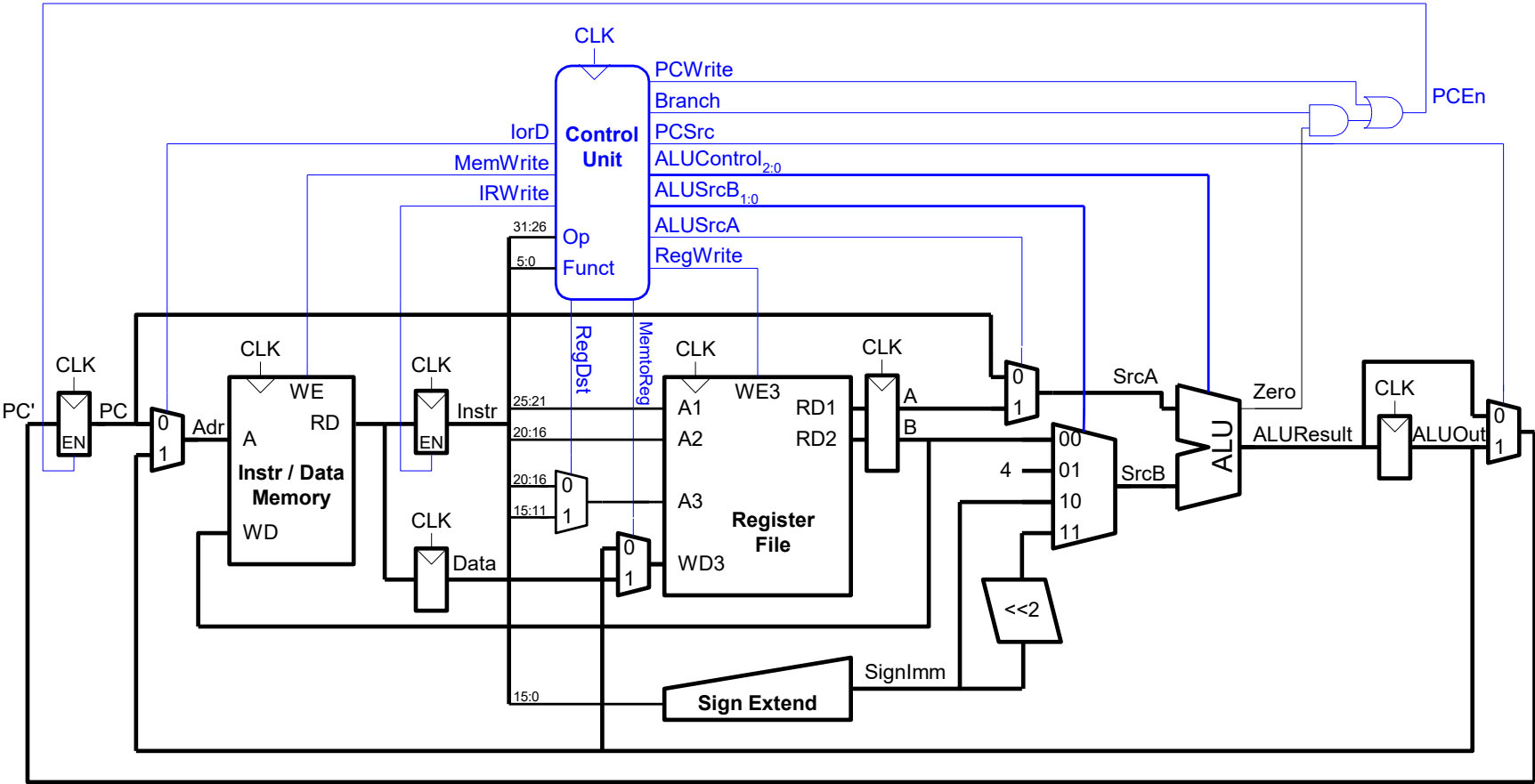


A → SrcA
SignImm → SrcB
Add

Passo 4

Somma
Scrittura risultato in
ALUOutput

PCWrite	Branch	PCSrc	ALUControl	ALUSrcB	ALUSrcA	RegWrite	MemtoReg	RegDst	IRWrite	MemWrite	IorD
0	0	X	010	10	1	0	X	X	0	0	0



ALUOut → WD3

IR₂₀₋₁₆ → A3

Passo 5

Scrittura risultato
nel RF

PCWrite	Branch	PCSrc	ALUControl	ALUSrcB	ALUSrcA	RegWrite	MemtoReg	RegDst	IRWrite	MemWrite	IorD
0	0	X	X	X	X	1	0	0	0	0	0

