

实验 14 报告

学号 2016K8009929044

姓名 高云聪

学号 2017K8009926025

姓名 雷慈

箱子号 75

一、 实验任务

CPU 增加 TLB 相关例外：Refill、Invalid、Modified。

运行专用功能测试 tlb_func，要求全部通过，共 9 项测试。

二、 实验设计

(一) 重要设计一： 例外检测

1. Refill 例外

TLB Refill 例外会在 TLB 查找不命中时发生，具体会出现在 CPU 的 IF 与 EXE 级。当 IF 级查找不到 TLB 或 EXE 级为 Load/Store 指令且查找不到 TLB 时，发生 TLB Refill 例外。

```
assign tlb_miss = mapped && !if_found;  
assign es_tlb_miss = mapped && !es_found && (es_mem_we || es_res_from_mem);
```

Figure 1 TLB Refill Exception In IF/EXE

2. Invalid 例外

TLB Invalid 例外发生在 TLB 查找命中但物理页 V 位为 0 时，具体会出现在 CPU 的 IF 与 EXE 级。当 IF 级与 EXE 级查找到 TLB 但其 V 位为 0 时，发生 TLB Invalid 例外。

```
assign tlb_invalid = mapped && if_found && !if_v;  
assign es_tlb_invalid = mapped && es_found && !es_v && (es_mem_we || es_res_from_mem);
```

Figure 2 TLB Invalid Exception In IF/EXE

3. Modified 例外

TLB Modified 例外发生在 Store 指令 TLB 查找命中，对应物理页 V 位为 1，且 D 为 0 时，具体会出现在 CPU 的 EXE 级。

```
assign es_tlb_modified = mapped && es_found && es_v && !es_d && data_wr;
```

Figure 3 TLB Invalid Modified In EXE

(二) 重要设计二： 例外处理

1. 例外提交信号

例外提交信号沿用了之前的设计，将原有的 8 位 `exception_cmt` 信号增加到 15 位，每一位都对
应一种例外情形。此信号将沿流水级传递，在每一级流水如果有新例外发生，都会被填入相应位
置。

在 IF 阶段，将此阶段发生的 TLB Refill 与 TLB Invalid 例外发生信号分别填入例外提交信号的第
8、第 9 位。

2. CP0 寄存器

在出现 TLB 例外之后，需要将 `CP0_BADVADDR` 置为出错的虚地址。如果是取指阶段 TLB 错
误，就置为 PC；如果是执行阶段发生的例外，就置为对应的访存虚地址。同时还需要更新
`CP0_ENTRYHI` 的 `vpn2` 域为虚地址的 31:13 位(此处讲义上错写为 31:12，实际上应该是 31:13)。

三、 实验过程

(一) 实验日程记录

2019/12/2 16:00 - 17:00 完成代码编写，通过测试
2019/12/3 11:00 - 12:00 完成实验报告

(二) 错误记录

1、 错误 1：反复进入 TLB refill

(1) 错误现象

错误现象如下两所示，程序反复多次进入 0xbfc00200 地址。

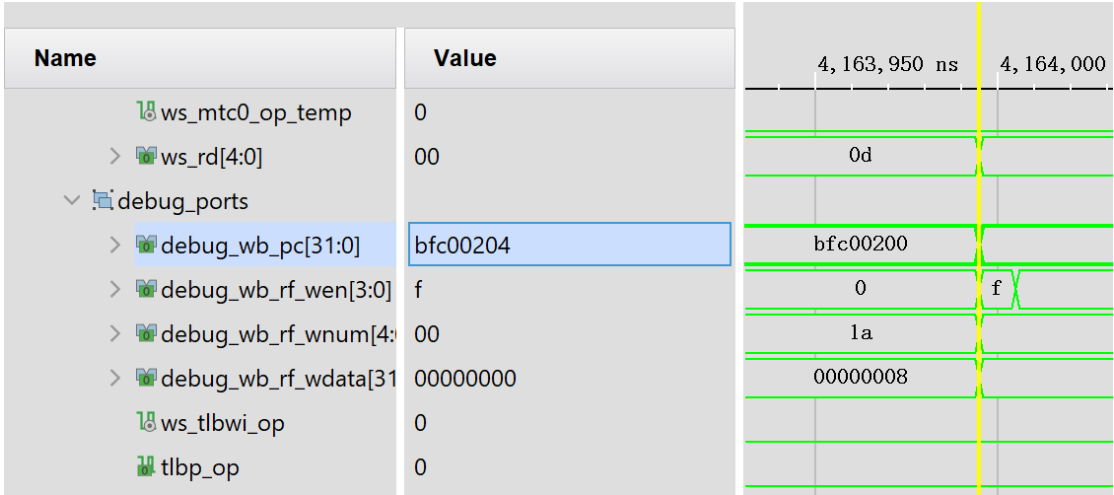


Figure 4 Error1: Endless TLB refill 1

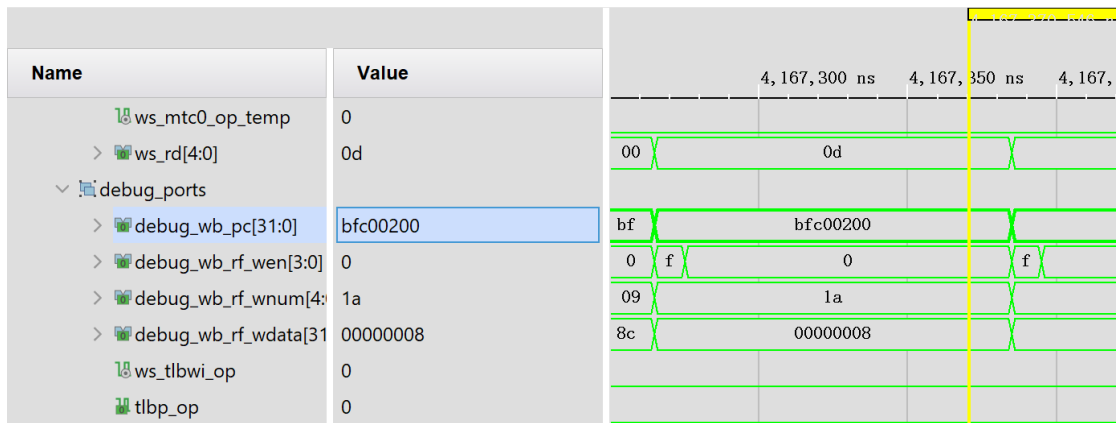


Figure 5 Error1: Endless TLB refill 2

(2) 分析定位过程

反复进入例外处理函数，说明 TLB refill 例外没有被正确处理。检查发现没有在写回级报例外时按照要求更新 cp0_badvaddr 和 cp0_entryhi。

(3) 错误原因

忘记在发生 TLB 例外时将例外地址写入 cp0_badvaddr，将例外的虚拟页号写入 cp0_entryhi vpn2 域。

(4) 修正效果

修正后该错误消失，仿真继续进行。

2、错误 2: CP0_BADVADDR 更新错误

(1) 错误现象

如 Figure 6 所示，在执行阶段产生的 TLB 例外，badvaddr 更新为了 PC 值。

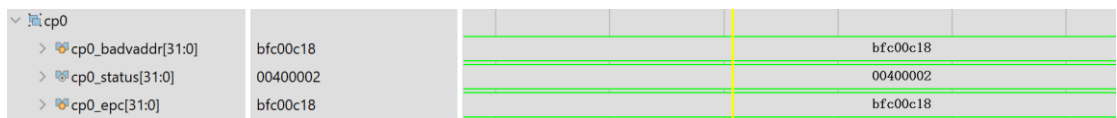


Figure 6 Error2: Incorrect cp0_badvaddr

(2) 分析定位过程

猜测写回级的 badvaddr 生成逻辑有误，检查代码后发现确实有问题。

(3) 错误原因

如下图所示，应该只有出现 IF 的 TLB 例外时([9:8] 而不是[14:8])把 PC 更新为 EPC。

```
assign ws_badvaddr = ws_exception_cmt[1] || ws_exception_cmt[6] ||
ws_exception_cmt[14:8] ? ws_pc : ws_alu_result;
```

Figure 7 Error2: Wrong badvaddr selection in WB

(4) 修正效果

该错误解决，通过仿真。

四、 实验总结

本次实验使 CPU 支持了 TLB 例外，使得 CPU 可以通过例外和软件协同处理虚存问题。