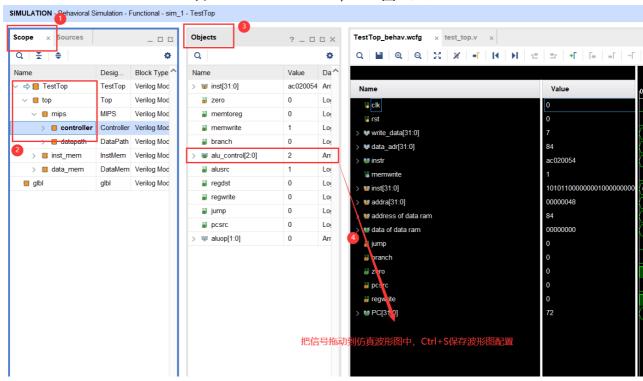
一些提示.md 2023/5/6

# 一些提示

### vivado Debug

- 1. 不需要把线连到顶层模块再查看
- 2. 比如当我需要看controller模块中的alucontrol信号,按下图操作并重新仿真



4. 可以看到信号了



#### Vscode和vivado配合(例子供参考)

1. 看最底下的效果图

# 2. 新建一个项目, 有如下结构

### ►地磁盘 (D:) → CodeWorkplace → ExampleAlu →

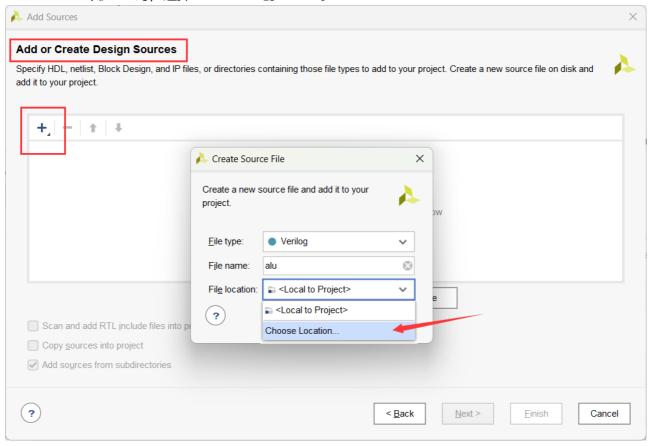
名称	修改日期	<b>类型</b>	小
Example Alu. cache	2023/5/6 17:19	文件夹	
Example Alu.hw	2023/5/6 17:19	文件夹	
Example Alu.ip_user_files	2023/5/6 17:19	文件夹	
Example Alu.sim	2023/5/6 17:19	文件夹	
ExampleAlu.xpr	2023/5/6 17:19	Vivado Project F	11 KB

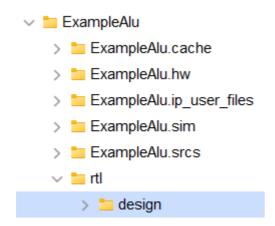
# 3. 新建一个rtl文件夹,以及里面的design, constraints, sim文件夹(需要的话)

🚣 ExampleAlu.xpr	2023/5/6 17:19	Vivado Project F	11 KB
== rtl	2023/5/6 17:21	文件夹	
Example Alu.sim	2023/5/6 17:19	文件夹	
Example Alu.ip_user_files	2023/5/6 17:19	文件夹	
Example Alu.hw	2023/5/6 17:19	文件夹	
ExampleAlu.cache	2023/5/6 17:19	文件夹	

一些提示.md 2023/5/6

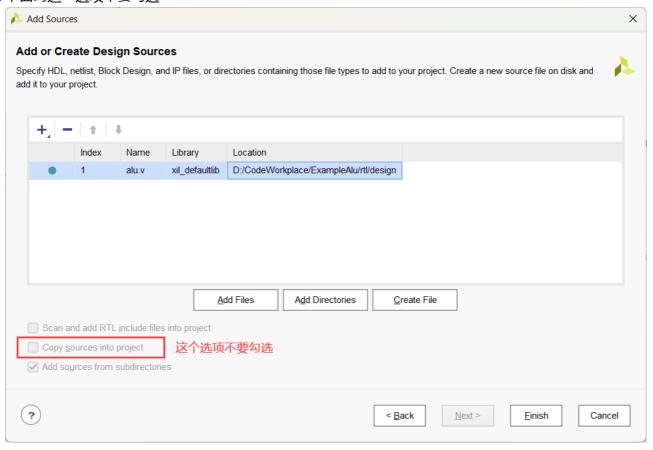
4. vivado新建模块/文件时,选择存放在上面创建的目录



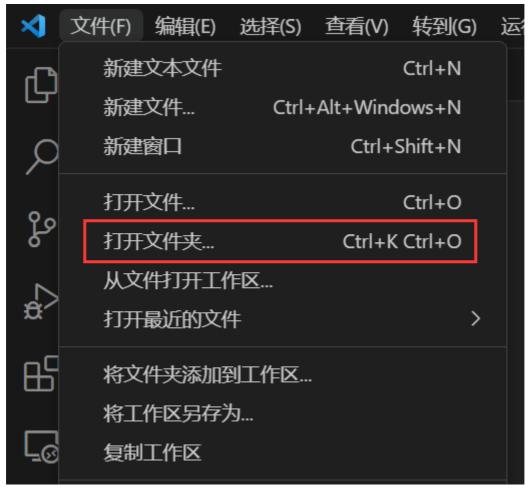


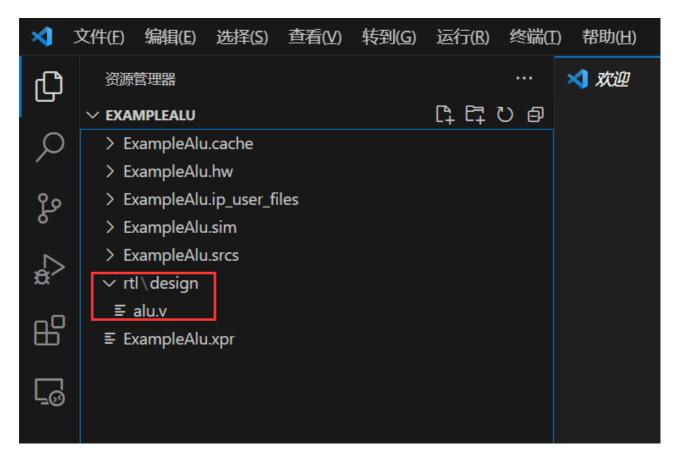
一些提示.md 2023/5/6

5. 下面的这一选项不要勾选



6. 用vscode打开你的项目文件夹





- 7. 左侧显示的就是你创建的文件,这样方便找文件和写代码。
- 8. 如果遇上vscode中代码没有高亮的问题,看看扩展(插件)有没有在正常工作,如果没有信任工作区, 扩展是会被禁用的