(1)输入输出信号真值表

- 情况一：数字1用f、e发光管亮起表示

x3	x2	x1	x0		a	b	c	d	e	f	g		所显示的十六进制数
0	0	0	0		1	1	1	1	1	1	0		0
0	0	0	1		0	0	0	0	1	1	0		1
0	0	1	0		1	0	1	1	0	1	1		2
0	0	1	1		1	0	0	1	1	1	1		3
0	1	0	0		0	1	0	0	1	1	1		4
0	1	0	1		1	1	0	1	1	0	1		5
0	1	1	0		1	1	1	1	1	0	1		6
0	1	1	1		1	0	0	0	1	1	0		7
1	0	0	0		1	1	1	1	1	1	1		8
1	0	0	1		1	1	0	0/1	1	1	1		9
1	0	1	0		1	1	1	0	1	1	1		A
1	0	1	1		0	1	1	1	1	0	1		B
1	1	0	0		1	1	1	1	0	0	0		C
1	1	0	1		0	0	1	1	1	1	1		D
1	1	1	0		1	1	1	1	0	0	1		E
1	1	1	1		1	1	1	0	0	0	1		F

- 情况二：数字1用b、c发光管亮起表示

x3	x2	x1	x0		a	b	c	d	e	f	g		所显示的十六进制数
0	0	0	0		1	1	1	1	1	1	0		0
0	0	0	1		0	1	1	0	0	0	0		1
0	0	1	0		1	0	1	1	0	1	1		2

x3	x2	x1	x0		a	b	c	d	e	f	g		所显示的十六进制数
0	0	1	1		1	0	0	1	1	1	1		3
0	1	0	0		0	1	0	0	1	1	1		4
0	1	0	1		1	1	0	1	1	0	1		5
0	1	1	0		1	1	1	1	1	0	1		6
0	1	1	1		1	0	0	0	1	1	0		7
1	0	0	0		1	1	1	1	1	1	1		8
1	0	0	1		1	1	0	0/1	1	1	1		9
1	0	1	0		1	1	1	0	1	1	1		A
1	0	1	1		0	1	1	1	1	0	1		B
1	1	0	0		1	1	1	1	0	0	0		C
1	1	0	1		0	0	1	1	1	1	1		D
1	1	1	0		1	1	1	1	0	0	1		E
1	1	1	1		1	1	1	0	0	0	1		F

(2)各输出信号的逻辑表达式

【以数字1用f、e发光管亮起表示为标准】

- ***a*** *= m0 + m2 + m3 + m5 + m6 + m7 + m8 + m9 + m10 + m12 + m14 +m15*
  = (!x3 && !x2 && !x1 && !x0) || (!x3 && !x2 && x1 && !x0) || (!x3 && !x2 && x1 && x0) || (!x3 && x2 && !x1 && x0) || (!x3 && x2 && x1 && !x0) || (!x3 && x2 && x1 && x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && !x0) || (x3 && x2 && !x1 && !x0) || (x3 && x2 && x1 && !x0) || (x3 && x2 && x1 && x0)
- ***b*** *= m0 + m4 + m5 + m6 + m8 + m9 + m10 + m11 + m12 + m14 + m15*
  = (!x3 && !x2 && !x1 && !x0) || (!x3 && x2 && !x1 && !x0) || (!x3 && x2 && !x1 && x0) || (!x3 && x2 && x1 && !x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && !x0) || (x3 && !x2 && x1 && x0) || (x3 && x2 && !x1 && !x0) || (x3 && x2 && x1 && !x0) || (x3 && x2 && x1 && x0)
- ***c*** *= m0 + m2 + m6 + m8 + m10 + m11 + m12 + m13 + m14 + m15 = (!x3 && !x2 && !x1 && !x0) || (!x3 && !x2 && x1 && !x0) || (!x3 && x2 && x1 && !x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && x1*

&& !x0) || (x3 && !x2 && x1 && x0) || (x3 && x2 && !x1 && !x0) || (x3 && x2 && !x1 && x0) || (x3 && x2 && x1 && !x0) || (x3 && x2 && x1 && x0)

- ***d*** *= m0 + m2 + m3 + m5 + m6 + m8 + m9 + m11 + m12 + m13 + m14 = (!x3 && !x2 && !x1 && !x0) || (!x3 && !x2 && x1 && !x0) || (!x3 && !x2 && x1 && x0) || (!x3 && x2 && !x1 && x0) || (!x3 && x2 && x1 && !x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && x0) || (x3 && x2 && !x1 && !x0) || (x3 && x2 && !x1 && x0) || (x3 && x2 && x1 && !x0)*
- ***e*** *= m0 + m1 + m3 + m4 + m5 + m6 + m7 + m8 + m9 + m10 + m11 + m13 = (!x3 && !x2 && !x1 && !x0) || (!x3 && !x2 && !x1 && x0) || (!x3 && !x2 && x1 && x0) || (!x3 && x2 && !x1 && !x0) || (!x3 && x2 && !x1 && x0) || (!x3 && x2 && x1 && !x0) || (!x3 && x2 && x1 && x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && !x0) || (x3 && !x2 && x1 && x0) || (x3 && x2 && !x1 && x0)*
- ***f*** *= m0 + m1 + m2 + m3 + m4 + m7 + m8 + m9 + m10 + m13 = (!x3 && !x2 && !x1 && !x0) || (!x3 && !x2 && !x1 && x0) || (!x3 && !x2 && x1 && !x0) || (!x3 && !x2 && x1 && x0) || (!x3 && x2 && !x1 && !x0) || (!x3 && x2 && x1 && x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && !x0) || (x3 && x2 && !x1 && x0)*
- ***g*** *= m2 + m3 + m4 + m5 + m6 + m8 + m9 + m10 + m11 + m13 + m14 + m15 = (!x3 && !x2 && x1 && !x0) || (!x3 && !x2 && x1 && x0) || (!x3 && x2 && !x1 && !x0) || (!x3 && x2 && !x1 && x0) || (!x3 && x2 && x1 && !x0) || (x3 && !x2 && !x1 && !x0) || (x3 && !x2 && !x1 && x0) || (x3 && !x2 && x1 && !x0) || (x3 && !x2 && x1 && x0) || (x3 && x2 && !x1 && x0) || (x3 && x2 && x1 && !x0) || (x3 && x2 && x1 && x0)*

- **(3)Verilog实现在下一页**