计算机组成原理试题 7
一、选择题(共20分,每题1分)
1. 指令系统中采用不同寻址方式的目的主要是。
A. 可降低指令译码难度;
B. 缩短指令字长,扩大寻址空间,提高编程灵活性;
C. 实现程序控制;
D. 寻找操作数。
2. 计算机使用总线结构的主要优点是便于实现积木化、缺点是。
A. 地址信息、数据信息和控制信息不能同时出现;
B. 地址信息与数据信息不能同时出现;
C. 两种信息源的代码在总线中不能同时传送;
D. 地址信息与数据信息能同时出现。
3. 一个 16K×32 位的存储器, 其地址线和数据线的总和是。
A. 48;
B. 46;
C. 36;
D. 38 <sub>°</sub>
4. 下列叙述中是正确的。
A. 主存可由 RAM 和 ROM 组成;
B. 主存只能由 ROM 组成;
C. 主存只能由 RAM 组成;
D. 主存只能由 SRAM 组成。
5. 在三种集中式总线控制中,方式响应时间最快。
A. 链式查询;
B. 计数器定时查询;
C. 独立请求;
D. 以上都不是。
6. 可编程的只读存储器。
A. 不一定是可改写的;
B. 一定是可改写的;
C. 一定是不可改写的;
D. 以上都不对。

- 7. 下述\_\_\_\_\_种情况会提出中断请求。
  - A. 产生存储周期"窃取";
  - B. 在键盘输入过程中, 每按一次键;
  - C. 两数相加结果为零;
  - D. 结果溢出。
- - A. 采用微程序控制器的处理器称为微处理器;
  - B. 在微指令编码中,编码效率最低的是直接编码方式;
  - C. 在各种微地址形成方式中,增量计数器法需要的顺序控制字段较短;
  - D. 以上都是错的。

9. <u>]</u>	直接寻址的无条件转移指令功能是将指令中的地址码送入。
	A. PC;
	B. 地址寄存器;
	C. 累加器;
	D. ACC.
10.	响应中断请求的条件是。
	A. 外设提出中断;
	B. 外设工作完成和系统允许时;
	C. 外设工作完成和中断标记触发器为"1"时。
	D. CPU 提出中断。
11.	变址寻址和基址寻址的有效地址形成方式类似,但是。
	A. 变址寄存器的内容在程序执行过程中是不可变的;
	B. 在程序执行过程中,变址寄存器和基址寄存器和内容都可变的;
	C. 在程序执行过程中,基址寄存器的内容不可变,变址寄存器中的内容可变;
	D. 变址寄存器的内容在程序执行过程中是可变的。
12.	在原码加减交替除法中,符号位单独处理,参加操作的数是。
	A. 原码;
	B. 绝对值;
	C. 绝对值的补码;
	D. 补码。
13.	DMA 方式。
	A. 既然能用于高速外围设备的信息传送,也就能代替中断方式;
	B. 不能取代中断方式;
	C. 也能向 CPU 请求中断处理数据传送;
1.4	D. 能取代中断方式。
14.	设机器字长为 32 位,存储容量为 16MB,若按双字编址,其寻址范围是。
	A. 8MB;
	B. 2M;
	C. 4M;
1.5	D. 16M。 
	设变址寄存器为 X,形式地址为 D,某机具有先间址后变址的寻址方式,则这种寻址方式的有效
地址为_	
	A. $EA = (X) + D$ ; B. $EA = (X) + (D)$ ;
	C. $EA = ((X) + D);$ D. $EA = X + D_{\circ}$
16	程序计数器 PC 属于 。
10.	在
	A. 戶昇命; B. 控制器;
	C. 存储器:
17	D. I/O 设备。 计算机执行乘法指令时,由于其操作较复杂,需要更多的时间,通常采用控制方式。
1/.	
	A. 延长机器周期内节拍数的;
	B. 异步;

		C. 中央与局部控制相结合的; D. 同步。
	10	目前在小型和微型计算机里最普遍采用的字母与字符编码是。
	10.	A. BCD 码:
		B. 十六进制代码;
		C. ASCII 码;
	10	D. 海明码。
	19.	设寄存器内容为 10000000, 若它等于 -0,则为。 A. 原码;
		B. 补码:
		C. 反码:
		D. 移码。
	20.	在下述有关不恢复余数法何时需恢复余数的说法中,是正确的。
		A. 最后一次余数为正时,要恢复一次余数;
		B. 最后一次余数为负时,要恢复一次余数;
		C. 最后一次余数为 0 时,要恢复一次余数;
		D. 任何时候都不恢复余数。
_,	填字	<b>芝</b> 题(共 20 分,每空 1 分)
		I/O 与主机交换信息的方式中,A和
	2	设 n = 8 (不包括符号位), 机器完成一次加和移位各需 100ns, 则原码一位乘最多需 A ns,
\ I ====		
补码	Во	oth 算法最多需ns。
	3.	对于一条隐含寻址的算术运算指令,其指令字中不明确给出A,其中一个操作数通常隐
含在		B 中。
示,	则太	1应其最大正数的机器数形式为
对值	最小	卜负数的机器数形式为
	5.	在总线的异步通信方式中,通信的双方可以通过 A 、 B 和 C 三种
类型	联约	
, •		磁表面存储器的记录方式总的可分为 $A$ 和 $B$ 两大类,前者的特点是 $C$ ,
后者	的朱	寺点是。
	7.	在微程序控制器中,一条机器指令对应一个A,若某机有 38 条机器指令,通常可对
应		<u>B</u> .
=	Ξ、1	解释下列概念(共10分,每题2分)
	1.	CMDR
	2.	总线判优
	3.	系统的并行性
	4.	进位链
	5.	间接寻址
	四、	计算题(6分)
		几器 A 的主频为 8MHz, 机器周期含 4 个时钟周期,且该机的平均指令执行速度是 0.4MIPS,试求

该机的平均指令周期和机器周期。每个指令周期包含几个机器周期?如果机器 B 的主频为 12MHz,且机器周期也含 4 个时钟周期,试问 B 机的平均指令执行速度为多少 MIPS?

五、简答题(共20分)

- 1. 说明微程序控制器中微指令的地址有几种形成方式。(6分)
- 2. 什么是计算机的主频, 主频和机器周期有什么关系? (4分)(CU 4)
- 3. 某机有五个中断源,按中断响应的优先顺序由高到低为 L0,L1,L2,L3,L4, 现要求优先顺序改为 L3,L2,L0,L4,L1, 写出各中断源的屏蔽字。(5分)

中枢流			蔽字			
中断源	0	1	2	3	4	
LO						
L1						
L2						
L3						
L4						

- 4. 某机主存容量为 4M×16 位,且存储字长等于指令字长,若该机的指令系统具备 65 种操作。操作码位数固定,且具有直接、间接、立即、相对、变址五种寻址方式。(5 分)
  - (1) 画出一地址指令格式并指出各字段的作用:
  - (2) 该指令直接寻址的最大范围(十进制表示);
  - (3) 一次间址的寻址范围(十进制表示);
  - (4) 相对寻址的位移量(十进制表示)。

六、问答题(共15分)

- 1. 按序写出完成一条加法指令 SUB α (α 为主存地址)两种控制器所发出的微操作命令及节拍安排。 (8分)
- 2. 假设磁盘采用 DMA 方式与主机交换信息,其传输速率为 2MB/s,而且 DMA 的预处理需 1000 个时钟周期,DMA 完成传送后处理中断需 500 个时钟周期。如果平均传输的数据长度为 4KB,试问在硬盘工作时,50MHz 的处理器需用多少时间比率进行 DMA 辅助操作(预处理和后处理)。(7分)

七、设计题(10分)

设 CPU 共有 16 根地址线,8 根数据线,并用 MREQ 作访存控制信号(低电平有效),用 WR 作读写控制信号(高电平为读,低电平为写)。现有下列芯片及各种门电路(门电路自定),如图所示。画出 CPU 与存储器的连接图,要求:

- (1) 存储芯片地址空间分配为: 0~8191 为系统程序区; 8192~32767 为用户程序区。
- (2) 指出选用的存储芯片类型及数量:
- (3) 详细画出片选逻辑。

