

## 计算机组成原理试题 5 答案

### 一、选择题（共 20 分，每题 1 分）

1. C      2. C      3. B      4. B      5. D      6. C      7. C  
8. B      9. B      10. B      11. B      12. C      13. B      14. B  
15. C      16. A      17. B      18. C      19. A      20. C

### 二、填空题（共 20 分，每空 1 分）

1. A.  $2^{127} \times (1-2^{-23})$       B.  $2^{-127} \times 2^{-23}$       C.  $2^{-128} \times 2^{-1}$       D.  $-2^{127}$   
2. A. 指令周期      B. 机器周期      C. 节拍      D. 机器周期  
E. 节拍  
3. A. 18      B. 3      C. 192  
4. A.  $\frac{23}{8}$   
5. A. 程序查询      B. DMA      C. 程序中断  
6. A. 8      B. 9      C. 16      D. 17

### 三、名词解释（共 10 每题 2 分）

#### 1. 同步控制方式

答：任何一条指令或指令中的任何一个微操作的执行，都由事先确定且有统一基准时标的时序信号所控制的方式，叫做同步控制方式。

#### 2. 周期窃取

答：周期窃取：DMA 方式中由 DMA 接口向 CPU 申请占用总线，占用一个存取周期。

#### 3. 双重分组跳跃进位

答：n 位全加器分成若干大组，大组内又分成若干小组，大组中小组的最高进位同时产生，大组与大组间的进位串行传送。

#### 4. 直接编码

答：在微指令的操作控制字段中，每一位代表一个微命令，这种编码方式即为直接编码方式。

#### 5. 硬件向量法

答：硬件向量法就是利用硬件产生向量地址，再由向量地址找到中断服务程序的入口地址。

### 四、计算题（共 5 分）

答：∵  $x = +\frac{11}{16} = 0.1011$ ,  $y = +\frac{7}{16} = 0.0111$

∴  $[x]_{\text{补}} = 00.1011$ ,  $[y]_{\text{补}} = 00.0111$       (1 分)

则  $[x]_{\text{补}} + [y]_{\text{补}} = 00.1011$

第一位符号位  $\rightarrow$   $\begin{array}{r} +00.0111 \\ 01.0010 \\ \hline \end{array}$  溢出

(2 分)

此时，符号位为“01”，表示溢出，又因第一位符号位为“0”，表示结果的真正符号，故“01”表示正溢出。      (2 分)

### 五、简答题（共 15 分）

#### 1. (5 分) 答：

(1) 一地址指令格式为 (1 分)

|    |   |   |
|----|---|---|
| OP | M | A |
|----|---|---|

OP 操作码字段, 共 9 位, 可反映 129 种操作;

M 寻址方式特征字段, 共 3 位, 可反映 6 种寻址方式;

A 形式地址字段, 共  $32 - 9 - 3 = 20$  位 (1 分)

(2) 直接寻址的最大范围为  $2^{20} = 2048$  (1 分)

(3) 由于存储字长为 32 位, 故一次间址的寻址范围为  $2^{32}$  (1 分)

(4) 相对寻址的位移量为  $-1024 \sim +1023$  (1 分)

2. (5 分) 答: 不能说机器的主频越快, 机器的速度就越快。因为机器的速度不仅与主频有关, 还与机器周期中所含的时钟周期数以及指令周期中所含的机器周期数有关。同样主频的机器, 由于机器周期所含时钟周期数不同, 机器的速度也不同。机器周期中所含时钟周期数少的机器, 速度更快。

此外, 机器的速度还和其他很多因素有关, 如主存的速度、机器是否配有 Cache、总线的数据传输率、硬盘的速度、以及机器是否采用流水技术等等。机器速度还可以用 MIPS (每秒执行百万条指令数) 和 CPI (执行一条指令所需的时钟周期数来衡量)。

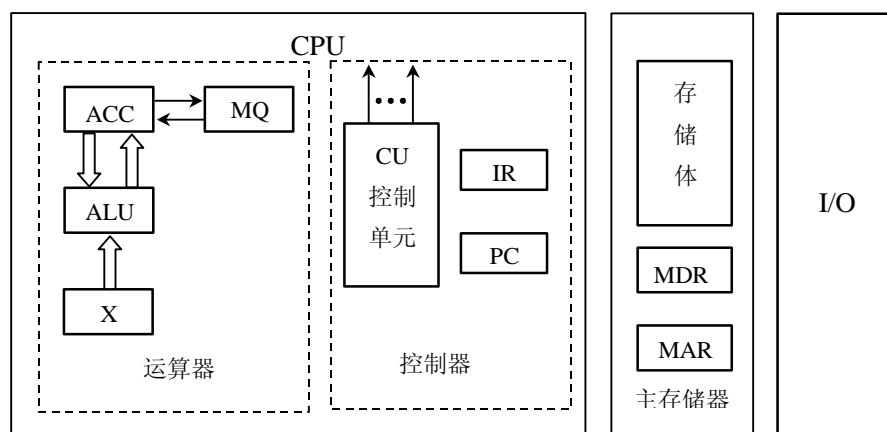
3. (5 分) 答: (每写对一个屏蔽字 1 分)

设屏蔽位为“1”时表示对应的中断源被屏蔽, 屏蔽字排列如下:

| 中断源 | 屏蔽字 |   |   |   |   |
|-----|-----|---|---|---|---|
|     | 0   | 1 | 2 | 3 | 4 |
| L0  | 1   | 0 | 0 | 0 | 0 |
| L1  | 1   | 1 | 0 | 0 | 0 |
| L2  | 1   | 0 | 1 | 1 | 1 |
| L3  | 1   | 1 | 1 | 1 | 1 |
| L4  | 1   | 1 | 0 | 0 | 1 |

## 六、问答题 (共 20 分)

(1) (5 分)



(2) (5 分)

|     |    |     |    |    |     |    |     |
|-----|----|-----|----|----|-----|----|-----|
| ACC | MQ | ALU | X  | IR | MDR | PC | MAR |
| 32  | 32 | 32  | 32 | 32 | 32  | 16 | 16  |

(3) (5 分)

|    |            |           |
|----|------------|-----------|
| T0 | PC→MAR     | 1→R       |
| T1 | M(MAR)→MDR | (PC)+1→PC |
| T2 | MDR→IR     | OP(IR)→ID |

|    |            |     |
|----|------------|-----|
| T0 | Ad(IR)→MAR | 1→R |
| T1 | M(MAR)→MDR |     |
| T2 | MDR→AC     |     |

(4) (5 分)

|    |                     |
|----|---------------------|
| 取指 | Ad(CMDR)→CMAR       |
|    | OP(IR)→微地址形成部件→CMAR |
| 执行 | Ad(CMDR)→CMAR       |

七、设计题 (共 10 分)

(1) 根据主存地址空间分配为: (2 分)

|                 |     |                 |     |                |     |     |                |   |
|-----------------|-----|-----------------|-----|----------------|-----|-----|----------------|---|
| A <sub>15</sub> | ... | A <sub>11</sub> | ... | A <sub>7</sub> | ... | ... | A <sub>0</sub> |   |
| 0               | 0   | 0               | 0   | 0              | 0   | 0   | 0              | 0 |
| 0               | 0   | 0               | 0   | 0              | 0   | 0   | 0              | 0 |
| 0               | 0   | 0               | 0   | 1              | 1   | 1   | 1              | 1 |
| 0               | 0   | 0               | 1   | 0              | 0   | 0   | 0              | 0 |
| 0               | 0   | 0               | 1   | 0              | 0   | 0   | 0              | 0 |
| 0               | 0   | 0               | 1   | 1              | 1   | 1   | 1              | 1 |
| 0               | 0   | 1               | 0   | 0              | 0   | 0   | 0              | 0 |
| 0               | 0   | 1               | 1   | 1              | 1   | 1   | 1              | 1 |
| 0               | 1   | 0               | 0   | 0              | 0   | 0   | 0              | 0 |
| 0               | 1   | 0               | 1   | 1              | 1   | 1   | 1              | 1 |
| 0               | 1   | 1               | 0   | 0              | 0   | 0   | 0              | 0 |
| 0               | 1   | 1               | 1   | 1              | 1   | 1   | 1              | 1 |

最小 4K 4K×8 位 ROM 1 片

相邻 4K 4K×4 位 RAM 2 片

相邻 24K 8K×8 位 RAM 3 片

(2) 选出所用芯片类型及数量

最小 4K 地址空间为系统程序区, 选用 1 片 4K×8 位 ROM 芯片; (1 分)

相邻的 4K 地址空间为系统程序工作区, 选用 2 片 4K×4 位 RAM 芯片; (1 分)

与系统程序工作区相邻的 24K 为用户程序区, 选用 3 片 8K×8 位 RAM 芯片。 (1 分)

(3) CPU 与存储芯片的连接图如图所示 (5 分)

