

作业1

一、单选题

1. 1946年研制成功的第一台电子数字计算机称为（ ）。

- A、EDVAC
- B、ENIAC
- C、EDSAC
- D、UNIVAC I

正确答案： B

2. 冯·诺依曼计算机的设计思想主要有（ ）。

I. 存储程序

II. 二进制表示

III. 微程序方式

IV. 局部性原理

- A、I、III
- B、II、III
- C、II、IV
- D、I、II

正确答案： D

3. 完整的计算机系统应该包括（ ）。

- A、运算器、存储器、控制器
- B、外部设备和主机
- C、主机和应用程序
- D、主机、外部设备、配套的软件系统

正确答案： D

4. 计算机硬件能够直接执行的是（ ）。

I. 机器语言程序

II. 汇编语言程序

III. 硬件描述语言程序

IV. 高级语言程序

- A、I、II
- B、I
- C、I、III
- D、I、II、III、IV

正确答案： B



5. （ ）可区分存储单元中存放的是指令还是数据。 控制器：区分指令、数据

- A、存储器
- B、运算器
- C、用户
- D、控制器

正确答案： D

△ C 6关于机器字长的描述，不正确的是（ ）。

- A、机器字长是指CPU一次能处理数据的二进制位数
- B、机器字长取决于CPU寄存器的位数
- C、机器字长取决于CPU数据线的位数
- D、机器字长会影响机器的运算速度

正确答案： C

△ D 7下面的指标中，不能用来衡量CPU的运算速度的是（ ）。

- A、CPI
- B、MIPS
- C、FLOPS
- D、MDR

正确答案： D

△ 8计算机的算术逻辑单元和控制单元合称为（ ）。

- A、ALU
- B、CAD
- C、MAR
- D、CPU

正确答案： D

△ C 9只有当程序要执行时，它才会将源程序翻译成机器语言，而且一次只能读取、翻译并执行源程序中的一行语句，此程序称为（ ）。

- A、目标程序
- B、编译程序
- C、解释程序
- D、汇编程序

正确答案： C

C 10计算机中存储数据的基本单元为（ ）。

- A、字 (word)
- B、字节(byte)
- C、位(bit)

D、以上都不是

正确答案：C

二、填空题

1 计算机系统为由 硬件系统 和 软件系统 两大部分组成。

正确答案：第一空：硬件系统；硬件 第二空：软件系统；软件

2 计算机的软件通常又可以分为 系统 和 应用 两大类。

第一空：系统软件 第二空：应用软件

3 ALU (Arithmetic Logic Unit) 叫做算术逻辑运算单元，用来完成 算术逻辑 运算，它是 CPU 的核心部件。

正确答案：第一空：算术逻辑；算逻 第二空：CPU；中央处理器

4 程序计数器PC用来存放当前欲执行 指令地址，它与主存的MAR之间有一条直接通路，且具有 ++ 的功能，即可自动形成下一条指令的地址。

正确答案：第一空：指令地址；指令的地址 第二空：自动加1

5 机器字长是指CPU一次能处理的 数据位数，通常与CPU的 寄存器位数 有关。

第一空：数据位数；二进制数据位数 第二空：寄存器位数

作业2

一、单选题

1. 下列关于总线的说法中，正确的是 (D)。

- ☒ I. 使用总线结构减少了信息传输量
- ☒ II. 使用总线的优点是数据信息和地址信号可以同时传送
- ☒ III. 使用总线结构可以提高信息的传输速度
- ☐ IV. 使用总线结构可以减少信息传输线的条数

A、I、II、III

B、II、III、IV

C、III、IV

D、IV

正确答案：D 我的答案：D 得分：4.0分

2 在系统总线的数据线上，不可能传输的是 (C)。

- ☒ A. 指令
- ☒ B. 操作数
- ☐ C. 握手应答信号
- ☒ D. 中断类信号

正确答案：C

3 下列关于USB总线特性的描述，不正确的是 (C)。

- ☐ A. 可实现外设的即插即用和热插拔
- ☒ B. 可通过级联方式连接多台外设
- ☐ C. 可同时传输两位数据，数据传输率高
- ☐ D. 是一种通信总线，可连接不同外设

正确答案：C

4 按数据传送格式，总线常被划分为 (A)。

A、并行总线和串行总线

~~B~~ 同步总线和异步总线

~~C~~ 系统总线与外部总线

D、存储总线与I/O总线

正确答案：A

~~A~~ 5内部总线是指（ ）。

A、CPU内部连接各寄存器及运算部件之间的总线

B、CPU和计算机系统的其它高速部件之间的总线

C、系统总线与外部总线 多个计算机系统之间相互连接的总线

D、计算机系统和其他系统之间相互连接的总线

正确答案：A

~~D~~ 6控制总线主要用来传输（ ）。

信号

I. 存储器和I/O设备的地址码

II. 所有存储器和I/O设备的时序信号

III. 所有存储器和I/O设备的控制信号

IV. 来自I/O设备和存储器的响应信号

A、II、III

B、I、III、IV

C、III、IV

D、II、III、IV

正确答案：D

~~B~~ 7设某系统总线在一个总线周期中并行传输

4B信息，1个总线周期占用2个时钟周期，总线时钟频率为10MHZ，则总线带宽为（ ）。

A、10MBps

B、20MBps

C、40MBps

D、80MBps

$$\frac{4B}{\frac{1}{10} \times 2} M = 20M$$

正确答案：B

~~A~~ 8下列关于总线设计的描述中，不正确的是（ ）。

A、并行总线传输比串行总线传输的速度快

B、采用信号线复用技术可减少信号线的数量

C、采用突发传输方式可提高总线数据传输率

D、采用分离事务通信方式可提高总线的利用率

正确答案：A

~~D~~ 9下列关于多总线结构的叙述中，不正确的是（ ）。

A、靠近CPU的总线速度较快

B、存储器总线可支持突发传送方式

C、总线之间需要通过桥接器相连

D、PCI-Express×16采用并行传输方式

正确答案：D

~~D~~ 10下列选项的英文缩写中均为总线标准的是（ ）。

A、PCI、CRT、USB、EISA

B、ISA、CPI、VESA、EISA

C、ISA、SCSI、RAM、MIPS

D、ISA、EISA、PCI、PCI-Express

正确答案：D

△ B 11 总线宽度与 () 有关。

- A、控制线的条数
- B、数据线的条数
- C、地址线的条数
- D、以上都不对

正确答案: B

C 12 按照连接部件不同, 总线可分为 ()。

- A、数据总线、地址总线、控制总线
- B、主存总线、I/O总线、DMA总线
- C、片内总线、系统总线、通信总线
- D、ISA总线、VESA总线、PCI总线

正确答案: C

A 13 某总线系统共有

88根信号线, 其中数据总线32根, 地址总线20根, 控制总线36根, 总线工作频率为66MHZ, 则总线宽度为 ()。

- A、32bit
- B、20bit
- C、36bit
- D、88bit

正确答案: A

B 14 某总线系统共有

88根信号线, 其中数据总线32根, 地址总线20根, 控制总线36根, 总线工作频率为66MHZ, 则总线传输率为 ()。

- A、132MBps
- B、264MBps
- C、528MBps
- D、1056MBps

正确答案: B

C 15 在集中式总线控制中, 响应时间最快的是 ()。

- A、链式查询
- B、计数器定时查询
- C、独立请求
- D、分组链式查询

正确答案: C

A B 16 下列关于总线仲裁的说法中, 正确的是 ()。

- I. 独立请求方式响应时间最快, 是以增加处理器开销和控制线的数量为代价
 - II. 计数器定时查询方式下, 有一根总线请求线和一根设备地址线, 若每次计数都从0开始, 则设备号小的优先级较高
 - III. 链式查询方式对电路故障最敏感
 - IV. 分布式仲裁控制逻辑分散在总线各部件中, 不需要中央仲裁器
- A、III、IV
B、I、III、IV
C、I、II、IV

$$\frac{\text{宽度}}{\text{频率}} \times \text{数据}$$

8

$$\frac{32}{16} \times 66$$

计数器初值可设置

D、II、III、IV

正确答案：B

A 17在计数器定时查询方式下，正确的描述是（ ）。

A、总线设备的优先级可变

~~B~~ 越靠近控制器的设备，优先级越高

~~C~~ 各设备的优先级相等

~~D~~ 对硬件电路故障敏感

正确答案：A

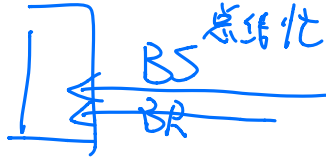
B 18在链式查询方式下，若有N个设备，则（ ）。

A、需要N条总线请求线

B、需要1条总线请求线

C、视情况而定，可能一条，也可能N

D、以上说法都不对



正确答案：B

C 19连接计算机与计算机之间的总线属于（ ）。

A、内部总线

B、系统总线

C、通信总线

D、独立总线

正确答案：C

B 20系统总线中的数据线、地址线和控制线是根据（ ）来划分的。

A、总线所处的位置

B、总线传输的内容

C、总线的传输方向

D、总线的材料

正确答案：B

B 21设总线的时钟频率为100MHz，总线的传输周期4个时钟周期，总线宽度64位，总线的数据传输率为（ ）。

A、100MBps

B、200MBps

C、100Mbps

D、200Mbps

$$\frac{64}{100 \times 4} \times 1000 \text{ bit/s} = 1600 \text{ M}$$

正确答案：B

C 22下列关于总线带宽与总线宽度的说法，不正确的是（ ）。

~~A~~ 保持总线时钟频率不变，数据线宽度变为原来的两倍可使总线数据传输率提高1倍

~~B~~ 总线带宽表示单位时间内总线上传输数据的位数，即总线的数据传输率

C、总线宽度表示单位时间内总线上传输数据的位数，即总线的数据传输率

D、保持数据宽度不变，总线的时钟频率增加到原来的两倍可使总线数据传输率提高1倍

正确答案：C

C 23下列不属于总线特性的是（ ）。

A、电气特性

B、机械特性

C、继承与封装特性

D、时间特性

正确答案：C

B 24关于总线链式查询优先级别方式的说法，不正确的是（ ）。

A、离总线控制器越近的部件，优先级越高；离总线控制器越远的部件，优先级越低

B、离总线控制器越近的部件，优先级越低；离总线控制器越远的部件，优先级越高

C、链式查询优先级别方式对电路故障敏感

D、

链式查询优先级别方式中，当优先级高的部件频繁请求使用总线时，会使优先级较低的部件长期无法使用总线

正确答案：B

B 25关于计数器查询优先级别判别方式的说法，不正确的是（ ）。

A、计数器查询优先级别判别方式中各个设备共用一条总线请求线

B、计数器查询优先级别判别方式中各个设备都有各自独立的总线请求线

C、计数器查询优先级别判别方式中各设备的优先级顺序可以改变

D、计数器查询的控制电路比链式查询的控制电路复杂

正确答案：B

地址 ——
数据 == R/W

作业3

一、单选题

A 1.下列关于RAM和ROM的叙述中，正确的是（ ）。

I. RAM是易失性存储器，ROM是非易失性存储器

II. RAM和ROM都采用随机存取方式进行信息访问

III. RAM和ROM都可用作Cache

IV. RAM和ROM都需要进行刷新

A、I、II

B、II、IV

C、I、II、III

D、II、III、IV

正确答案：A

D 2下述说法中正确的是（ ）。

I. 半导体RAM信息可读写，且断电后仍能保持记忆

II. 动态RAM是易失性存储器，而静态RAM是非易失性存储器

III. 半导体RAM是易失性存储器，但只要电源不断电，所存信息就不会丢失

IV. 半导体RAM是非易失性存储器

A、I、II

B、III

C、II、IV

D、都不对

正确答案：D

B 3下列各类存储器中，不采用随机存取方式的是（ ）。

A、EPROM

B、CDROM

C、DRAM

D、SRAM

正确答案: B

4 下列关于Flash Memory的叙述中, 不正确的是 ()。

A、信息可读、写, 且读、写速度一样快

B、存储元由MOS管组成, 是一种半导体存储器

C、断电后信息不丢失, 是一种非易失性存储器

D、采用随机访问方式, 可替代计算机外部存储器

正确答案: A

5 某计算机主存容量为

64KB, 其中ROM区4KB, 其余为RAM区, 按字节编址, 用 $2K \times 8$ 位的ROM芯片和 $4K \times 4$ 位的RAM芯片来设计该存储器, 则分别需要上述规格的ROM和RAM芯片的数量为 ()。

A、1, 15

B、2, 15

C、1, 30

D、2, 30

正确答案: D

6 下列存储器中, 在工作期间需要周期性刷新的是 ()。

A、SRAM

B、SDRAM

C、ROM

D、Flash Memory

正确答案: B

7 根据存储器内容来存取的存储器称为 ()。

A、双端口存储器

B、相联存储器

C、交叉存储器

D、串行存储器

正确答案: B

8 若某存储芯片有6条地址输入线, 用单译码 (即线选法) 方式时译码输出线为 () ; 若用双译码 (即重合法) 方式时译码输出线为 ()。

A、64, 32

B、64, 16

C、32, 16

D、16, 64

正确答案: B

9 某SRAM芯片, 容量为 512×8 位, 除电源和接地线外, 该芯片引出线的最小数目为 ()。

A、23

B、25

C、50

D、19

正确答案: D

$4K \times 8 \text{ bit}$

$\frac{15}{2} \times 8$
 7×4

(30)

充电 → 放电

Dynamic

2^6
 $3+3$

R/W
WREQ

4 256 片

$$\frac{32B \times 1024K}{4K \times 4}$$

10 某计算机存储器按字节编址，主存地址空间为64MB，现用4K×8位的RAM芯片组成32MB的主存储器，则该计算机存储器地址寄存器MAR的位数为（ ）。
(5.0分)

- A、23位
- B、24位
- C、25位
- D、26位

正确答案： D

11 某机器字长为32位，存储容量是64KB，按字编址其寻址范围是（ ）。

- A、64K字
- B、32K字
- C、16K字
- D、8K字

$$\frac{16 \times 4K \times 8}{4 \times 32 \text{ bit}}$$

正确答案： C

12 若数据在存储器中采用以低字节地址为字地址的存储方式（小端存储），则十六进制数12345678H按存储地址由小到大的依次为（ ）。

- A、12H、34H、56H、78H
- B、78H、56H、34H、12H
- C、87H、65H、43H、21H
- D、34H、12H、78H、56H

正确答案： B

13 SRAM芯片容量为16K×8位，该芯片的地址线数和数据线数分别为（ ）。

- A、14、16
- B、16、16
- C、14、8
- D、16、8

$$16K \quad \begin{matrix} 10 & 1 & 2 & 3 & 4 \\ 1K & 2 & 4 & 8 & 16 \end{matrix}$$

正确答案： C

14 存储器是计算机系统记忆设备，它主要用来（ ）。

- A、存放数据
- B、存放程序
- C、存放数据和程序
- D、存放微程序

正确答案： C

15 和辅存相比，主存的特点是（ ）。

- A、容量小，速度快，成本高
- B、容量小，速度快，成本低
- C、容量大，速度快，成本高
- D、容量大，速度慢，成本低

正确答案： A

16 设某存储芯片容量为16K×32位，关于该芯片地址线和数据线的说法，正确的是（ ）。

- A、地址线为16根，数据线为32根
- B、地址线为32根，数据线为16根
- C、地址线为32根，数据线为32根

D、地址线为14根，数据线为32根

正确答案：D

17关于DRAM刷新的说法，正确的是（ ）。

A、一次性地刷新全部存储单元

B、一次刷新一列

C、一次刷新一个存储单元

D、一次刷新一行

正确答案：D

18需要（ ）4K×4位的SRAM芯片构成容量为16K×32位的存储器。

A、64片

B、32片

C、16片

D、8片

正确答案：B

19若存储器的数据总线宽度为32位，存取周期为200ns，该存储器的带宽是（ ）。

A、40Mbps

B、80Mbps

C、160Mbps

D、320Mbps

正确答案：C

20某机器字长为32位，存储容量是16K字，按字节编址其寻址范围是（ ）。

A、128KB

B、64KB

C、32KB

D、16KB

正确答案：B

二.计算题

存储器连线.docx

存储器芯片与CPU连线 这两个题目无法在线提交，请大家做在作业本上，返校后上交，要求掌握这部分内容。

1.设CPU共有16根地址线，8根数据线，为访存控制信号，

为读写控制信号，现提供如下芯片： RAM, RAM,

ROM以及74LS138译码器和各种门电路。画出CPU和存储芯片的连接图，要求：主存地址空间分配为：9800H-9FFFH为系统程序区（用ROM），B000H-B3FFH为用户程序区（用RAM），存储空间按字节编址。

$$\begin{array}{cccccccc} & 1 & 2 & 3 & 4 & 5 & 6 \\ 20 & 1M & 2 & 4 & 8 & 16 & 32 & 64 \\ & & & & & & 32 \text{ bit} \times 10^7 & \\ & & & & & & 2 & \end{array}$$

$\frac{1}{200 \times 10^{-9}} \times 0.5 \times 10^9 = 2.5 \times 10^6$

$\frac{32 \text{ bit} \times 10^7}{2} = 160 \text{ M}$

$$\begin{array}{l} 16K \times 4 \\ \hline = 1 \text{ Byte} = 8 \text{ bit} \\ 1 \text{ 字} = 32 \text{ 位} = 4 \text{ Byte} \end{array}$$

2. 设CPU共有16根地址线，8根数据线，为访存控制信号，为读写控制信号，存储器的地址分布：2000H-5FFFH为用户程序空间（使用RAM），6000H-7FFFH为系统空间（使用ROM）（按字节编址），现有芯片ROM 4K×8位和RAM 8K×位，设计此存储系统，将RAM和ROM与CPU连接，要求：采用74LS138译码器和各种门电路实现。

作业4

一、单选题

1. 在主存储器和CPU间增加cache的目的是（ ）。
- A、解决CPU和主存储器之间的速度匹配问题
 - B、扩大CPU中通用寄存器的数量
 - C、扩大主存储器的容量
 - D、既扩大主存储器的容量又扩大CPU中通用寄存器的数量

正确答案：A

2. 采用虚拟存储器的主要目的是（ ）。

- A、提高主存储器的存取速度
- B、扩大主存的存储空间
- C、提高外存储器的存取速度
- D、扩大外存储器的存储空间

正确答案：B

3. 关于cache的说法，不正确的是（ ）。

- A、采用cache结构的主要目的是解决主存与CPU速度不匹配问题
- B、采用cache结构可扩大主存储器的存储空间
- C、cache的内容只是主存中部分内容的副本
- D、采用cache结构的主要依据局部性原理

正确答案：B

4.

局部性原理分为时间局部性和空间局部性，程序员是否编写出高速缓存友好的代码，取决于时间和空间的局部性，对下面的函数，说法正确的是（ ）。

```
int sumVec (int v[N]) {  
    int i, sum=0;  
    for(i=0; i<N; i++){  
        sum=sum+v[i];  
    }  
    return sum;  
}
```

- A、对于变量i和sum，循环体具有良好的时间局部性
- B、对于变量i、v[N]和sum，循环体具有良好的时间局部性
- C、对于变量i和sum，循环体具有良好的空间局部性
- D、对于变量i、v[N]和sum，循环体具有良好的空间局部性

正确答案：A

5某C语言程序段如下:

```
for(i=0; i<9; i++){
    temp=1;
    for(j=0; j<=i; j++){
        temp=temp+a[j];
        sum=sum+temp;
    }
}
```

下列关于数组a的访问局部性的描述中, 正确的是()。

- A、时间局部性和空间局部性皆无
- B、时间局部性和空间局部性皆有
- C、有时间局部性, 无空间局部性
- D、无时间局部性, 有空间局部性

正确答案: B

6设某计算机主存容量为

16MB, cache容量为8KB, 每个字块8个字, 每个字32位, 采用四路组相联映射方式, 设cache的初始状态为空, CPU依次从主存第0, 1, 2, ..., 99号单元读出100个字(主存每次读出一个字), 并重复该次序6次, 命中率是()。

- A、98.72%
- B、97.83%
- C、97.43%
- D、95.23%

正确答案: B

7设某计算机的存储系统由

cache和主存组成, 某程序执行过程中共访存1000次, 其中访问cache未命中50次, 则cache的命中率为()。

- A、50%
- B、5%
- C、95%
- D、9.5%

正确答案: C

8某计算机系统的存储系统由

Cache_主存系统构成, Cache的存储周期为10ns, 主存的存储周期为50ns, 在CPU执行一段程序时, Cache完成存取的次数为4800次, 主存完成的存取次数为200次, 该Cache_主存系统的效率为()。

- A、0.833
- B、0.862
- C、0.958
- D、0.856

正确答案: B

9某计算机的

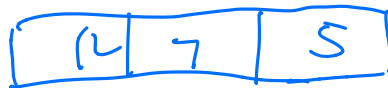
Cache共有16块, 采用两路组相联映射方式, 每个主存块大小为32B, 按字节编址, 主存129号单元所在的主存块应装入到()号Cache。设Cache的组号和主存的块号都从0开始编号。

- A、0

$$\begin{array}{r} 12 \\ 8 \overline{) 100} \\ \underline{8} \\ 20 \\ \underline{16} \\ 4 \end{array}$$

$$\frac{100 \times 6 - 17}{100 \times 6} = \frac{583}{600}$$

$$400B \div 32 = 12.5$$



$$24 - 12 = 12$$

$$\frac{600 - 13}{600}$$

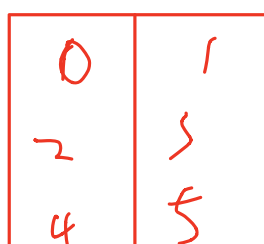
$$1 \text{字} = 32 \text{bit} = 4 \text{Byte}$$

$$8 \times 4B = 32B = 8 \text{字}$$

$$\frac{8KB}{32B} = \frac{8K}{2^5} = 13$$

$$\frac{1000 - 50}{1000} = \frac{950}{1000} = 95\%$$

$$\frac{1}{0.96 + 0.2} = 0.862$$



$$0 - 31$$

$$32 - 63$$

$$64 - 95$$

B、2

C、4

D、6

正确答案：C

10 采用指令cache与数据cache分离的主要目的是（ ）。

A、降低cache的缺失损失

B、提高cache的命中率

C、降低CPU平均访存时间

D、减少指令流水线资源冲突

正确答案：D

11 下列关于存储器的说法，正确的是（ ）。

A、多体交叉存储器主要解决扩充容量问题

B、cache与主存统一编址，cache的地址空间是主存地址空间的一部分

C、cache的功能全部由硬件实现

D、主存储器全部由易失性的随机读写存储器构成

正确答案：C

12 关于Cache的3种基本映射方式，下面的叙述不正确的是（ ）。

A、Cache地址映射有全相联映射、直接地址映射、组相联地址映射

B、直接映射是全相联映射和组相联映射的折衷方案，有利于提高命中率

C、多路组相联映射是全相联映射和直接映射的折衷方案，有利于提高命中率

D、全相联地址映射方式，主存单元与Cache单元随意对应，线路过于复杂，成本较高

正确答案：B

13 关于cache写操作中“写直达”法的描述，不正确的是（ ）。

A、写操作时，数据既写入cache又写入主存

B、cache块被替换出时不需要对主存执行写操作

C、cache块被替换出时需要对主存执行写操作

D、写直达法保证主存和cache的数据一致，但增加了访存次数

正确答案：B

14 关于cache写操作中“写回法”法的描述，不正确的是（ ）。

A、写操作时，只把数据写入cache而不写入主存

B、cache块被替换出时不需要对主存执行写操作

C、cache块被替换出时需要对主存执行写操作

D、对主存的写操作只发生在块替换时，可减少主存的写操作次数

正确答案：B

15 关于交叉存储器的说法，正确的是（ ）。

A、交叉存储器实际上是一种模块化式存储器，能并行执行多个独立的读写操作

B、交叉存储器实际上是一种模块化式存储器，能串行执行多个独立的读写操作

C、交叉存储器实际上是一种整体式存储器，能并行执行一个独立的读写操作

D、交叉存储器实际上是一种整体式存储器，能串行执行多个独立的读写操作

正确答案：A

16 计算机的存储器采用分级存储器体系的主要目的是（ ）。

A、便于读写数据

B、便于系统升级

6	7
8	9
10	11
12	13
14	15

96-127
128-159
160-191
192~

192
3
125

$$t_{ca} = t \times 0.987 + 5t \times (1 - 0.987) \times \frac{1}{1000 - 13}$$

$$13 = 32b = 4B$$
$$32B$$
$$\frac{2^8}{2^2} = 2^6 \quad \frac{2^{13}}{2^5} = 2^8 \quad \begin{matrix} 2 & 4 & 8 \\ 1 & 2 & 3 \end{matrix}$$
$$16MB = 2^4 \times 2^{20}$$

$$\frac{5t \times 1000}{t \times (100 \times 10 - 13) + 5t \times 13} - 1$$

24-13

11

C、减少主机箱的体积

D、解决存储容量、价格和存取速度之间的矛盾

正确答案：D

17关于cache替换策略的说法，正确的是（ ）。

A、随机替换的速度最快，先进先出FIFO算法的命中率最高

B、先进先出FIFO算法的速度最快，近期最少使用LRU算法的命中率最高

C、近期最少使用LRU算法的速度最快，随机替换的命中率最高

D、随机替换的速度最快，近期最少使用LRU算法的命中率最高

正确答案：D

18在cache地址映射中，每个主存字块只能固定映射到cache内的某一位置，这种地址映射方式称为（ ）。

A、组相联映射

B、直接联映射

C、全相联映射

D、混合映射

正确答案：B

19关于cache地址映射的说法，不正确的是（ ）。

A、3种地址映射方式中，直接映射所需的逻辑电路最多，硬件成本最高

B、3种地址映射方式中，全相联映射方式的cache的利用率最高

C、3种地址映射方式中，全相联映射所需的逻辑电路最多，硬件成本最高

D、3种地址映射方式中，组相联映射是对直接映射和全相联映射的折中

正确答案：A

20在cache地址映射中，若主存中的任一字块均可映射到cache内的任一位置，这种地址映射方式称为（ ）。

A、全相联映射

B、组相联映射

C、混合映射

D、直接映射

正确答案：A

FIFO: 无

LRU: 命中高

随机: 快

直接: 固定位置, 命中↓
全: 双高, 成本, 利用率, 任意位置
组:

作业5

1、单选题

1.计算机的外部设备指（ ）。

A、外存储器

B、输入/输出设备

C、输入/输出设备和外存储器

D、以上均不正确

正确答案：C

2计算机的各种外部设备均通过（ ）电路，才能连到系统总线上。

A、算逻单元

B、内存

C、中断

D、I/O接口

正确答案：D

3在独立编址的方式下，计算机靠（ ）区分存储单元和I/O设备。

A、不同的地址码

B、不同的地址线

C、不同的指令

D、不同的数据线

正确答案：C

4下列计算机与外部设备的数据传送方式中，依赖硬件的数据传送方式是（ ）。

A、程序查询方式

B、程序中断方式

C、DMA方式

D、以上都不是

正确答案：C

5下列关于中断I/O方式和DMA方式比较的叙述中，不正确的是（ ）。

A、中断I/O方式请求的是CPU处理时间，DMA方式请求的是总线使用权

B、中断响应发生在一条指令执行结束后，DMA响应发生在一个总线事务完成后

C、中断I/O方式下数据传送通过软件完成，DMA方式下数据传送由硬件完成

D、中断I/O方式适用于所有外部设备，DMA方式仅适用于快速外部设备

正确答案：D

6下列有关I/O接口的叙述中，不正确的是（ ）。

A、采用统一编址方式时，CPU不能用访存指令访问I/O端口

B、采用独立编址方式时，I/O端口地址和主存地址可能相同

C、I/O接口中CPU可访问的寄存器称为I/O端口

D、状态端口和控制端口可以合用同一个寄存器

正确答案：A

7某设备中断请求的响应和处理时间为

100ns，中断设备每400ns发出一次中断请求，中断响应所允许的最大延迟时间为50ns，则在该设备持续工作过程中，CPU用于该设备的I/O时间占整个CPU时间的百分比为（ ）。

A、50%

B、37.5%

C、25%

D、12.5%

正确答案：C

8下列选项中，不能产生中断请求的是（ ）。

A、一条指令执行结束

B、机器内部发生故障

C、一次I/O操作结束

D、一次DMA操作结束

正确答案：A

9中断响应发生的时间是在（ ）。

A、一条指令执行开始

B、一条指令执行结束

一条指令结束，不发中断请求
可中断响应

- C、一条指令执行的任何时刻
- D、一条指令周期的取指周期结束

正确答案： B

10 中断服务程序的最后一条指令是 ()。

- A、开中断指令
- B、中断返回指令
- C、出栈指令
- D、转移指令

正确答案： B

11 在具有中断向量表的计算机系统中，中断向量地址是 ()。

- A、子程序入口地址
- B、例行程序入口地址
- C、中断服务程序入口地址
- D、中断服务程序入口地址的地址

正确答案： D

12 中断屏蔽字的作用是 ()。

- A、暂停CPU对主存的访问
- B、暂停外设对主存的访问
- C、暂停对所有中断源的处理
- D、暂停对某些中断源的处理

正确答案： D

13 下列选项中，能够引起外部中断的事件是 ()。

- A、除数为零
- B、键盘输入
- C、浮点运算发生溢出
- D、访问存储器失败

正确答案： B

14 在DMA 传送方式中，发出DMA请求的是 ()。

- A、外部设备
- B、CPU
- C、DMA控制器
- D、主存

正确答案： A

15 在单重中断系统中，中断服务程序的执行顺序是 ()。

I.保护现场 II.开中断 III.关中断 IV.保存断点 V.中断事件处理 VI.恢复现场 I.中断返回

- A、I→V→VI→II→VII
- B、III→I→V→VII
- C、III→IV→V→VI→VII
- D、IV→I→V→VI→VI

正确答案： A

16 计算机系统中禁止中断的功能由 () 完成。

- A、中断屏蔽触发器
- B、中断允许触发器 *EMIT*

- C、中断触发器
- D、中断请求触发器

正确答案： B

17在DMA方式中，周期挪用是外部设备挪用或窃取总线占用权一个或多个（ ）。

- A、指令周期
- B、时钟周期
- C、主存周期
- D、总线周期

正确答案： C

18下列（ ）不是中断隐指令完成的功能。

- A、关中断
- B、开中断
- C、保护程序断点
- D、寻找中断服务程序的入口地址

正确答案： B

19某计算机有4级中断，优先级从高到低位1→

2→

3→4。若将优先级顺序修改，修改后1级中断的中断屏蔽字为1011，2级中断的中断屏蔽字为1111，3级中断的中断屏蔽字为0011，4级中断的中断屏蔽字为0001，修改后的中断优先级顺序从高到低为（ ）。

- A、3→2→1→4
- B、1→3→4→2
- C、2→1→3→4
- D、2→3→1→4

正确答案： C

20某计算机处理器主频为

50MHZ，用定时查询方式控制设备A的I/O，查询程序运行一次所用的时间至少为500个时钟周期，在设备A工作期间，为保证数据不丢失，每秒需对其查询至少200次，则CPU用于设备A的I/O时间占整个CPU时间的百分比至少是（ ）。

- A、0.02%
- B、0.05%
- C、0.2%
- D、0.5%

正确答案： C

作业6

一、单选题

1.计算机中表示内存单元地址时，采用（ ）表示。

- A、原码
- B、反码
- C、无符号数
- D、补码

正确答案： C

2下列说法正确的是（ ）。

- A、采用原码表示时, 0有两种编码方式
- B、采用补码表示时, 0有两种编码方式
- C、采用反码表示时, 0只有1种编码方式
- D、采用移码表示时, 0有两种编码方式

正确答案: A

3若 $x=103, y=-25$, 则下列表达式采用8位定点补码运算时, 会发生溢出的是 ()。

- A、 $x+y$
- B、 $-x+y$
- C、 $x-y$
- D、 $-x-y$

正确答案: C

4由3个“1”和5个“0”组成的8位二进制补码 (1位符号位), 能表示的最小整数是 ()。

- A、-126
- B、-125
- C、-128
- D、-32

正确答案: B

5设机器字长为16位, 用定点补码小数表示时, 一个字所能表示的范围是 ()。

- A、 $0 \sim (1-2^{-15})$
- B、 $-(1-2^{-15}) \sim (1-2^{-15})$
- C、 $-1 \sim 1$
- D、 $-1 \sim (1-2^{-15})$

正确答案: D

6某计算机字长8位 (其中1位符号位), 采用补码表示, 则机器数所能表示的范围是 ()。

- A、 $-128 \sim +127$
- B、 $-128 \sim +128$
- C、 $-127 \sim +128$
- D、 $-127 \sim +127$

正确答案: A

7由3个“1”和5个“0”组成的8位二进制补码 (1位符号位), 能表示的最大整数是 ()。

- A、7
- B、126
- C、127
- D、112

正确答案: D

8组成运算器需要多个部件, 下面部件中 () 不是组成运算器的部件。

- A、通用寄存器
- B、ALU
- C、数据总线
- D、地址寄存器

正确答案: D

9在用 () 表示的机器数中, 零的表示是唯一的。

- A、原码

- B、补码
- C、反码
- D、都不对

正确答案： B

10在定点机中执行算术运算时产生溢出的原因是（ ）。

- A、主存容量不够
- B、操作数地址过大
- C、运算结果无法表示
- D、发生栈溢出

正确答案： C

11若浮点数用补码表示，则判断运算结果为规格化浮点数的方法是（ ）。

- A、阶码符号位与尾数的符号位相同，为规格化浮点数
- B、小数点后第一位为1，为规格化浮点数
- C、尾数符号位与小数点后第1位数字相异，为规格化浮点数
- D、尾数符号位与小数点后第1位数字相同，为规格化浮点数

正确答案： C

12浮点数的表示范围由浮点数的（ ）部分决定。

- A、尾数
- B、阶码
- C、基数
- D、尾数和阶码

正确答案： B

13在浮点数编码表示中，（ ）在机器数中不出现，是隐含的。

- A、阶码
- B、符号
- C、基数
- D、尾数

正确答案： C

14浮点表示的精度由浮点数的（ ）部分决定。

- A、阶码的位数
- B、尾数的符号位
- C、阶码的符号位
- D、尾数的位数

正确答案： D

15下列哪个选项不是浮点数加法的步骤？

- A、对阶，使两数的小数点位置对齐
- B、将对阶后的两个尾数按定点补码加法运算规则求和
- C、将对阶后的两个尾数按定点原码加法运算规则求和
- D、求和后的尾数按舍入规则规格化，并判断溢出

正确答案： C

16在规格化浮点数表示中，保持其他方面不变，将阶码部分的移码表示改为补码表示，将会使数的表示范围（ ）。

- A、不变

- B、减小
- C、增大
- D、都不对

正确答案： A

17在双符号位判断溢出的方案中，出现正溢出时，双符号位应当为（ ）。

- A、00
- B、01
- C、10
- D、11

正确答案： B

18有关运算器的描述，（ ）是正确的。

- A、只做加法
- B、只做算术运算
- C、只做逻辑运算
- D、既做算术运算又做逻辑运算

正确答案： D

19下列选项中，描述浮点数操作速度指标的是（ ）。

- A、MIPS
- B、CPI
- C、MFLOPS
- D、SDRM

正确答案： C

20下列关于浮点数加减运算溢出判断的描述，不正确的是（ ）。

- A、由阶码的符号位可判断是否溢出
- B、阶码的补码为10，xxx...x时为下溢出
- C、阶码的补码为01，xxx...x时为上溢出
- D、当阶码的双符号位为01时，不需要作溢出处理

正确答案： D

21已知 $x=-0.1011$, $y=0.0101$, $[x+y]$ 补的结果是（ ）。

- A、0.0110
- B、0.1010
- C、1.1001
- D、1.1010

正确答案： D

22已知 $x=-1001$, $y=-0101$, $[x-y]$ 补的结果是（ ）。

- A、1, 0010
- B、1, 1100
- C、1, 1011
- D、1, 0100

正确答案： B

23设机器数字长 24 位，欲表示 ± 30000 的十进制数，问在保证最大精度前提下，除阶符、数符各 取1位外，阶码取几位？

- A、4

- B、5
- C、6
- D、7

正确答案： A

24下列关于算术移位和逻辑移位的说法，不正确的是（ ）。

- A、有符号的移位称为算术移位，无符号数的移位称为逻辑移位
- B、逻辑左移时，高位移丢，低位补0；逻辑右移时，低位移丢，高位补0
- C、负数的补码算术左移时，高位移丢，低位补0；负数的补码算术右移时，低位移丢，高位补1
- D、正数的补码算术左移时，高位移丢，低位补0；正数的补码算术右移时，低位移丢，高位补1

正确答案： D

25下列关于补码定点加减法运算的溢出判断的描述，不正确的是（ ）。

- A、符号不同的两个定点数相减可能发生溢出
- B、符号相同的两个定点数相减肯定不会发生溢出
- C、符号相同的两个定点数相加肯定不会发生溢出
- D、符号不同的两个定点数相加肯定会发生溢出

正确答案： D

作业7

1.下列寻址方式中，（ ）方式需要先计算，再访问主存。

- A、相对寻址
- B、变址寻址
- C、间接寻址
- D、相对寻址、变址寻址

正确答案： D

2下列关于一地址指令的说法，正确的是（ ）。

- A、只有一个操作数
- B、一定有两个操作数，其中一个是隐含的，完成（ACC）OP（A）的操作
- C、如果有两个操作数，则两个操作数相同，完成（A）OP（A）的操作
- D、可能有两个操作数，也可能只有一个操作数

正确答案： D

3在通用计算机指令系统的二地址指令中，操作数的物理地址位置可安排在（ ）。

- I、一个主存单元和缓冲存储器
- II、两个数据寄存器
- III、一个主存单元和一个数据寄存器
- IV、一个数据寄存器和一个控制存储器
- V、一个主存单元和一个外存单元
- A、II、III、IV
- B、II、III
- C、I、II、III
- D、I、II、III、IV

正确答案： B

4在各种寻址方式中，指令的地址码字段可能的情况有（ ）。

- I、寄存器编号
- II、设备端口地址
- III、存储器的单元地址
- IV、数值

- A、II、III、IV
- B、II、III
- C、I、II、III
- D、I、II、III、IV

正确答案： D

5用二地址指令来完成算术运算时，其结果一般存放在（ ）。

- A、其中一个地址码提供的地址中
- B、栈顶
- C、累加器ACC中
- D、以上都不对

正确答案： A

6四地址指令

OPA1A2A3A4的功能为(A1) OP(A2)→A3，且A4给出下一条指令地址，设A1A2A3A4都为内存地址，则完成上述指令需要访存（ ）。

- A、2
- B、3
- C、4
- D、5

正确答案： C

7某机器采用

16位单字长指令，采用定长操作码，地址码为5位，现已定义60条二地址指令，那么单地址指令最多有（ ）条。

- A、4
- B、32
- C、128
- D、256

正确答案： A

8某机器采用

16位单字长指令，采用不定长操作码，地址码为5位，现已定义60条二地址指令，那么单地址指令最多有（ ）条。

- A、4
- B、32
- C、128
- D、256

正确答案： C

9某计算机主存空间为

4GB，字长为32位，按字节编址，采用32位定长指令格式，若指令按字边界对齐存放，则程序计数器PC和指令寄存器IR的位数至少分别是（ ）。

- A、30、30

- B、30、32
- C、32、30
- D、32、32

正确答案： B

10某计算机按字节编址，指令字长固定且只有两种指令格式，其中，三地址指令29条，二地址指令107条，每个地址字段为6位，则指令字长至少应该是（ ）。

- A、24
- B、26
- C、28
- D、32

正确答案： A

11操作数的真实地址等于指令字中的形式地址的寻址方式称为（ ）。

- A、间接寻址
- B、直接寻址
- C、寄存器间接寻址
- D、寄存器寻址

正确答案： B

12指令系统中采用不同寻址方式的主要目的是（ ）。

- A、实现存储程序和程序控制
- B、缩短指令长度，扩大寻址空间，提高编程灵活性
- C、可以直接访问辅助存储器
- D、提供扩展操作码的可能并降低指令译码的难度

正确答案： B

13操作数在指令字中地址码字段给定的寄存器中的寻址方式称为（ ）。

- A、直接寻址
- B、寄存器间接寻址
- C、寄存器寻址
- D、变址寻址

正确答案： C

14寄存器间接寻址中，操作数的有效地址是（ ）。

- A、堆栈
- B、主存单元
- C、基址寄存器
- D、通用寄存器

正确答案： D

15变址寻址方式中，操作数的有效地址是（ ）。

- A、基址寄存器内容加形式地址
- B、程序计数器内容加形式地址
- C、变址寄存器内容加形式地址
- D、有效地址加形式地址

正确答案： C

16设机器字长为

16位，存储器按字节编制，对于单字长指令而言，读取该指令后，程序计数器的值自动加（ ）。

- A、1
- B、2
- C、3
- D、4

正确答案： B

17基址寻址方式中，操作数的有效地址是（ ）。

- A、有效地址加形式地址
- B、变址寄存器内容加形式地址
- C、基址寄存器内容加形式地址
- D、程序计数器PC的内容加形式地址

正确答案： C

18设机器字长为16位，存储器按字编制，对于单字长指令而言，读取该指令后，程序计数器的值自动加（ ）。

- A、1
- B、2
- C、3
- D、4

正确答案： A

19下列寻址方式中，最适合按下标顺序访问一维数组的是（ ）。

- A、相对寻址
- B、寄存器寻址
- C、直接寻址
- D、变址寻址

正确答案： D

20下列关于各种寻址方式获取操作数快慢的说法中，正确的是（ ）。

- I、立即寻址快于堆栈寻址
- II、堆栈寻址快于寄存器寻址
- III、寄存器一次间接寻址快于变址寻址
- IV、变址寻址快于一次间接寻址

- A、I、IV
- B、II、III
- C、III、IV
- D、I、III、IV

正确答案： D

21下列关于RISC的描述，正确的是（ ）。

- I、支持的寻址方式更多
- II、大部分指令在一个机器周期完成
- III、通用寄存器的数量多
- IV、指令字长不固定

- A、I、IV
- B、II、III
- C、I、II、III
- D、I、II、III、IV

正确答案： B

22某机器指令系统字长为

8位，每一地址码长3位，采用扩展操作码技术。若指令系统具有两条二地址指令、10条零地址指令，则最多有（ ）条一地址指令。

- A、20
- B、14
- C、10
- D、6

正确答案： B

23下列关于堆栈的说法，不正确的是（ ）。 A. B. C.式 D.

- A、计算机中的堆栈分为软堆栈和硬堆栈
- B、利用主存的部分空间作堆栈称为软堆栈
- C、利用寄存器组作堆栈称为软堆栈
- D、堆栈的运行方式分为先进后出和先进先出两种方

正确答案： C

24一地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个数常采用（ ）。

- A、间接寻址方式
- B、隐含寻址方式
- C、堆栈寻址方式
- D、立即寻址方式

正确答案： B

二、填空题

1机器指令格式如下：

6位	2位	8位
操作码	寻址特征	位移量A

寻址特征位=00：直接寻址方式；

01：基址寻址方式；BR为基址寄存器

10：变址寻址方式；IX为变址寄存器

11：相对寻址方式

设(PC)= 1234H， (BR) =3456H， (IX) = 5678H，问“”

- (1) 若指令字为2880H，该指令操作数的有效地址EA为（ ）。
- (2) 若指令字为6960H，该指令操作数的有效地址EA为（ ）。
- (3) 若指令字为8628H，该指令操作数的有效地址EA为（ ）。
- (4) 若指令字为C370H，该指令的有效地址为（ ）。

正确答案：第一空： 80H;0080H; 80h; 0080h 第二空： 34B6H;34b6h; 34B6h

第三空： 56A0H;56A0h; 56a0h 第四空： 12A4H;12A4h; 12a4h

作业8

1.下列关于指令字长、机器字长和存储字长的说法，正确的是（ ）。

- I、指令字长等于机器字长的前提下，取指周期等于机器周期
- II、指令字长等于存储字长的前提下，取指周期等于机器周期

III、指令字长与机器字长的长度没有必然联系
IV、为了硬件设计方便，指令字长与存储字长的长度相同

- A、I、III、IV
- B、I、IV
- C、II、III
- D、II、III、IV

正确答案： C

2下列寄存器中，反汇编语言程序员可见的寄存器是（ ）。

- A、MAR存储器地址寄存器
- B、MDR存储器数据寄存器
- C、IR指令寄存器
- D、PC程序计数器

正确答案： D

3下列选项中不会引起指令流水线阻塞的是（ ）。

- A、数据相关
- B、资源冲突
- C、旁路技术
- D、条件转移

正确答案： C

4指令寄存器IR中存放的是（ ）。

- A、正在执行的指令
- B、下一条要执行的指令
- C、已执行完的指令
- D、要转移的指令

正确答案： A

5下列部件中不属控制器的部件是（ ）。

- A、指令寄存器
- B、指令译码器
- C、状态条件寄存器
- D、程序计数器

正确答案： C

6在程序执行过程中，（ ）控制计算机的运行总是处于取指令、分析指令和执行指令的循环中。

- A、控制器
- B、运算器
- C、指令寄存器
- D、指令译码器

正确答案： A

7取指周期结束后，程序计数器PC中存放的是（ ）。

- A、当前指令的地址
- B、下一条要执行的指令地址
- C、程序中指令的数量
- D、已经执行完的指令数量

正确答案： B

8指令译码器对（ ）进行译码。

- A、整条指令
- B、指令的操作码字段
- C、指令的操作数
- D、指令的地址码字段

正确答案： B

9设指令流水线分取指IF、译码ID、执行EX、回写WR共4个子部件，每个子部件的执行时间为 Δt ，连续执行12条指令共需（ ）。

- A、 $14\Delta t$
- B、 $15\Delta t$
- C、 $16\Delta t$
- D、 $18\Delta t$

正确答案： B

10设

CPU的主频为1.03GHZ，采用4级指令流水线，每个流水段执行需要1个时钟周期，假定CPU执行了100条指令，在执行这100条指令期间没有发生流水线的阻塞，该流水线的吞吐率为（ ）。

- A、 0.25×10^9 条指令/秒
- B、 0.97×10^9 条指令/秒
- C、 10^9 条指令/秒
- D、 1.03×10^9 条指令/秒

正确答案： C

作业9

1.CPU内部包含程序计数器PC、存储器数据寄存器MDR、存储器地址寄存器MAR和指令寄存器IR等，执行指令MOV R1,#100(将数值100传送到R1寄存器中)，CPU首先要完成的操作是（ ）。

- A、 $100 \rightarrow R1$
- B、 $100 \rightarrow MDR$
- C、 $PC \rightarrow MAR$
- D、 $PC \rightarrow IR$

正确答案： C

2下列说法中，正确的是（ ）。

- A、加法指令的执行周期一定要访存
- B、加法指令的执行周期一定不需要访存
- C、指令的地址码给出存储器地址的加法指令，在执行周期一定要访存
- D、指令的地址码给出存储器地址的加法指令，在执行周期一定不需要访存

正确答案： C

3下列说法中，正确的是（ ）。

- A、一条微指令放在控制存储器CM的一个单元中
- B、微指令计数器决定机器指令的执行顺序
- C、采用微程序控制器是为了提高指令的执行速度
- D、控制存储器CM采用高速的RAM电路组成

正确答案： A

4下列关于主存储器MM和控制存储器CM的说法，不正确的是（ ）。

- A、MM在CPU外，CM在CPU内
- B、MM按地址访问，CM按内容访问
- C、MM存储指令和数据，CM存放微程序
- D、MM用RAM和ROM实现，CM用ROM实现

正确答案： B

5组合逻辑控制器与微程序控制器的主要区别在于（ ）。

- A、ALU结构不同
- B、数据通路不同
- C、CPU寄存器组织不同
- D、微操作信号发生器的构成方法不同

正确答案： D

6相对于微程序控制器，组合逻辑控制器的特点是（ ）。

- A、指令执行速度慢，易于修改和扩展指令的功能
- B、指令执行速度慢，修改和扩展指令的功能相对困难
- C、指令执行速度快，易于修改和扩展指令的功能
- D、指令执行速度快，但修改和扩展指令的功能相对困难

正确答案： D

7微程序控制器中，机器指令与微指令的关系是（ ）。

- A、一条机器指令由一条微指令来执行
- B、一条机器指令由一段用微指令编写的微程序来执行
- C、用机器指令编写的一段程序可由一个微程序来执行
- D、一条微指令由一条机器指令来执行

正确答案： B

8微程序控制器的速度比组合逻辑控制器慢的主要原因是（ ）。

- A、增加了从磁盘存储器读取微指令的时间
- B、增加了从主存储器读取微指令的时间
- C、增加了从指令寄存器IR读取微指令的时间
- D、增加了从控制存储器读取微指令的时间

正确答案： D

9某计算机采用微程序控制器，共有

32条机器指令，假设取指周期微程序、间址周期微程序及中段周期微程序分别包含2条微指令，各机器指令对应的微程序平均由4条微指令组成，采用下地址字段确定下条微指令的地址，则微指令中下地址字段的位数至少为（ ）。

- A、6
- B、7
- C、8
- D、9

正确答案： C

10在微程序控制器中，微程序的入口地址通过（ ）获得。

- A、程序计数器PC
- B、上一条微指令
- C、指令操作码映射
- D、程序计数器PC加1

正确答案： C

11微指令分为水平型微指令和垂直型微指令，下列选项中不属于水平型微指令特点的是（ ）。

- A、执行速度更快
- B、并行度较低
- C、更多地体现了控制器的硬件细节
- D、微指令的长度较长

正确答案： B

12微指令操作控制字段的每一位代表一个控制信号，这种微指令的编码方式称为（ ）。

- A、字段直接编码
- B、字段间接编码
- C、混合编码
- D、直接编码

正确答案： D

13关于微指令操作控制字段的编码方法，下面叙述正确的是（ ）。

- A、直接编码法、字段直接编码法、字段间接编码法对微指令的长度没有影响
- B、对于相同的微命令数，采用直接编码的微指令位数最多
- C、对于相同的微命令数，采用字段直接编码的微指令位数最多
- D、对于相同的微命令数，采用字段间接编码的微指令位数最多

正确答案： B

14某计算机采用微程序控制方式，微指令字长为

24位，采用水平型字段直接编码控制方式和下地址方式，共有微命令30个，构成4个互斥类，各包含5个、8个、14个和3个微命令，有3个外部条件，则该计算机控制存储器的容量为（ ）。

- A、128*24位
- B、256*24位
- C、512*24位
- D、1024*24位

正确答案： C

15下列关于微操作的描述中，不正确的是（ ）。

- A、同一个CPU周期中，相斥性微操作可以并行执行
- B、同一个CPU周期中，相容性微操作可以并行执行
- C、不同的CPU周期中，相容性微操作可以串行执行
- D、不同的CPU周期中，相斥性微操作可以串行执行

正确答案： B

Cache地址映射

某计算机主存容量为8MB，Cache容量为2KB，字块长度为8个字32位/字，按字节寻址。

- (1) cache和主存的地址分别为多少位?
- (2) 若采用直接映射, 为了完成主存地址到Cache地址的映射, 主存地址各字段应该如何分配?
- (3) 若采用全相联映射, 主存地址各字段应该如何分配?
- (4) 若采用两路组相联映射, 主存地址各字段应该如何分配?
- (5) 若采用四路组相联映射, 主存地址各字段应该如何分配?