

期末复习要点：

第一章

一、数制和码制

1. 数制：计数方法或计数体制（由基数和位权组成）
各种数制之间的相互转换，特别是十进制→二进制的转换，要求熟练掌握。
2. 码制：常用的 BCD 码有 8421 码、2421 码、5421 码、余 3 码等，其中以 8421 码使用最广泛，要求熟练掌握 8421 BCD 码。

二、常用逻辑关系及运算

1. 三种基本逻辑运算：与、或、非
2. 四种复合逻辑运算：与非、或非、与或非、异或
(真值表 函数式 逻辑符号)

三、逻辑代数的公式和定理

是推演、变换和化简逻辑函数的依据，有些与普通代数相同，有些则完全不同，要认真加以区别。这些定理中，摩根定理最为常用。

四、逻辑函数的化简法

化简的目的是为了获得最简逻辑函数式，从而使逻辑电路简单、成本低、可靠性高。化简的方法主要有公式化简法和图形化简法两种。（重点掌握图形化简法）

1. 公式化简法：可化简任何复杂的逻辑函数，但要求能熟练和灵活运用逻辑代数的各种公式和定理，并要求具有一定的运算技巧和经验。
2. 图形化简法：简单、直观，不易出错，有一定的步骤和方法可循。但是，当函数的变量个数多于六个时，就失去了优点，没有实用价值。

约束项（无关项，无效状态）：可以取 0，也可以取 1，它的取值对逻辑函数值没有影响，应充分利用这一特点化简逻辑函数，以得到更为满意的化简结果。

五、逻辑函数常用的表示方法：

真值表、卡诺图、函数式、逻辑图和波形图。

它们各有特点，但本质相同，可以相互转换。必须熟练掌握真值表，卡诺图，函数式，逻辑图之间的相互转换。

第二章

一、半导体二极管、三极管和 MOS 管

是数字电路中的基本开关元件，一般都工作在开关状态。

1. 半导体二极管：是不可控的，利用其开关特性可构成二极管与门和或门。
2. 半导体三极管：是一种用电流控制且具有放大特性的开关元件，利用三极管的饱和导通与截止特性可构成非门和其它 TTL 集成门电路。
3. MOS 管：是一种具有放大特性的由电压控制的开关元件，利用 N 沟道 MOS 管和 P 沟道 MOS 管可构成 CMOS 反相器和其它 CMOS 集成门电路。

二、分立元件门电路：

主要介绍了由半导体二极管、三极管和 MOS 管构成的与门、或门和非门。

虽然，分立元件门电路不是本章的重点，但是通过对这些电路的分析，可以体会到与、或、非三种最基本的逻辑运算，是如何用半导体电子电路实现的，这将有助于后面集成门电路的学习。

三、集成门电路（本章重点）

主要介绍了 CMOS 和 TTL 集成门电路, 重点应放在它们的输出与输入之间的逻辑特性和外部电气特性上。

1. 逻辑特性 (逻辑功能):

普通功能 — 与门、或门、非门、与非门、或非门、与或非门和异或门。

特殊功能 — 三态门、OC 门、OD 门和传输门。

2. 电气特性:

静态特性 — 主要是输入特性、输出特性和传输特性。

动态特性 — 主要是传输延迟时间的概念。(一般了解)

四、集成门电路使用中应注意的几个问题

工作电源、输出电平、阈值电压、输入端串接电阻 R_i 、输入端悬空、多余输入端的处理

第四章

一、组合逻辑电路的特点

组合逻辑电路是由各种门电路组成的没有记忆功能的电路。它的特点是任一时刻的输出信号只取决于该时刻的输入信号, 而与电路原来所处的状态无关。

二、组合逻辑电路的分析方法

逻辑图 → 逻辑表达式 → 化简 → 真值表 → 说明功能

三、组合逻辑电路的设计方法

逻辑抽象 → 列真值表 → 写表达式, 化简或变换 → 画逻辑图

四、常用中规模集成组合逻辑电路

1. 加法器:

实现两组多位二进制数相加的电路。根据进位方式不同, 可分为串行进位加法器和超前进位加法器。

集成芯片: 74LS283 — 四位二进制超前进位加法器

2. 编码器: 将输入的电平信号编成二进制代码的电路。

主要包括二进制编码器、二 - 十进制编码器和优先编码器等。

集成芯片:

74LS148 — 8 线 - 3 线优先编码器

74LS147 — 10 线 - 4 线优先编码器

3. 译码器: 将输入的二进制代码译成相应的电平信号。

主要包括二进制译码器、二 - 十进制译码器和显示译码器等。

集成芯片:

74LS138 — 3 线 - 8 线译码器 (二进制译码器)

74LS139 — 双 2 线 - 4 线译码器 (二进制译码器)

74LS42 — 4 线 - 10 线译码器

4. 数据选择器:

在地址码的控制下, 在同一时间内从多路输入信号中选择相应的一路信号输出的电路。

集成芯片:

74LS151 — 8 选 1 数据选择器

74LS153 — 双 4 选 1 数据选择器

5. 数据分配器:

在地址码的控制下, 将一路输入信号传送到多个输出端的任何一个输出端的电路。

五、用中规模集成电路实现组合逻辑函数

1. 数据选择器:

为多输入单输出的组合逻辑电路，在输入数据都为 1 时，它的输出表达式为地址变量的全部最小项之和，适用于实现单输出组合逻辑函数。

2. 二进制译码器：

输出端提供了输入变量的全部最小项，而且每一个输出端对应一个最小项，因此，二进制译码器辅以门电路（与非门）后，适合用于实现单输出或多输出的组合逻辑函数。

六、只读存储器

1、功能特点

2、ROM 容量：字数*位数

3、容量扩展

第五章

一、触发器和门电路一样，也是组成数字电路的基本逻辑单元。它有两个基本特性：

1. 有两个稳定的状态（0 状态和 1 状态）。
2. 在外信号作用下，两个稳定状态可相互转换；没有外信号作用时，保持原状态不变。

二、触发器的逻辑功能

指触发器输出的次态 Q^{n+1} 与输出的现态 Q^n 及输入信号之间的逻辑关系。触发器逻辑功能的描述方法主要有特性表、卡诺图、特性方程、状态转换图和波形图（时序图）。

三、触发器的分类

1. 根据电路结构不同，触发器可分为：基本触发器、同步触发器、边沿触发器：
2. 根据逻辑功能不同，时钟触发器可分为：
(1) RS 触发器、(2) JK 触发器、(3) D 触发器、(4) T 触发器、(5) T' 触发器

四、本章要求

掌握与非门结构基本 RS 触发器的电路、逻辑功能和工作特点。

掌握触发器的 0 态、1 态、置 0、置 1、触发方式、现态、次态等概念。

了解触发器逻辑功能的描述方法。

掌握常用触发器的工作特点、符号、逻辑功能和特性方程，会画工作波形。

第六章

一、时序逻辑电路的特点

1. 逻辑功能：任何时刻电路的输出，不仅和该时刻的输入信号有关，而且还取决于电路原来的状态。
2. 电路组成：与时间因素(CP)有关；含有记忆性的元件(触发器)。

二、时序电路逻辑功能的表示方法

逻辑图、逻辑表达式、状态表、卡诺图、状态转换图（简称状态图）和时序图

三、时序电路的基本分析方法（自启动检查）

实质：逻辑图→状态图

关键：求出时钟方程、输出方程、状态方程，列出状态表，根据状态表画出状态图和时序图，由此可分析出时序逻辑电路的功能。

四、时序电路的基本设计方法（一般了解）

实质：状态图→逻辑图

关键：根据设计要求求出最简状态表（图），再通过卡诺图求出输出方程、状态方程、选定触发器类型确定驱动方程，由此画出逻辑图。

五、计数器

1. 按计数进制分：二进制计数器、十进制计数器和任意进制计数器

2. 按计数增减分：加法计数器、减法计数器和可逆（加/减）计数器

3. 按触发器翻转是否同步分：同步计数器和异步计数器

六、中规模集成计数器 74LS161、74LS191、74LS197、74LS160、74LS190

功能完善、使用方便灵活，能很方便地构成 N 进制（任意）计数器。主要方法有两种：

1. 用同步置 0 端或置数端归零获得 N 进制计数器

根据 N - 1 对应的二进制代码写反馈归零函数。

2. 用异步置 0 端或置数端归零获得 N 进制计数器

根据 N 对应的二进制代码写反馈归零函数。

七、其它时序逻辑电路（了解基本功能）

寄存器和移位寄存器

1. 寄存器 — 存储二进制数据或者代码。

2. 移位寄存器 — 不但可存放数码，还能对数据进行移位操作。74LS194

移位寄存器有单向移位寄存器和双向移位寄存器。

环形计数器、扭环形计数器

顺序脉冲发生器。

读/写存储器 — RAM：（了解基本概念、基本组成和工作原理、容量扩展，断电之后数据会丢失）

集成芯片：6116

考试题型

一、填空题（每空 1 分，共 10 分）

二、单项选择题（本题 10 小题，每小题 1 分，共 10 分）

三、判断题（每小题 1 分，共 10 分）

电路分析设计题：

包括组合电路分析与设计，时序电路分析与设计

四、计算题（本题 2 小题，共 10 分）

五、判断分析题（本题 4 小题，共 20 分）

六、应用题（本题 2 小题，共 20 分）（芯片应用）

七、电路分析与设计（本题 2 小题，共 20 分）

其中四-六题包括第一章逻辑函数化简，第二至五章电路分析设计、画波形图、电路图；

第七题为组合电路设计和时序电路分析