**练习题：**

**一、填空题（本题10小题，每小题2分，共计10分）**

1. 逻辑函数有四种表示方法，它们分别是（ ）、（ ）、（ ）和（ ）。将2004个“1”异或起来得到的结果是（ ）。
2. 基本逻辑运算有: （ ）、（ ）和（ ）运算。
3. (11.001)2=( )16=( )10
4. (8F.FF)16=( )2=( )10
5. (25.7)10=( )2=( )16
6. 二进制数（1011.1001）2转换为八进制数为( ) ，转换为十六进制数为 ( ) 。
7. 已知逻辑函数F＝A⊕B，它的与非-与非表达式为 ，或与非表达式为 。
8. 5个变量可构成 个最小项，变量的每一种取值可使 个最小项的值为1。
9. 2006个1连续异或的结果是 ；而2007个1连续同或的结果是 ．
10. 逻辑函数F=A+B可化简为 。
11. 在硅半导体中掺杂5价元素磷，半导体中就会出现多余电子，导电性极大增强，构成的是 型半导体。
12. NMOS管的导通条件是 。
13. RS触发器的特性方程： 或 。 或 。
14. 输出端可以直接并联，并且能实现与逻辑的门电路是 。
15. 对于多输入CMOS与非门,输入多余端处理方法为 。接高电平或与其他输入端接在一起
16. 组合逻辑电路在任意时刻的稳定输出信号取决于 。
17. 三态门输出的三种状态分别为： 、 和 。
18. TTL 与非门的多余输入端悬空时，相当于输入 电平。
19. 在逻辑电路中，三极管通常工作在 和 状态。
20. 一位数值比较器的逻辑功能是对输入的 数据进行比较，它有 、 、 三个输出端。
21. CMOS门电路中不用的输入端不允许 。悬空
22. CMOS门电路中通过大电阻输入端接地，相当于接 。
23. 余3码01000101．1001对应的十进制数为 ，2421码为 。
24. 如果决定某一事件发生的多个条件中，只要有一个或一个以上条件成立，事件便可发生，则这种因果关系称之为 或 。
25. 目前我们所学的双极型集成电路和单极型集成电路的典型电路分别是（ ）电路和（ ）电路。TTL 、 CMOS ;
26. 一个ROM的存储矩阵有64行、64列，则存储矩阵的存储容量为 个存储单元。 4096
27. 若ROM具有10条地址线和8条数据线，则存储容量为 1K×8 比特，可以

存储 1024 个字节。

1. 四路数据分配器有③ 个选择控制端，④ 个数据输出端。2 4
2. (30.25)10 = (\_\_\_\_\_\_\_\_\_\_\_)2 = (\_\_\_\_\_\_\_\_\_\_\_)16 。
3. 逻辑函数L = mb_15_clip_image002mb_15_clip_image004mb_15_clip_image006mb_15_clip_image008+ A+ B+ C +D =\_\_\_\_\_\_\_\_\_\_\_。
4. 一个双输入端的TTL与门和一个双输入端的CMOS与非门，它们的输入端均是一端接高电平，另一端通过一个10KΩ的电阻接地，则TTL与门输出为（ ），CMOS与非门输出为（ ）；
5. （00010101．0101）8421BCD =（ ○1 ）2 ；
6. 典型的TTL与非门电路使用的电路为电源电压为（ 5 ）V，其输出高电平为（ 3.6 ）V，输出低电平为（ 0.35 ）V 。
7. 74LS138是3线—8线译码器，译码为输出低电平有效，若输入为A2A1A0=110时，输出 应为（ 1011111 ）。
8. 正逻辑用 表示低电平；正逻辑的与非门就是负逻辑的 门。
9. 用 ⑨ 表示高电平,用 ⑩ 表示低电平,称为负逻辑。0，1
10. 对于优先编码器(8线3线高位优先),若输入端低电平有效,输出端为三位二进制反码,当输入I7……I0=10100110时输出为 ⑤ 。 001
11. PMOS管的导通条件是 ① uG-uS<0 , 且 |uG-uS|>|uGS(th)| , uGS|th|是开启电压 。
12. 与门电路和或门电路具有 个输入端和 个输出端。（填多或一）
13. 非门电路是 端输入 端输出的电路。（单、单）
14. OC门是一种特殊的TTL与非门，它的特点是输出端可以并联输出，即 线与功能 。（）

**二、单项选择题（本题20小题，每小题1分，共计20分）**

1. 逻辑代数运算中，1+1＝（ ）。

A. 1 B. 2 C. 3  D．0

1. 逻辑函数的反函数 ( )

A.  B. 

C.  D. 

1. 在\_\_\_ 情况下，函数运算的结果是逻辑“1”。



     A.  全部输入是"0"             B．任一输入是“0”

       C．仅一输入是“0”             D．全部输入是“1"

1. 十进制数33的余3码为 。

A. 00110110 B. 110110 C. 01100110 D. 100100

1. 在何种输入情况下，“与非”运算的结果是逻辑0。

A．全部输入是0 B.任一输入是0

C.仅一输入是0 D.全部输入是1

1. 在四变量卡诺图中，逻辑上不相邻的一组最小项为：

A. m1与m3 B. m4与m6 C. m5 与m13 D. m2 与m8

1. 一只四输入端或非门，使其输出为1的输入变量取值组合有( )种。  
   A．15         B．8 C．7         D．1
2. 函数F=AB+BC，使F=1的输入ABC组合为(   )  
   A．ABC=000        B．ABC=010 C．ABC=101        D．ABC=110
3. （ ）

A. B.  C.   D．

1. 函数的对偶式为（ ）。

A. （ B. ；

C.  D. 

1. 有符号位二进制数的原码为（11101），则对应的十进制为（ ）。

A. -29 B. +29 C. -13 D. +13

1. 以下表达式中符合逻辑运算法则的是（ ）

A. C·C=C2 B. 1+1=10 C. 0<1 D. A+1=1

1. 下列逻辑式中,正确的“ 或”逻辑式是( )。

A．  B.  C.  D. **

1. 三态门的输出状态有0态、1态和高阻态，其中高阻态表示门电路的输出阻抗 ，输入与输出可以视为开路状态。

A. 无穷大         B. 无穷小          C. 0             D. 0.5K

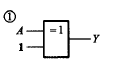
1. 某TTL反相器的主要参数为IIH＝20μA；IIL＝1.4ｍA；IOH＝400μA； IOL＝14ｍA，带同样门的门数( )。

Ａ．２０　　Ｂ．２００　　Ｃ．１０　　Ｄ．１００

1. 在图示电路中，使的电路是



A. B. C. D.

1. 下图为TTL逻辑门，其输出Y为（ ）。

A. 0 B. 1 C.  D. 

1. 在TTL门电路的一个输入端与地之间开路，则相当于在该输入端输入 。

　Ａ．高阻态 　Ｂ．０V 　C．低电平 Ｄ．高电平

1. 下图为TTL逻辑门，其输出Y为（ ）。

A.  B. 1 C. 0 D. 

1. 已知74LS138译码器的输入三个使能端（E1=1， E2A = E2B=0）时，地址码A2A1A0=011，则输出 Y7 ～Y0是( ) 。

A. 11111101 B. 10111111 C. 11110111 D. 11111111

1. 74LS138是3线-8线译码器，译码输出为低电平有效，若输入A2A1A0=100时，输出=　　　。

A．00010000 B. 11101111 C. 11110111 D．00001000

1. 74LS138译码器有（ C ），74LS148编码器有（ D ）

A. 三个输入端，三个输出端； B. 三个输入端，三个输入端；

C. 三个输入端，八个输出端； D. 八个输入端，三个输出端。

1. 设A1、A2为四选一数据选择器的地址码，X0~X3为数据输入，Y为数据输出，则输出 Y与Xi尽和Ai之间的逻辑表达式为\_\_\_\_。

   A． X0+A0X1+A1X2+A1A0X3     B．A1A0X0+A1X1+A0X2+X3

   C．A0X0+X1+A1A0X2+ A1X3    D．A1X0+A1A0X1+X2+A0X3

1. a1、a2、a3、a4是四位二进制码，若电路采用奇校验，则监督码元(校验位)C的逻辑表达式是\_\_\_\_ 。

           A． a1+a2+a3+a4+1             B．a1⊕a2⊕a3⊕a4⊕1

           C．a1a2a3a4+1                     D．a1⊕a2⊕a3⊕a4⊕0

1. 半加器和的输出端与输入端的逻辑关系是 （ ）

A. 与非 B. 或非 C. 与或非 D. 异或

1. 二输入与非门当输入变化为 时，输出可能有竞争冒险。

A. 01→10 B. 00→10 C. 10→11 D. 11→01

1. 8线—3线优先编码器的输入为I0—I7 ，当优先级别最高的I7有效时，其输出的值是（ ）。

A．111 B. 010 C. 000 D. 101

1. 十六路数据选择器的地址输入（选择控制）端有（ ）个。

A．16 B.2 C.4 D.8

1. 引起组合逻辑电路中竟争与冒险的原因是（ ）

A.逻辑关系错； B.干扰信号； C.电路延时； D.电源不稳定。

1. 只能读出数据，不能更改数据的存储器是（ B）

A．RAM B．ROM C．EPROM D．EEPROM

1. EPROM是指（ ）

A．随机读写存储器 B．可编程逻辑器件

C．可编程只读存储器 D．可擦除可编程只读存储器

1. 存储容量为4K×8位的ROM存储器，其地址线为 条。

A. 8 B. 12 C. 13 D. 14

1. 将256×1位的ROM扩大为1024×8位ROM，共需（A）片256×1位的ROM

A．32 B．10 C．16 D．64

1. 逻辑表达式=\_\_\_\_。

      A．A+B+C       B．        C．       D．A·B·C

1. 三极管作开关元件时，应工作在（ ）。

A.放大区 B.截止区、饱和区 C.饱和区、放大区。 D．放大区、截止区

1. 门电路的平均传输延迟时间是（ ）。

A. tpd = tPHL B. tpd = tPLH

C. tpd=(tPHL + tPLH)/2 D. tpd=(tPHL- tPLH)/2

1. 对TTL与非门多余输入端的处理，不能将它们( )。

A. 与有用输入端并联 B. 接地

C. 接高电平 D. 悬空

1. 输出端可直接连在一起实现“线与’’逻辑功能的门电路是( )。

A. 与非门 B. 或非门 C. 三态门 D. OC门

1. 一位8421BCD码译码器的数据输入线与译码输出线组合是\_\_\_\_\_ 。

        A．4:16         B．1:10          C．4:10          D．2:4

1. 四选一数据选择器的数据输出Y与数据输入Xi和地址码Ai之间的逻辑表达式为Y= 。

A.**** B.****

C.**** D.****

1. 半加器逻辑符号如图所示，当A=“1”，B=“1”时，C和S分别为( )。

A. *C* *S* B. *C* *S* C. *C* **



1. 存储容量为8K×8位的ROM存储器，其地址线为（ ）条。

A.8 B.12 C.13 D.14

1. 只读存储器中，可通过紫外线擦除的存储器是(    )。

A.  EPROM          B.  PROM        C.  ROM D. EEPROM

1. 下列式子中，不正确的是（）

A．A+A=A B.  C.  D. 

1. 下列选项中，叙述不正确的是（）

A. 卡诺图中，最小项按照循环码排列放入方格中，以方便化简

B. MOS管是一种用电流控制的开关元件

C. 半导体三极管具有放大作用

D. 单向导电性是半导体二极管的典型特征

1. 要构成容量为4K×8的RAM，需要（）片容量为256×4的RAM。

A. 2 B. 4 C. 8 D. 32

1. 对于CMOS与非门，多余输入端正确的处理方法是：（）

A. 通过>2K欧姆的电阻接地 B.悬空

C. 通过>0.5K欧姆的电阻接地 D.通过电阻接电源

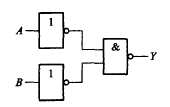
1. 引起组合逻辑电路中竞争与冒险的原因是（ ）

A.逻辑关系错； B.干扰信号；

C.电路延时； D.电源不稳定。

**三、判断题（将判断结果填入括号中。正确的填“√”，错误的填“×”）**

1. AB+A＝A（ ）
2. 异或函数与同或函数在逻辑上互为反函数。（ ）
3. 若两个函数具有不同的真值表，则两个逻辑函数必然不相等。（ ）
4. 因为逻辑表达式A+B+AB=A+B成立，所以AB=0成立。（ ）
5. 逻辑变量的取值，１比０大。（ ）
6. 约束项就是逻辑函数中不允许出现的变量取值组合，用卡诺图化简时，可将约束项当作1，也可当作 0。（ ）
7. TTL与非门的多余输入端可以接固定高电平。（ ）对
8. 普通TTL与非门的输出端允许直接相连，实现线与。（ ）
9. 开门电平UON是允许的最大输入高电平。（ ）
10. 用数据选择器可实现时序逻辑电路。（ ）错
11. 八路数据分配器的地址输入（选择控制）端有8个。（ ）错
12. 全加器是一个只能实现本位两个进制数相加的逻辑电路。（ ）
13. 二进制编码器是将输入信号编成十进制数字的逻辑电路。（ ）
14. 优先编码器只对同时输入的信号中的优先级别最高的一个信号编码. （ ）对
15. 组合逻辑电路有若干个输入端，只有一个输出端。 （ ）错
16. 16位输入的二进制编码器，其输出端有4位。（ ）对
17. 组合电路的特点是：任意时刻的输出与电路的原状态有关。（ ）错
18. 逻辑电路如下图所示，只有当A=0，B=0时Y=0才成立。（ ）



1. 数字电路中用“1”和“0”分别表示两种状态,二者无大小之分。（ ）
2. 三态门的三种状态分别为：高电平、低电平、不高不低的电压。（ ）
3. 优先编码器的编码信号是相互排斥的，不允许多个编码信号同时有效。（ ）错
4. 逻辑代数运算中，1+A＝1（ ）
5. 关门电平UOFF是允许的最大输入高电平。（ ）
6. 普通的逻辑门电路的输出端不可以并联在一起，否则可能会损坏器件。（ ）
7. 逻辑变量的取值，１比０大。（ ）。
8. 异或函数与同或函数在逻辑上互为反函数。（ ）。
9. 若两个函数具有不同的逻辑函数式，则两个逻辑函数必然不相等。（ ）
10. TTL与非门的多余输入端可以接固定高电平。（ ）
11. 当TTL与非门的输入端悬空时相当于输入为逻辑1。（ ）对
12. TTL集电极开路门输出为１时由外接电源和电阻提供输出电流。（ ）对
13. 一般TTL门电路的输出端可以直接相连，实现线与。（ ）
14. CMOS OD门（漏极开路门）的输出端可以直接相连，实现线与。（ ）
15. TTL OC门（集电极开路门）的输出端可以直接相连，实现线与。（ ）
16. 编码与译码是互逆的过程。（ ）
17. 二进制译码器相当于是一个最小项发生器，便于实现组合逻辑电路。（ ）对
18. 数据选择器和数据分配器的功能正好相反，互为逆过程。（ ）对
19. 用数据选择器可实现时序逻辑电路。（ ）错
20. 组合逻辑电路中产生竞争冒险的主要原因是输入信号受到尖峰干扰。（ ）
21. 组合电路不含有记忆功能的器件。（ ）对

**四、**化简下列逻辑函数，求出最简“与-或”表达式：

1． 

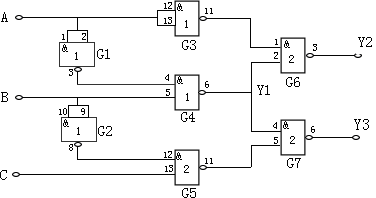
2． 

3. 

4. 用卡诺图法化简

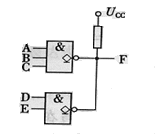
化简。

1、用卡诺图法化简Y=

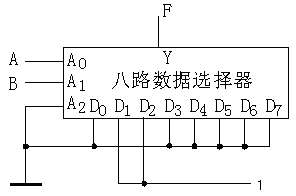
五、组合逻辑电路分析

1、**分析如图给定的组合逻辑电路，给出输出Y2，Y3的真值表，并写出Y1，Y2，Y3的最简与或逻辑表达式。**

2、写出下图输出端F的表达式



**3、八路数据选择器如图所示，分析该电路实现逻辑功能，写出F的逻辑函数表达式。**



**4、8线-3线优先编码器74148和与非门构成的电路如图3-24所示。试说明该电路的逻辑功能。**



5、写出如图4所示电路的逻辑表达式，分析其逻辑功能。

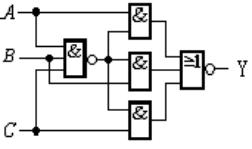


图 4

**6、四路数据选择器的选择控制变量分别接A，B，数据输入端依次接，o,o,c，试分析该电路实现何功能？（共10分）**

***F***

***B***

**&**

***E***

***D*0**

***D*1**

***D*2**

***A*0**

***A*1**

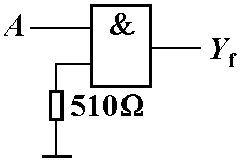
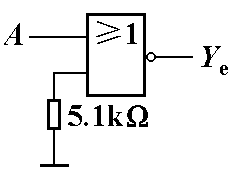
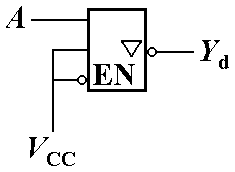
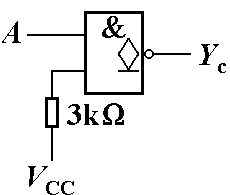
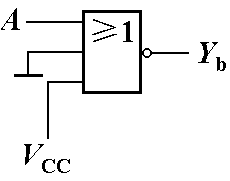
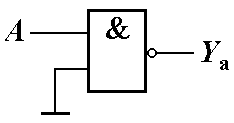
***D*3**

***C***

***A***

**六、判断分析题：**

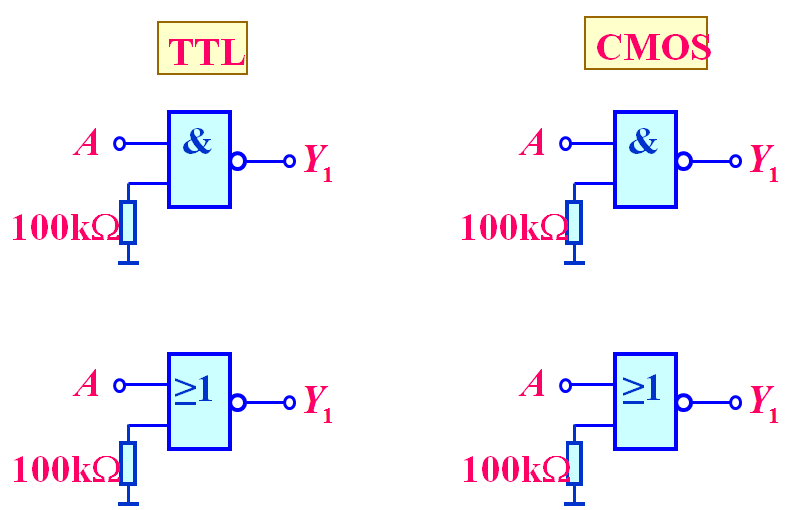
1.欲用下列电路实现非运算，试改错。(*R*OFF ≈ 700 Ω，*R*ON ≈ 2.1 kΩ)



图示, 示意图

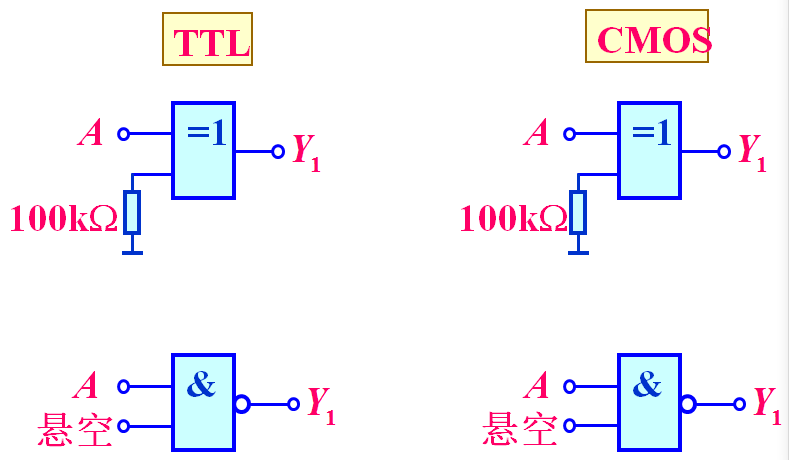
描述已自动生成

2.写出图中所示各个门电路输出端的逻辑表达式。





3.写出图中所示各个门电路输出端的逻辑表达式。

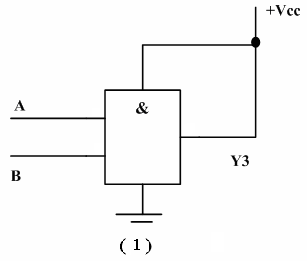
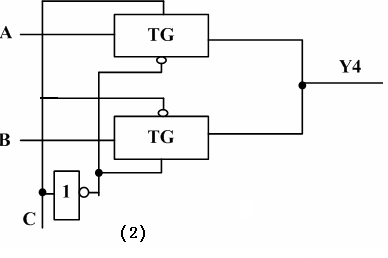




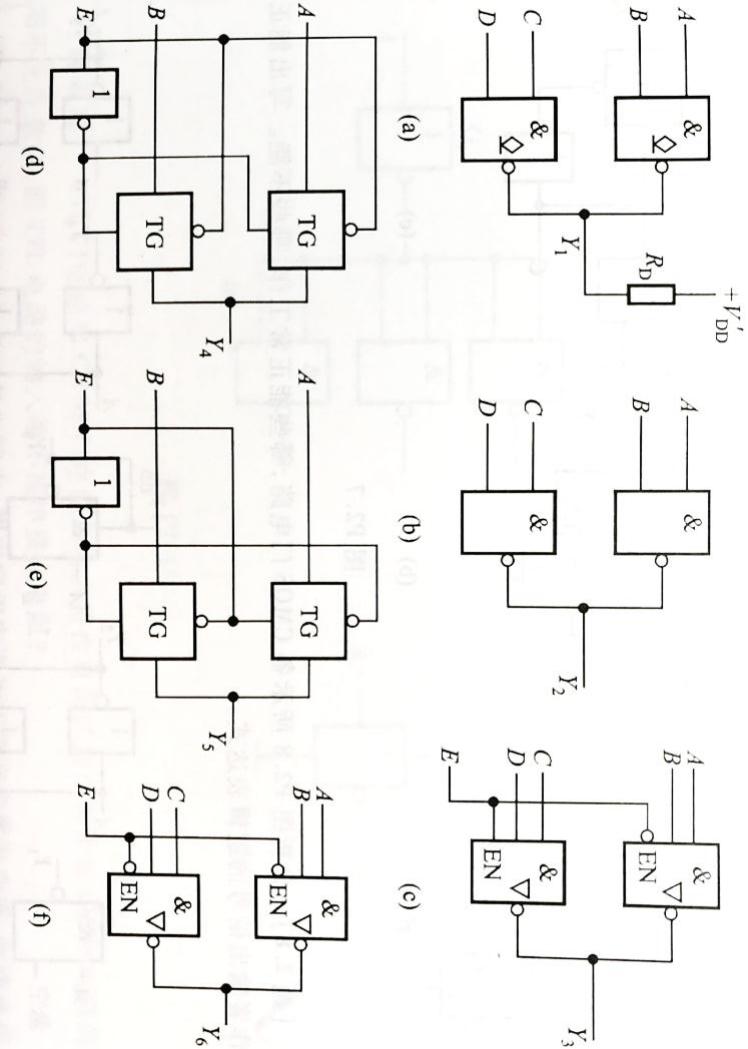
**4. 判断分析题（本题4小题，每小题5分，共计20分）【说明：下述电路为TTL，先判断电路能否正常工作（2分）；若能，写出表达式，若不能，说明原因（3分）】**



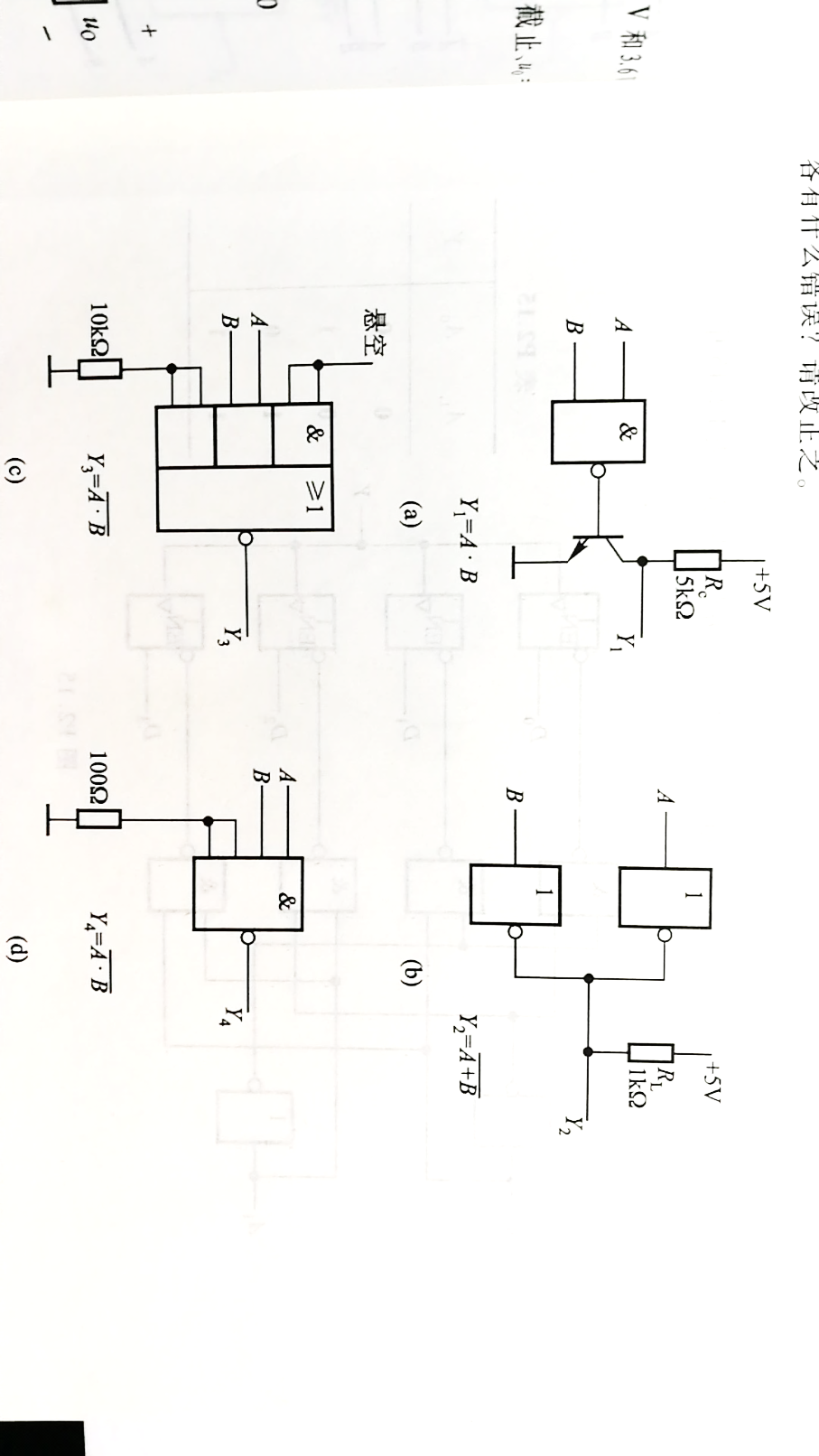
**5. 判断分析题（本题2小题，每小题5分，共计10分）【说明：下述电路为TTL，先判断电路能否正常工作；若能，写出表达式，若不能，说明原因】**

**6.【说明：下述电路为CMOS，先判断电路能否正常工作（2分）；若能，写出表达式，若不能，说明原因（3分）】**

****

**7. 【说明：下述电路为TTL，要实现相应表达式规定的逻辑功能，电路连接上各有什么错误？请改正之。】**

****

**8.判断分析题（本题2小题，每小题5分，共计10分）【说明：下述电路为TTL，先判断电路能否正常工作；若能，写出表达式，若不能，说明原因】**



**七、**

**1、试用一个3线—8线译码器74LS138和门电路实现下列函数。（本题6分）**



**2、用一片74LS138译码器和适当的与非门实现如下真值表所示的电路功能。**

|  |  |
| --- | --- |
| *A B C* | *F* |
| 0 0 0  0 0 1  0 1 0  0 1 1  1 0 0  1 0 1  1 1 0  1 1 1 | 0  1   |  | | --- | | F7 |  |  | | --- | | F6 |  |  | | --- | | F5 |  |  | | --- | | F4 |  |  | | --- | | F1 |   1   |  | | --- | | 74138 |   0   |  | | --- | | A2 |  |  | | --- | | A1 |  |  | | --- | | A0 |  |  | | --- | | S3 |  |  | | --- | | S2 |  |  | | --- | | S1 |   0  0  1   |  | | --- | | 5*V* |   0 |

3、试用3线—8线译码器74LS138和门电路实现下列函数（允许附加门电路）。





**十一、组合逻辑电路设计**

1、设计三人表决电路。每人一个按键，如果同意则按下，不同意则不按。结果用指示灯表示，多数同意时指示灯亮，否则不亮。

2、设有甲乙丙三人进行表决，若有两人以上（包括两人）同意，则通过表决，用ABC代表甲乙丙，用L表示表决结果。试写出真值表，逻辑表达式，并画出用与非门构成的逻辑图。

**3、**设计一个故障指示电路，要求如下：两台电动机同时工作时，绿灯亮；一台电动机发生故障时，黄灯亮；两台电动机同时发生故障时，红灯亮。

4、电话总机房需对下面4种电话进行编码控制，优先级别最高的是火警电话，其次是急救电话，第三是工作电话，第四是生活电话，试用与非门设计该控制电路。

5、试用8选1数据选择器设计下列组合逻辑电路，某输出逻辑函数

为：

（1）

（2）

（3）

（4）

（1）