**Вариант 11**

**Архитектура** – принстонская

**Разрядность ША** - 14

**Разрядность ШД** - 16

**ПЗУ** – синхронное

**ОЗУ** – асинхронное

**Адресация** – базовая индексация

Количество **РОН** -14

**КЭШ** k-мерный

k=2

Алгоритм замещения – наименьшего использования

Синхронизация с памятью – простая отложенная

**АЛУ**

Арифметическая команда – SUB

Логические команды – OR, NXOR

Сдвиговая команда - ROL – циклический сдвиг влево

**Арбитр** – централизованный параллельный

**Стек** – 5 строк, растет вверх

**Предсказатель переходов**

Алгоритм – А4

Количество бит – 5

Шаблон – PC

**КПДП**

Начальный адрес – 8

Объем – 8 байт

**Обязательны к реализации**

MOV adr,reg

MOV reg,adr

JMP adr

Push reg

Pop reg

HLT – halt

JMS - jump if sign flag

Регистр флагов IF

Прямая адресация памяти