CAPITULO 26

PRINCIPIOS DE DISEÑO, HISTORIA Y TENDENCIAS

26.1 - Introducción [S.O.]

Hasta ahora se han visto algoritmos y estructuras de datos para resolver problemas específicos en los Sistemas Operativos.

A partir de aquí se intentará integrar estos hechos para discutir los problemas de diseño e implementación de sistemas operativos.

26.2. - OBJETIVOS [S.O.]

El primer problema a enfrentar en el diseño de un sistema operativo, es el de definir los objetivos y especificaciones del sistema.

El nivel más alto de definición estará afectado directamente por :

- Selección del hardware (Arquitectura)
- Tipo de sistema (Batch, Tiempo compartido, Monousuario, Multiusuario, Distribuido, Tiempo real, Propósito general)

El segundo problema a enfrentar es el de requerimientos, que pueden ser básicamente divididos en dos grupos:

- Objetivos del usuario
- Objetivos del sistema

26.2.1. - Objetivos del Usuario. [S.O.]

Los usuarios desean de un sistema propiedades muy obvias:

- Fácil de usar
- Fácil de aprender
- Seguro
- Rápido

Estas especificaciones no son muy útiles en el diseño de un sistema operativo, pues no existe una opinión general de cómo obtener estos objetivos.

26.2.2. - Objetivos del Sistema. [S.O.]

Un conjunto similar de propiedades pueden ser definidas por las personas que deberán diseñar, crear, mantener y operar un sistema operativo, o sea, el sistema debe ser :

- Fácil de diseñar
- Fácil de implementar
- Fácil de mantener
- Flexible
- Libre de errores
- Eficiente

Nuevamente estos requerimientos son vagos y no tienen una solución general.

O sea que no existe una única solución para definir los requerimientos para un sistema operativo. El amplio rango de sistemas existentes hoy en día muestra cómo diferentes requerimientos desembocan en una amplia variedad de soluciones.

Por ejemplo, los requerimientos para CP/M, un sistema operativo monousuario para microprocesadores son bien diferentes de los del MVS, sistema para alto número de usuarios y multitarea para equipos grandes.

La especificación y diseño de un sistema operativo es una tarea de mucha creatividad.

Si bien no existen reglas para resolver este problema, existen algunos principios generales en la Ingeniería de Software que pueden ser aplicables.

26.3. - MECANISMOS Y POLITICAS. [S.O.]

Un principio muy importante es la separación de mecanismos y políticas.

La mayoría de las discusiones mantenidas hasta ahora se han referido a los mecanismos. Los <u>mecanismos</u> determinan cómo hacer algo. Por otra parte las <u>políticas</u> deciden qué hacer.

Por ejemplo, un algoritmo de planificación de uso del recurso procesador por prioridades es un mecanismo que determina cómo conmutar ese recurso entre distintos procesos. La definición de prioridades por proceso es la política a implementar.

Este tema ya fue discutido ampliamente en el capítulo de Protección y Seguridad, donde se dijo que los mecanismos sólo proveen los controles de acceso y las políticas deciden cómo deben ser usados.

La separación de mecanismos y políticas provee mucha flexibilidad. Debería ser tal que un cambio de política pueda ser aplicado sin necesidad de cambiar mecanismos. Por ende, lo deseable es un mecanismo general.

26.4. - DISEÑO EN CAPAS [S.O.]

Todo sistema complejo, y un sistema operativo lo es, puede ser creado sólo partiéndolo en piezas pequeñas. Cada una de estas piezas debe estar "bien definida" y se debe prestar especial atención a la definición de entradas, salidas y funciones.

Es decir, se habla de modularización, la cual se puede obtener de distintas maneras, pero la más usual en sistemas operativos es el "diseño en capas".

Esto consiste en cortar a un sistema operativo en un número de niveles, cada uno de estos niveles debe cumplir una función y mantener comunicación con sus adyacentes, siendo el nivel más alto la interfase con el usuario y el más bajo el hardware.

A título de ejemplo, Dijkstra en 1968 utilizó este método para diseñar el THE con las siguientes capas :

NIVEL 5 Programas de usuario

NIVEL 4 Buffering para dispositivos de E/S NIVEL 3 Manejador de consola de operador

NIVEL 2 Administración de memoria (Paging, Software) NIVEL 1 Planificación de CPU ; (prioridades); P y V

NIVEL 0 Hardware

Tuvo que implementar la paginación por software pues no contaba con los elementos de hardware necesarios. Antes de acceder a una página se verificaba que estuviese en memoria. Implementó el algoritmo LRU para la remoción.

La mayor ventaja de un diseño en capas es la modularidad. Los niveles son seleccionados y pueden pedir funciones sólo a los niveles más bajos. Esto permite que sea más fácil la detección de errores y la verificación de funcionamiento.

Un nivel puede ser analizado e inclusive cambiado sin afectar el resto del sistema.

El diseño en capas puede ser utilizado de varias maneras, por ejemplo, en el sistema Venus de Liskov, diseñado en 1972, se utilizó esta modalidad, pero los niveles 0 a 4 estaban puestos en microcódigo.

NIVEL 6 Programas de usuario

NIVEL 5 Manejadores de dispositivos y planificadores NIVEL 4 Memoria virtual (Segmentación paginada)

NIVEL 3 E/S, Canales

NIVEL 2 Planificación de la CPU (prioridades) y operadores P y V

NIVEL 1 Intérprete de instrucciones

NIVEL 0 Hardware

26.4.1 - MAQUINAS VIRTUALES. [S.O.]

Una aplicación interesante del diseño en capas es el del concepto de Máquinas Virtuales. El sistema operativo VM (Virtual Machine) de IBM es el mejor ejemplo. (Fig. 26.1)

Usando técnicas de planificación de procesador y de memoria virtual, un sistema operativo llamado CP puede crear la ilusión de múltiples procesos ejecutando en su propio procesador dentro de su propia memoria (virtual). Los procesos necesitan "llamados al sistema" y un "file system" que no están provistos por el hardware "llano". Las máquinas virtuales, o sea el CP, no proveen funciones adicionales, pero proveen una interfase que es idéntica a la del hardware llano. Cada proceso es provisto de una copia virtual de la computadora.

Los recursos físicos son compartidos para crear las máquinas virtuales. El planificador de procesos es utilizado para compartir procesador y hacer creer a cada proceso/usuario que posee su propio procesador. La paginación por demanda puede proveer a cada procesador virtual su propia memoria virtual.

De hecho la memoria virtual para una máquina virtual puede ser mayor o menor que la memoria física de la computadora real. El spooling y la administración de información (el CP más otro sistema operativo ejecutado en la máquina virtual) proveen lectores e impresoras virtuales.

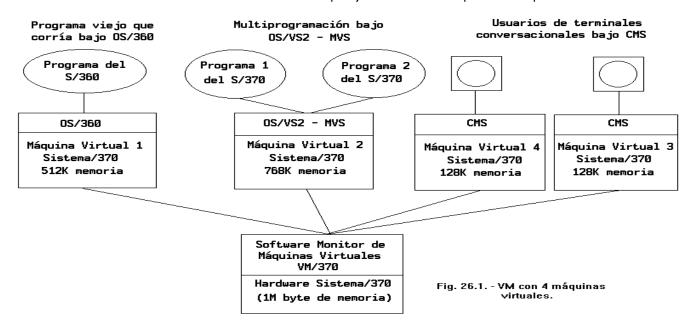
Un usuario común de tiempo compartido se transforma así en un operador de consola de una máquina virtual.

Sin embargo existen dificultades en el sistema de discos. Si existen más máquinas virtuales que discos disponibles, aparentemente esto no sería posible. La solución es entregar a cada máquina virtual un disco virtual, que es idéntico al disco verdadero salvo a lo que hace en su tamaño. Esta fracción de disco entregado a cada máquina virtual se denomina "minidisco".

Luego, un usuario puede ejecutar en su máquina virtual cualquier software que desee, otros sistema operativos, siempre y cuando respeten la arquitectura virtual provista por las máquinas virtuales. En los sistemas IBM se carga normalmente un sistema operativo llamado CMS (Conversational Monitor System).

Esta forma de trabajo puede proveer una fácil partición al problema de diseño de un sistema interactivo multiusuario en dos trozos pequeños.

Aún cuando esta es una buena solución trae aparejado una serie de problemas que consisten básicamente



en proveer un duplicado exacto de la máquina física.

Recordemos, que una máquina física trabaja en dos modos, modo usuario/esclavo o modo monitor.

En este diseño, VM, el software que ejecuta dentro de una máquina virtual puede ejecutar en modo monitor, ya que es un sistema operativo, pero la máquina virtual ejecuta en modo usuario, ya que es un proceso (para el CP). En consecuencia se tendrá un modo usuario y un modo monitor, ejecutando ambos dentro de una máquina virtual que ejecuta en modo usuario.

Las acciones que causen una transferencia de modo usuario a modo monitor en una máquina real deben causar también la transferencia de modo usuario virtual a mono monitor virtual dentro de una máquina virtual.

Veamos cómo opera: cuando se realiza una llamada al sistema, hecha por un programa ejecutando en modo usuario virtual, ésta causa una transferencia al monitor de máquina virtual (CP) en la máquina real. Cuando el CP toma el control, cambia los contenidos de registros y PC (o PSW) de la máquina virtual para simular el efecto de la llamada al sistema. Luego deja a la máquina virtual en modo monitor virtual.

Si la máquina virtual desea realizar una operación privilegiada, como una operación de E/S, y como está trabajando en modo usuario real, esta instrucción es atrapada por el monitor de máquinas virtuales (CP) y le simula su efecto.

La mayor diferencia que se precia es en el tiempo, ya que si las instrucciones deben ser interpretadas tardarán mucho más.

En el caso del VM de IBM esto trabaja bastante bien, pues todas las instrucciones, salvo las privilegiadas son ejecutadas directamente sobre el hardware y solamente las privilegiadas son simuladas.

El concepto de máquina virtual tiene algunas ventajas, cada máquina está completamente aislada de las demás, luego no existe problema de la seguridad, pero tampoco hay compartición.

Para proveer compartición hay que compartir minidiscos, lo que es controlado por software.

También es posible definir una red de máquinas virtuales, que también son controladas por software.

Otra de las grandes ventajas de las máquinas virtuales es la posibilidad de probar todo tipo de software, inclusive sistemas operativos sin afectar al resto de la producción, ya que cualquier problema queda circunscripto a la máquina virtual.

26.5. - MULTIPROCESADORES [S.O.]

Los sistemas operativos para sistemas multiprocesadores buscan obtener de las máquinas seguridad y mayor capacidad de procesamiento.

La mayor capacidad de procesamiento se obtiene, obviamente, al disponer de mayor cantidad de procesadores sobre los cuales distribuir procesos, tareas o instrucciones de acuerdo a como tablas de procesos, estado de ocupación de recursos y tablas de administración de la información.

Además deberán proveer el soporte a las primitivas de generación de procesos, como así también el control de los mismos.

En el caso de seguridad lo que se busca es que dos procesadores, uno primario y uno secundario ejecuten en forma simultánea lo mismo, de tal manera que si el primario falla, el secundario al no recibir señales del primero se haga cargo de la continuación de las tareas (Ej. Sistema Tandem).

26.6. - IMPLEMENTACION [S.O.]

Tradicionalmente los sistemas operativos fueron escritos en lenguaje ensamblador. Actualmente se han adoptado lenguajes de alto nivel que permiten expresar en forma cómoda las funciones del sistema operativo, reservando solo la escritura en assembler de las partes más sensibles y que requieran cuidado en su performance.

Tenemos casos como el Master Control Program (MCP) de Burroughs escrito en Algol; Multics, desarrollado por el MIT escrito en PL/1 y Unix escrito en lenguaje C. Solamente unas 900 líneas del Unix están escritas en æsembler como el despachador (dispatcher) y algunos manejadores de dispositivos.

Las ventajas de usar un lenguaje de alto nivel son la de escribir el código más rápido, más compacto y más fácil de entender y corregir.

Sus desventajas pueden estar dadas en la velocidad y espacio requeridos. Pero mejorando los compiladores este problema se resuelve.

De todas maneras las partes críticas como el manejador de páginas, el planificador y el despachador pueden ser reemplazadas si se detecta que se transforman en "cuello de botella".

26.7. - GENERACION DE SISTEMAS [S.O.]

Los sistemas operativos son especificados para utilizar una gran variedad de máquinas y de dispositivos. Cuando se instala en un determinada computadora es necesario configurarlo o generarlo para esta computadora.

Este proceso se lo conoce como Generación de Sistemas (SYSGEN).

En este paso hay que indicar:

- Tipo de CPU a ser usada
- Cantidad de memoria real disponible
- Dispositivos disponibles
- Opciones del sistema operativo deseado

Esta información puede ser incluida en el sistema operativo, de tal manera que sea necesario compilarlo todo nuevamente, o linkeditar una tabla con estas opciones o utilizarlos como tabla de parametrización en el momento de iniciar las actividades del sistema operativo.

26.8. - HISTORIA [S.O.]

Realizaremos en los siguientes puntos un enfoque histórico retrospectivo de la evolución de las computadoras abarcando desde los comienzos hasta los avances de hoy en día.

La razón de tal enfoque se apoya en el hecho de que es de sumo interés el observar cuándo las diferentes ideas fueron originalmente propuestas o implementadas. Es asimismo por demás revelador el ver cómo realmente ocurrieron las pocas grandes innovaciones en materia de computación.

26.8.1. - La Era Mecánica [S.O.]

Alrededor del siglo XVII aparecieron en Europa las primeras calculadoras capaces de realizar las cuatro operaciones básicas.

Una de las más influyentes fue la calculadora construida por el filósofo francés Blaise Pascal (1623-1662) en 1642. Esta calculadora era esencialmente una máquina de contar que realizaba sumas y restas "automáticamente". Contaba con dos juegos de 6 diales o "ruedas contadoras" para representar los números decimales. Cada dial tenía los 10 números decimales grabados en él y la posición del dial indicaba el valor decimal que se almacenaba.

En el año 1666 Samuel Morland adaptó la idea de Pascal para construir una máquina que podía multiplicar por adiciones repetitivas.

Alrededor de 1671 el filósofo y matemático alemán Gottfried Leibnitz construyó una calculadora que podía realizar la multiplicación y la división automáticamente. Consistía de dos partes: una sumadora y restadora que (en palabras de Leibnitz) "coincidía totalmente con la caja de Pascal", y otra con dos juegos de ruedas para expresar el multiplicador y el multiplicando. La multiplicación se realizaba por medio de unos mecanismos de cadenas y poleas. La máquina de Leibnitz fue la pionera de las máquinas denominadas hoy en día calculadoras de cuatro funciones, sin embargo quedó en la historia como una curiosidad científica hasta que en el siglo 19 se comenzaron a comercializar tales calculadoras.

En 1800 Joseph Jacquard perfeccionó un proceso de tarjetas perforadas para programar automáticamente la ubicación de los filamentos en la trama de los tejidos hechos en telares.

Su famoso telar no fue desarrollado definitivamente hasta 1804.

26.8.2. - El genio de Charles Babbage. [S.O.]

A pesar de que las máquinas actuales descienden de las ideas de mediados de los años 1930, el matemático inglés Charles Babbage (1791- 1871) diseñó la primer computadora digital de propósito general del mundo, la Máquina Analítica, cerca de 150 años antes y también diseñó el prototipo de la primer computadora digital de propósito específico, su Máquina Diferencial, en la cual comenzó a pensar en 1812 diez años antes de la invención del buque de vapor. Las ideas que tuvo junto con sus colaboradores sobre las computadoras y su programación fueron sencillamente sorprendentes considerando las limitaciones de su época.

Babbage escribió pocos detalles sobre sus ideas, afortunadamente un oficial de la armada italiana de nombre Menabrea publicó un buen recuento de sus notas. Luego las mismas fueron traducidas al inglés y, por sugerencia del mismo Babbage, fueron completadas con anotaciones de su colega, Ada Augusta condesa de Lovelace.

La motivación que Babbage tuvo para su Máquina Diferencial fue la observación de la cantidad de errores que se solía encontrar en las tablas matemáticas que se publicaban en la época. Por ello entre 1820 y 1822 construyó una Máquina Diferencial de 6 decimales capaz de evaluar cualquier polinomio de segundo grado. Los valores iniciales se colocaban en una ruedas a mano.

El fundamento matemático es sencillo ya que utilizando solamente sumas existe un gran número de funciones que pueden calcularse mediante la técnica denominada "método de diferencias finitas".

Animado por su éxito consiguió fondos para construir una Máquina Diferencial de 26 decimales para polinomios de hasta sexto grado. El proyecto comenzó en 1823 y fue abandonado en 1842 y consumió cerca de 17.000 libras del gobierno.

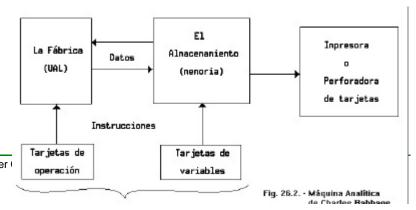
Lógicamente esta era una máquina mucho más compleja. Planeaba incluirle redondeo, aritmética de doble precisión y varias campanillas para indicar interrupciones o la finalización de la operación.

En el momento en que Babbage trabajó en su inventó en el mundo se producían otras grandes innovaciones

como ser la locomotora a vapor en 1825, el generador eléctrico en 1831, la segadora en 1834, el relé electromagnético en 1835, el daguerrotipo en 1839 y el telégrafo en 1844.

Es fascinante observar que Boole y DeMorgan, ambos contemporáneos de Babbage, no tuvieron ninguna interacción con él en cuanto al diseño de su máquina. Sin embargo, Ada Augusta Byron (hija del poeta Byron) es-

Cap26.doc



tudió matemáticas varios años con DeMorgan y su esposa, la Sra. DeMorgan le habló para que visitara a Babbage inmediatamente después de lo cual Ada comprendió sus ideas y años después como Lady Lovelace se convirtió en su colaboradora.

La Máquina Analítica que Babbage diseño entre 1820 y 1830 fue espectacular aún para los estándares de los años 1950. Sus métodos de diseño, sus ideas respecto de la organización de la máquina y su uso demuestran el genio de Babbage.

A diferencia de la Máquina Diferencial la Máquina Analítica estaba pensada para realizar cualquier operación matemática automáticamente. La Fig. 26.2 muestra la estructura del diseño final propuesto por Babbage.

Consistía de dos partes :

- el almacenamiento, una unidad de memoria que comprendía conjuntos de ruedas contadoras,
- una fábrica (del original del inglés "mill", molino, figurativamente fábrica), que correspondía a la actual unidad aritmético-lógica. La fábrica era capaz de realizar las cuatro operaciones básicas.

Para poder controlar la secuencia de las operaciones Babbage propuso utilizar tarjetas perforadas del tipo de las utilizadas en los telares de Jacquard. Las tarjetas constituían el programa y se dividían en dos grupos.

- tarjetas de operación, utilizadas para llevar el control de las operaciones de la fábrica. Cada tarjeta seleccionaba una de las cuatro operaciones posibles a realizar en cada paso del programa,
- tarjetas variables, cuya función era seleccionar la ubicación de memoria para utilizar como dato en una operación tanto sea de input o output.

También se proveían datos constantes por las tarjetas o, manualmente colocándolos en las ruedas contadoras. La intención era obtener una salida impresa o en tarjetas perforadas.

La Máquina Analítica era una máquina de 50 dígitos decimales y su almacenamiento podía contener cerca de 1000 de estos números, es decir una capacidad total de cerca de 165.000 bits.

A pesar de que la Máquina Analítica no tenía un programa almacenado era capaz de verificar varias formas de condiciones y bifurcaciones. En particular podía volver hacia atrás o avanzar una cantidad limitada de tarjetas.

La unidad aritmética era capaz de realizar operaciones de punto fijo de 50 dígitos a las siguientes velocidades :

- sumar o restar en un segundo,
- multiplicar o dividir en un minuto.

Para obtener estas velocidades Babbage ideó, luego de años de trabajo, un algoritmo de suma paralela con una lógica anticipada de acarreo !!!!.

Igual que en su Máquina Diferencial él previó para operaciones múltiples mecanismos automáticos de prevención y detección de fallas, redondeo automático y detección de overflow.

Tanto Babbage como Lady Lovelace discutieron cuestiones respecto de la programación, pero ella exhibió un gran conocimiento de la cuestión según surge de los papeles de Menabrea. Estaba muy interesada en los lenguajes para expresar los programas. Utilizó una especie de lenguaje ensamblador para codificar en grandes planillas. Sugirió también una notación para utilizar el símbolo Σ para indicar un ciclo de control.

A medida que el proyecto transcurría los fondos se agotaban, Lady Lovelace y su esposo así como Babbage estaban interesados en las carreras de caballos por lo tanto idearon algunos procedimientos de apuestas, los evaluaron en el prototipo de la Máquina Diferencial y perdieron una buena parte de la fortuna de los Lovelace.

En otra ocasión Babbage estudió la posibilidad de los juegos (incluso el ajedrez) en su Máquina Analítica y diseño una máquina de ta-te-ti. Escribió inclusive que su máquina podía jugar al ajedrez con una visión de "3 o más" jugadas anticipadas.

26.8.3. - Desarrollos posteriores. [S.O.]

Otro desarrollo importante de fines del siglo XIX fue la aplicación comercial de los equipos de tarjetas perforadas para ordenar y tabular grandes cantidades de datos. El inventor de la máquina tabuladora de tarjetas perforadas fue el americano Herman Hollerith (1860-1929).

La primer gran aplicación del sistema de Hollerith fue en el procesamiento de los datos recolectados en el censo de los Estados Unidos en 1890.

Las tarjetas perforadas de Hollerith así como las de Babbage estaban inspiradas en las tarjetas utilizadas en los telares de Jacquard.

Las diferentes características de la población se indicaban mediante agujeros en determinadas posiciones de las tarjetas. Tales agujeros eran luego sensados por un mecanismo eléctrico y contados (tabulados) mecánicamente.

En 1896 Hollerith formó la Compañía de Máquinas Tabuladoras para fabricar sus equipos. En 1911 esta compañía se fusionó con otras formando la compañía Computer-Tabulator-Recording (C-T-R) y en 1924 fue renombrada como la International Business Machines (IBM).

Cap26.doc 1er Cuat 2008 Página 6 de 23

Mientras tanto Thomas J. Watson, quien había trabajado por cerca de 20 años en NCR fue despedido en 1914 y se dirigió al magnate Charles R. Flint quien había invertido en prácticamente todo tipo de negocios, incluyendo la compañía CTR, pidiéndole trabajo.

Flint colocó a Watson como gerente en la compañía CTR y para 1924 era ya el presidente de la misma y fue entonces cuando cambió el nombre al de la actual IBM.

Watson estaba interesado en el desarrollo de nuevos productos como forma de incrementar las ganancias de la compañía por ello invirtió más de un millón de dólares para construir una máquina ideada por Howard Aiken, un matemático que daba clases en la escuela de graduados en Harvard.

26.8.4. - Nacen las máquinas modernas - PRIMERA GENERACION (1937-1954). [S.O.]

Existieron cuatro grandes emprendimientos previos a la primera computadora electrónica digital que son dignos de mención atribuibles a John V. Atanasoff de la Universidad de Iowa, Konrad Zuse del Technische Hochschule de Berlín, George R. Stibitz de los laboratorios de la Bell Telephone y Howard Aiken de la Universidad de Harvard.

26.8.4.1. - John Vincent Atanasoff v su ABC. [S.O.]

Atanasoff comenzó a trabajar en circuitos electrónicos digitales a fines de los años 1930 y en 1939 produjo un modelo de una computadora digital de propósito específico.

Hacia el invierno de 1937 tenía establecidos algunos principios generales. Había determinado que la función de la memoria debería ser independiente de la función de cálculo y que el método de cómputo debía ser digital y no analógico.

Para realizar las funciones de control y de cálculo aritmético resolvió basarse en conmutadores electrónicos en vez de mecánicos; siendo pionero en este sentido.

Había pensado en utilizar condensadores para la memoria pero como un condensador pierde su carga en función del tiempo el ideó un mecanismo que denominó "jogging" (nuestro conocido refreshing) para regenerar la carga del mismo.

Concibió (son sus palabras) una "caja negra" (el circuito lógico) en la que penetrarían los números alojados en la memoria y basándose en reglas lógicas establecidas en el momento del montaje la caja negra produciría los resultados correctos de una adición o sustracción de los números y los representaría por los terminales de salida.

El prototipo se encontraba listo en octubre de 1939 y se lo denominó la ABC (Atanasoff-Berry Computer, Clifford E. Berry fue su discípulo e íntimo colaborador).

La función de la ABC era efectuar la eliminación de Gauss correspondiente a dos ecuaciones cada vez.

Existía un doble juego de circuitos que permitía realizar cálculos en forma simultánea/paralela razón por la cual la máquina de Atanasoff puede encuadrarse tranquilamente como un procesador vectorial, concepto éste muy avanzado para la época.

Asimismo Atanasoff fue un pionero al utilizar circuitos de tubos de vacío cuando los otros desarrollos de la época utilizaban circuitos de relés (conmutadores binarios electromecánicos).

26.8.4.2. - Konrad Zuse y los modelos Z1 a Z5. [S.O.]

Konrad Zuse fue uno de los primeros en desarrollar computadoras digitales, sin embargo su influencia en el resto del mundo fue la más tardía en llegar.

Entre 1936 y 1940 construyó dos máquinas de propósito específico, la Z1 y la Z2. Luego construyó la Z3, una máquina de propósito general que operaba bajo el control de un programa externo.

Los números en la Z3 se almacenaban en formato binario de punto flotante de 22 bits, 14 de mantisa, 7 de exponente y 1 de signo. Contaba con 2600 relés y se terminó de construir en 1941.

Luego de la guerra Zuse construyó la Z4 (1950) y luego inició una cadena de fabricación para comercializar el modelo Z5.

26.8.4.3. - George R. Stibitz y los Modelos I al VI. [S.O.]

En los laboratorios Bell, Stibitz construyó el Modelo I entre los años 1938 y 1940. No era una máquina programable, realizaba aritmética compleja sobre números que se le ingresaban a través de un teclado de teletipo. Su mayor logro fue el ser el primero en utilizar el primer sistema con terminal remota.

Entre 1944 y 1947 Stibitz y S. B. Williams construyeron el sistema Modelo V, que era una máquina de propósito general con dos procesadores. Contenía 9000 relés telefónicos y 50 piezas de equipos de teletipo que ocupaban 93 m² de superficie.

La velocidad de cada procesador era :

- sumar en 300 milisegundos,
- multiplicar en 1 segundo,
- división en 2.2 segundos,
- raíz cuadrada en 5 segundos, y
- una transferencia de registro a registro en 0.07 segundos.

Sobre fines de la década del 40 los laboratorios Bell construyeron una versión mejorada del Modelo V, el Modelo VI. Este sistema ofrecía servicios a varias terminales remotas desde las cuales se enviaban los trabajos para su ejecución a través de líneas telefónicas. Si una tarea fallaba por alguna razón el sistema podía rearrancarla e intentar nuevamente. Otra características interesante de este sistema era su capacidad de comunicarse con subrutinas. El sistema se vendía provisto de 200 de estas subrutinas las cuales podían llamarse entre sí y anidarse hasta cuatro niveles.

Los Modelos V y VI eran máquinas asincrónicas en el sentido de que no existía un reloj de control, cuando un paso de una operación finalizaba este arrancaba el paso siguiente.

26.8.4.4. - Howard Aiken y la Mark I. [S.O.]

A diferencia de las máquinas de Bell, Aiken y el grupo de IBM diseñó una computadora sincrónica que operaba con un ciclo de 300 milisegundos. Esta máquina fue diseñada y construida entre 1937 y 1944 y estuvo operativa en la Universidad de Harvard en donde se la conoció como la Automatic Sequence Controlled Calculator o la Mark I de Harvard.

La Mark 1 medía 2,40 metros de altura, 15,50 metros de longitud y 1,80 metros de profundidad. Era una máquina decimal de punto fijo que utilizaba palabras de 23 dígitos más signo. Almacenaba 72 de estas palabras en ruedas contadoras de 10 posiciones y tenía una facilidad de almacenamiento de 60 números más en diales manejados manualmente (lo que podría denominarse una memoria de tipo ROM).

Las velocidades para realizar diferentes operaciones eran :

- sumar o restar en 300 milisegundos,
- multiplicar en 6 segundos,
- dividir en 11,4 segundos, y
- evaluar ciertas funciones especiales en cerca de 1 minuto.

Podía realizar asimismo operaciones de doble precisión o de media palabra.

Los programas eran externamente almacenados en bandas de papel perforado de 24 agujeros.

Todas las operaciones compartían un bus principal, y durante una operación larga el programador podía iniciar comandos cortos, como la adición, y ciertas operaciones de E/S. Un mecanismo hardware evitaba que estas operaciones que se ingresaban interfirieran con la instrucción de mayor duración que se estaba ejecutando. Esta técnica fue definitivamente un gran acierto.

La Mark I fue la primer máquina de gran porte que se construyó y fue la primera en utilizarse para calcular varias tablas y más tarde para resolver sistemas de ecuaciones algebraicas y diferenciales. Aún después de cumplido su ciclo la Mark I siguió siendo una de las máquinas más confiables y según se dice el 95 % de la misma era aún aprovechable en los años 50, continuando en uso aún por 15 años más.

26.8.5. - El segundo round. [S.O.]

Las mejoras que se introdujeron en el siguiente paso evolutivo de las computadoras incluían partes electrónicas, grandes memorias internas, programas almacenados, registros índice, y almacenamientos secundarios en cintas y tambores magnéticos. A fines de la década del 50 una máquina típica podía multiplicar en pocos milisegundos y tenían una memoria principal de 1024 palabras.

26.8.5.1. - La ENIAC. [S.O.]

En 1943 J. P. Eckert y J. W. Mauchly de la escuela Moore de Ingeniería Electrónica de la Universidad de Pennsylvania se propusieron diseñar una de las más grandes computadoras(físicamente hablando) construidas antes o después de esa época.

La ENIAC (Electronic Numerical Integrator and Computer) fue financiada por el Departamento de las Fuerzas Armadas y su función era integrar ecuaciones diferenciales comunes para la generación de tablas balísticas. Se finalizó su construcción el 14 de Febrero de 1946.

La máquina con forma de U medía de cerca de 30 metros de longitud y 2,60 metros de altura. Tenía 18.000 tubos de vacío, 1500 relés, consumía 150 Kilowatts de potencia y pesaba 30 toneladas. Cada registro de la máquina utilizaba 550 tubos y medía cerca de 61 centímetros de ancho por 2,60 metros de altura. A pesar de sus dimensiones gigantescas la máquina era muy rápida y completamente confiable.

La ENIAC fue una máquina decimal de punto fijo de 10 dígitos con una unidad de aritmética paralela que funcionaba a las siguientes velocidades :

- sumar en 200 microsegundos,
- multiplicar en 2,8 milisegundos, y
- dividir en 6 milisegundos.

Tenía también una unidad para raíz cuadrada y podía realizar operaciones de doble precisión.

Su memoria interna consistía de 20 registros, cada uno de 10 dígitos. Podía realizar simultáneamente operaciones de E/S y aritméticas y tenía una lectora de tarjetas de 800 tarjetas por minuto.

Si bien la velocidad neta de la máquina superaba en un factor de 1000 la de la Mark I ocurría que muy a menudo los cálculos quedaban atados a la E/S, por ende, la velocidad real se aproximaba a 200 o 300 veces la de la máquina de Harvard.

Se programaba externamente y el tiempo para realizarlo variaba desde media hora hasta un día. El matemático húngaro John von Neumann colaboró haciendo más fácil la programación mediante cableado, conmutadores y tableros externos más veloces.

26.8.5.1.1. - Controversia Legal. [S.O.]

Atanasoff nunca patentó su máquina, en cambio Mauchly y Eckert sí lo hicieron en 1947 recibiendo la patente definitiva en 1964.

La compañía Sperry Rand Corporation había comprado la patente de la ENIAC y cobraba derechos de licencia a otros fabricantes de computadoras.

La firma Honeywell Inc. se negó a pagar, razón por la cual Sperry entabló una demanda legal en su contra. Honeywell a su vez contrademandó a Sperry por violación de la legislación antimonopolio y por tratar de imponer una patente inválida.

Honeywell basó su postura en que la patente era inválida apoyándose en la máquina inventada por Atanasoff. Atanasoff había logrado reunir solamente 6.000 dólares para su proyecto en tanto que el proyecto ENIAC tuvo un presupuesto de medio millón de dólares dado su valor militar.

Finalmente el 19 de Octubre de 1973 el juez dictaminó en favor de Honeywell concluyendo que la patente de la ENIAC era inválida ya que "Mauchly y Eckert no inventaron por sí mismos la computadora automática electrónica digital, sino que obtuvieron la materia objeto de litis de un tal Dr. John Vincent Atanasoff".

26.8.5.2. - La EDVAC [S.O.]

En 1945 von Neumann escribió un memorándum como consultor de la ENIAC analizando la posibilidad de una máquina de programa almacenado. Esta idea importante llevó a un nuevo proyecto, la construcción de la EDVAC (Electronic Discrete Variable Automatic Computer).

Fue una máquina de un tamaño mucho más modesto que la ENIAC pero con una gran memoria interna y una unidad aritmética ligeramente más lenta.

A pesar de que fue inspiración de gran cantidad de otras máquinas la EDVAC no fue la primer computadora de programa almacenado que funcionó ya que el proyecto comenzó en 1946 y la máquina estuvo operativa recién en 1952.

La EDVAC era una máquina binaria de punto fijo de 44 bits con una unidad aritmética serial de bit. Utilizaba solamente 3500 tubos de vacío para obtener velocidades de :

- 850 microsegundos para sumar y
- 2.8 milisegundos para multiplicar

26.8.5.3. - El Colossus. [S.O.]

Durante la segunda guerra mundial se desarrollaron una serie de computadoras para análisis criptográficos en Estados Unidos y en Inglaterra.

En 1936 Alan Mathison Turing publicó su famoso trabajo sobre criptografía lo que llevó en diciembre de 1943 a la construcción de una computadora electrónica digital de nombre Colossus con 2000 tubos de vacío y que se instaló en el Departamento de Comunicaciones de Bletchley Park. Luego se instalaron 10 copias más de esta máquina.

El Colossus contribuyó a descifrar el código "Enigma" de los alemanes, lo que pesó significativamente en el curso de la guerra.

Fue construido por los matemáticos M. H. A. Newman y Alan M. Turing.

26.8.5.4. - La EDSAC. [S.O.]

Luego de una visita a la escuela Moore, Maurice V. Wilkes de la Universidad de Cambridge comenzó un proyecto en 1946 que culminó el 6 de Mayo de 1949 con la construcción de la EDSAC (Electronic Delay Storage Automatic Calculator) la primer computadora de programa almacenado que estuvo operativa.

La EDSAC era de un diseño similar a la EDVAC aunque ligeramente más lenta. Sus velocidades eran :

- 1,5 milisegundos para sumar,
- cerca de 6 milisegundos para multiplicar, y
- algunos cientos de segundos para dividir.

La máquina tenía cerca de 3000 tubos de vacío que disipaban 15 kilowatts.

Wilkes estaba muy interesado en cuestiones de programación y desarrolló una gran biblioteca de subrutinas para los usuarios de la EDSAC. Asimismo propuso la técnica de microprogramación en 1951.

26.8.5.5. - Otras mejoras [S.O.]

Las memorias de línea de retardo tenían una larga latencia debido a que operaban a pocos megaciclos y contenían algunos cientos de bits, tomaba un milisegundo acceder una palabra. Se necesitaba una memoria de mayor capacidad, de acceso más veloz y más barata. Por ello en la Universidad de Manchester F. C. Williams desarrolló los tubos Williams que cumplían este cometido.

El primer tubo operó en una máquina prototipo en Junio de 1948.

En 1948 también el grupo de Manchester desarrolló un tambor magnético de 2000 rpm con una cabeza por pista y lo utilizaron como backup de la memoria principal de tubos Williams en 1949.

Con esta jerarquía de memorias armaron instrucciones de E/S de bloques de datos desde el tambor magnético que robaban ciclos al procesador para llegar a la memoria principal.

En 1949 construyeron un prototipo que tenía una característica muy particular que denominaron el tubo-B (se lo denomina también registro B). Utilizando el tubo-B las instrucciones, particularmente en cuanto a la parte de direccionamiento, podían modificarse en el momento de su ejecución sin alterarlas en su forma almacenada. Con esto apareció el concepto de registro índice.

Introdujeron también el concepto de memoria de un nivel (lo que hoy en día denominamos memoria virtual).

26.8.5.6. - La IAS. [S.O.]

En 1946 von Neumann y sus colegas comenzaron el diseño de una nueva computadora de programa almacenado en el Instituto de Estudios Avanzados de Princeton. La máquina se denominó la IAS (Institute for Advanced Studv).

Empleaba una memoria principal de acceso random de tubos de rayos catódicos lo que permitía que una palabra completa fuera accedida en una sola operación.

A diferencia de la EDVAC y otras máquinas de Manchester utilizaba circuitos binarios paralelos en su unidad aritmética. En tal sentido es considerada como la primer computadora paralela que construyó. Era también una máquina asincrónica.

La CPU contenía algunos registros de tubos de vacío de alta velocidad que se utilizaban para almacenamientos implícitos de los operandos y resultados.

A pesar de que la capacidad de E/S de la IAS era limitada, era bastante moderna en cuanto a su concepción. Puede ser vista como el prototipo de todas las subsiguientes máquinas de propósito general que se construyeron a posteriori.

La IAS se completó en Junio de 1952. Excluyendo el mecanismo de E/S sus dimensiones eran de 2,40 x 2,40 x 0,60 metros. Contenía 2300 tubos y 40 tubos Williams cada uno de los cuales albergaba 1024 bits. La memoria era de 1024 palabras de 40 bits y su tiempo de acceso era de 25 microsegundos.

Las velocidades promedio para los cálculos eran de :

- 15 microsegundos para la suma,
- 400 microsegundos para la multiplicación, y
- 1 milisegundo para la división.

26.8.5.7. - Los Toros Magnéticos. [S.O.]

Entre fines de la década de los 40 y comienzos del 50 la cantidad de computadoras que se construían creció rápidamente. Una de las más notables fue la Whirlwind I construida en el Instituto de Tecnología de Massachusetts (MIT) y una serie de máquinas que culminó en la computadora ATLAS (1958) diseñada en la Universidad de Manchester

El ATLAS fue probablemente el primer sistema de computador que introdujo el concepto de memoria virtual implementado a través de una traducción dinámica de las direcciones.

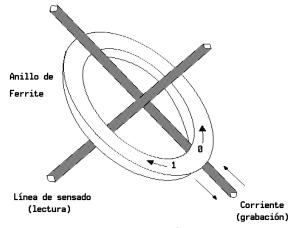


Fig. 26.3. - Toro magnético.

La Whirlwind I, diseñada para control de tráfico aéreo, fue la primer computadora en tener memoria de Núcleos magnéticos o Toros Magnéticos o Anillos de Ferrite.

Originalmente esta máquina tenía una memoria principal de 1024 palabras de 16 bits de tubos Williams.

En 1953 instalaron en la Whirlwind una memoria de anillos de ferrite de 2048 palabras. Esta memoria tenía un tiempo de lectura de 1 microsegundo y un tiempo de grabación y ciclo de 8 microsegundos.

Tanto la IAS como la Whirlwind son vistas por la mayoría de la gente como las primeras computadoras digitales modernas.

Los toros magnéticos son pequeños anillos de ferrite cerámico de 22 milímetros de diámetro (en la Whirlwind eran de 80 milímetros) que mantienen un flujo magnético tanto en sentido de las agujas del reloj o en sentido contrario (un 1 o un 0). Más aún, a través de cables que atraviesan el anillo es sencillo conmutar eléctricamente al estado deseado para grabar o leer el contenido. (Fig. 26.3).

Muchas memorias utilizaban un toro por cada bit almacenado, luego una memoria de 8 K palabras de 16 bits necesitaba 131.072 toros. Esta memoria cabía en un cuadrado de 8 pulgadas de superficie.

Las propiedades del ferrite son tales que cuando la corriente que atraviesa el toro se reduce a cero éste mantiene su anterior estado magnético. Esto implica que los toros podían utilizarse como memoria no volátil.

Los toros magnéticos presentan ciertos problemas prácticos. Son básicamente incompatibles con las tecnologías que se utilizan para fabricar procesadores, son de dificil fabricación debido a lo complejo del cableado y el tiempo del ciclo que se puede alcanzar depende del tamaño del toro, cuanto menor es el anillo menor es el tiempo del ciclo lo que dificulta enormemente el cableado.

26.8.5.8. - La UNIVAC. [S.O.]

En 1947 Eckert y Mauchly formaron una compañía para fabricar computadoras comercialmente. Su primer éxito fue la UNIVAC (Universal Automatic Computer) en 1951 que se vendía por un precio de 750.000 dólares. Fue el primer modelo comercial de computadora que utilizó una memoria de línea de retardo de mercurio de 1000 palabras de 12 dígitos decimales y una memoria secundaria en cinta magnética. La unidad aritmética serial operaba a cerca de 1 milisegundo.

La compañía de Eckert y Mauchly se convirtió en parte de la División UNIVAC de la Corporación Remington Rand en 1950. Se construyeron 48 sistemas UNIVAC.

26.8.5.9. - IBM y la 701. [S.O.]

IBM comenzó un proyecto que culminó en 1953 con la introducción en el mercado de su modelo 701.

La 701 era una máquina de punto fijo de 36 bits sincrónica y paralela con una memoria de tubos Williams de 2048 palabras.

Sus velocidades eran de :

- 40 microsegundos para sumar, y
- 400 microsegundos para multiplicar o dividir.

Esta máquina fue la primera de una larga serie de máquinas 700 y 7000. Además marcó el fin del mercado abierto que tenía la Remington Rand, ya que con la política comercialmente agresiva de Watson rápidamente se vendieron 19 de estos equipos (entre 1953 y 1956) a los que siguieron muchos más.

26.8.6. - Características de la SEGUNDA GENERACION. (1955-1962) [S.O.]

No existe un acuerdo generalizado respecto de la duración de la segunda generación de computadoras ya que algunos autores la sitúan entre 1950/60 y otros entre 1958/66. Sin embargo existen ciertas características distintivas de la misma, a saber :

- el cambio de la tecnología de tubos de vacío hacia la tecnología de transistores. El transistor fue inventado en 1948 en los laboratorios Bell.
- las memorias de tubos de rayos catódicos y de línea de retardo fueron reemplazadas por toros magnéticos.
- se generalizó el uso de registros índice y de la aritmética de punto flotante.
- se introdujeron lenguajes de alto nivel como el ALGOL, COBOL y el FORTRAN para facilitar la tarea de la programación.
- aparecieron procesadores especializados de E/S (IOP's, canales).
- los fabricantes comenzaron a proveer software de sistema como por ejemplo compiladores, librerías de subrutinas y monitores batch.

26.8.6.1. - Computadoras de Segunda Generación. [S.O.]

La primera computadora con transistores parecería ser una que se desarrolló experimentalmente en los laboratorios del MIT, la TX-40, en 1953.

La IBM 704 que fue producida en 1955 tenía memorias de tubos de vacío y manejaba aritmética de punto flotante. Fue, asimismo, la primer máquina que contaba con un rudimentario programa de control, el mas antiguo ancestro del actual Sistema Operativo.

Los modelos siguientes a la 701 y a la 709 de IBM tenían procesadores de E/S que se llamaban "sincronizadores de datos" y más tarde se denominaron Canales. Aparece entonces el concepto de interrupción por fin de E/S.

Téngase presente que en computadoras como la IAS las operaciones de E/S se realizaban bajo directo control de la CPU (transferencia controlada por programa).

Los modelos 7090 y 7094 de IBM fueron las versiones transistorizadas de la 709 y tuvieron un gran éxito comercial.

26.8.6.2. - Lenguajes de Programación. [S.O.]

El primer lenguaje de alto nivel que se empezó a utilizar con mayor difusión fue el FORTRAN (Formula Translation) desarrollado por un grupo de IBM supervisado por John Backus entre 1954 y 1957.

FORTRAN permitía la especificación de operaciones algebraicas en una notación parecida al álgebra normal. FORTRAN fue el primero de varios importantes lenguajes; en particular, el ALGOL (Algorithmic Language) y el

También se desarrollaron lenguajes para aplicaciones comerciales que estaban caracterizados por instrucciones que parecían oraciones en inglés y operaban sobre archivos con información alfanumérica.

Uno de estos lenguajes, obsoleto hoy en día, fue el FLOW-MATIC desarrollado en la organización UNIVAC por Grace Hooper entre los años 1955 y 1958.

El FLOW-MATIC tuvo influencia más tarde en el desarrollo del COBOL (Common Business Oriented Language) especificado en 1959 por el comité CODASYL, un grupo que representaba a usuarios y fabricantes.

26.8.6.3. - Supercomputadoras. [S.O.]

El pequeño tamaño del transistor posibilitó la construcción de sistemas muy grandes y muy veloces conocidos en la jerga como "supercomputadoras".

Estos equipos tienen un valor importante en áreas como la física nuclear en la cual los problemas consisten de infinidad de cálculos.

Las dos máquinas de este tipo más antiguas (1959) son :

APL (A Programming Language) fueron pensados para aplicaciones científicas.

- la LARC (Livermore Atomic Research Computer) diseñada por UNIVAC, y
- la Stretch (llamada también la IBM 7030).

Estas máquinas introdujeron conceptos nuevos para obtener mayor velocidad en el proceso de cálculo incrementando la cantidad de operaciones que se podían realizar concurrentemente. Una de estas técnicas muy conocida hoy en día es la denominada "procesamiento paralelo" consistente en :

- superponer la lectura (fetch) y la ejecución de instrucciones individuales en un programa utilizando facilidades hardware del tipo de múltiples unidades aritméticas, buffers de instrucciones, memorias interleaved o similares. (La Stretch tenía un pipeline de instrucción de 6 etapas)
- superponer la ejecución de diferentes programas : nace la Multiprogramación.

Tanto la LARC como la Stretch fueron fracasos comerciales, sin embargo tuvieron gran importancia para el diseño de las computadoras de la siguiente generación. La IBM 7094 estuvo también influenciada por estas máquinas.

26.8.7. - Características de la TERCERA GENERACION (1963-1971) [S.O.]

Algunas de las características distintivas de esta generación son :

- los circuitos integrados (IC) comenzaron a reemplazar a los transistores utilizados en la segunda generación lo que resultó en una reducción substancial del tamaño físico y del costo.
- las memorias de semiconductores (IC) se hicieron populares reemplazando a las de anillos de ferrite.
- se popularizó la técnica de la microprogramación.
- se popularizan tambien varias técnicas para el procesamiento concurrente como ser el pipelining, la multiprogramación y el multiprocesamiento.
- se difunden aún más los métodos para optimizar la utilización de la memoria como ser la técnica de memoria virtual
- aparecen Programas Maestros de Control (Master Control Program de Burroughs -MCP-) como elementos de control global sobre todos los recursos del sistema. Los comúnmente denominados hoy en día Sistemas Operativos.

La generalización del uso de los Sistemas Operativos es una característica distintiva de la Tercera Generación. El sistema operativo más antiguo como tal, data de 1961 en la computadora ATLAS de la Universidad de Manchester.

Se diseñaron también Sistemas Operativos para sistemas de tiempo compartido o time-sharing que permitían la interacción de varios usuarios en una forma "conversacional". Uno de los más conocidos es el CTSS (Compatible Time-Sharing System) desarrolado en el MIT a comienzos de la década del 60.

26.8.7.1. - Computadoras de Tercera Generación [S.O.]

Hubo gran cantidad de computadoras de tercera generación, quizás unas de las más influyentes hayan sido las series del Sistema/360 de IBM. La S/360 se anunció el 7 de abril de 1964 y se comenzó a entregar en 1965.

Muchas de las características de estas máquinas se convirtieron en estándares para el resto de la industria; por ejemplo la utilización de bytes de 8 bits para la representación de caracteres y las cintas mágnéticas de 9 pistas.

Los diferentes modelos de esta serie eran compatibles entre sí, es decir, que un programa que ejecutaba en uno de los modelos podía transportarse a cualquier otro modelo de la serie sin mayor dificultad.

26.8.7.2. - Supercomputadoras. [S.O.]

Entre los sucesores de la LARC y el Stretch podemos destacar las fabricadas por la Corporación Control Data que comenzó en 1964 con el modelo CDC 6600 y continuando con el CDC 7600 en 1969 y la serie siguiente, la CYBER (1974).

Estas máquinas se caracterizaban por incluir muchos IOP's con un alto grado de autonomía. Además cada CPU estaba subdividida en una cantidad independiente de unidades de procesamiento que podían operar simultáneamente.

Para alcanzar mayor velocidad de procesamiento se comenzó a utilizar la técnica de organización de la CPU denominada pipelining en varias computadoras, por ejemplo, en la CDC STAR-100 (String Array Computer) y en la ASC (Advanced Scientific Computer) de la Texas Instruments.

Otra computadora notable de este período fue la ILLIAC IV (Illinois Automatic Computer), que fue diseñada en la Universidad de Illinois por la firma Burroughs. La ILLIAC IV contaba con 64 unidades aritmético-lógicas separadas

(llamada elementos de procesamiento, PE's) supervisadas por una misma unidad de control y capaces de operar simultáneamente.

En 1972 Seymour Cray, que había trabajado activamente en los proyectos de la CDC 6600 y 7600 abandonó la corporación CDC y fundó su propia compañía, la Cray Research Inc. La primer máquina que produjo, la Cray I, era 5 veces más veloz que la CDC 7600 y con un precio similar a esta última. La primera instalación de la Cray I se realizó a fines de 1975.

26.8.7.3. - Minicomputadoras. [S.O.]

Por otra parte uno de los desarrollos característico de mediados de los años 60 fue la aparición de las minicomputadoras.

La más antigua de las minicomputadoras fue la LINC (Laboratory Instrument Computer) desarrollada en el MIT en 1963. El diseño de la LINC influyó mucho sobre el de la PDP (Programmed Data Processor), una serie de pequeñas computadoras que había producido la Corporación Digital Equipment (DEC).

La primer minicomputadora comercial fue la DEC PDP-5 desarrollada en 1963. Esta fue superada en mucho por la exitosa PDP-8 en 1965.

Las minicomputadoras estaban caracterizadas por tener palabras de poca longitud (8 a 32 bits), un hardware limitado, software sencillo y poco precio.

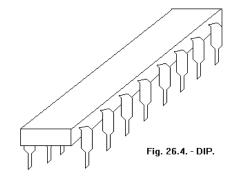
Justamente debido a su costo fueron particularmente útiles en procesos de control industrial, en las que se utilizaban como máquinas dedicadas.

26.8.7.4. - MICROPROCESADORES Y MICROCOMPUTADORAS. [S.O.]

26.8.7.4.1. - Circuitos Integrados. [S.O.]

Se ha dicho precedentemente que la tecnología dominante durante la década de los años 60 fueron los Circuitos Integrados.

Un Circuito Integrado (IC) se construye fabricando un circuito lógico sobre una pequeña pieza de material semiconductor (generalmente silicio), el cual se conecta con los otros circuitos lógicos diseñados sobre la misma



oblea del material. El "chip" (este conjunto de circuito lógicos interconectados) del IC resultante se coloca dentro de un encapsulado que permite la interconexión de este circuito con otros circuitos.

El encapsulado típico de un circuito integrado es el que se denomina "dual in-line package" (DIP - encapsulado en doble línea) (Fig. 26.4).

Las conexiones externas del DIP, o pines, se organizan en dos filas paralelas (de allí su nombre) y pueden variar en cantidad (16, 64, etc).

Dentro de la tecnología de circuitos integrados existen diferentes subtecnologías que tienen que ver con el proceso de fabricación utilizado y el comportamiento físico del circuito resultante.

Dos de las más importantes son la tecnología "bipolar" y la tecnología "MOS". Ambas utilizan transistores como elementos básicos de conmutación, sin embargo difieren en las polaridades de las cargas asociadas a la corriente primaria dentro del chip.

El término MOS (metal oxide semiconductor - semiconductor de óxido metálico) describe los materiales con los cuales se forman los circuitos MOS.

Los circuitos MOS son generalmente más pequeños y consumen menos energía que los bipolares. Por otra parte los bipolares son generalmente más veloces que los MOS.

Asimismo en virtud de la cantidad de compuertas lógicas (Gates) que contiene un chip se los puede clasificar como de Integración en pequeña escala (SSI), Integración en mediana escala (MSI) e Integración a gran escala (LSI).

Los circuitos LSI comenzaron a producirse masivamente en 1970. Este tecnología llegó a posibilitar la fabricación de toda la CPU e incluso la computadora completa (excepto los dispositivos de E/S) en un solo circuito integrado.

Una CPU o cualquier procesador programable construido en un único circuito integrado se denomina un <u>microprocesador</u>. Una computadora de un solo chip, o una computadora construida con unos pocos chips LSI se denomina un <u>microcomputador</u>.

26.8.7.4.2. - Microprocesadores. [S.O.]

El primer microprocesador comercialmente disponible fue el 4004 de la Corporación Intel que apareció en 1971. Se lo llamó microprocesador de 4 bits debido a que podía procesar 4 bits en paralelo (la palabra tenía 4 bits). Tenía un juego de 45 instrucciones.

Al principio el pequeño tamaño de la palabra reflejaba las limitaciones del microprocesador. Estas limitaciones fueron solo temporales ya que bien pronto se desarrollaron microprocesadores de 8 y 16 bits.

Uno de los más importantes de estos microprocesadores fue el Intel 8080 que apareció en 1973 y fue el precursor de varios microprocesadores compatibles incluyendo el 8085 de Intel y el Z80 de la Corporación Zilog.

El 8080 estaba construido en un encapsulado de doble línea con 40 conexiones externas (40 pins). Podía direccionar $2^{16} = 64$ K palabras de memoria de 8 bits; por ende proveía 16 líneas de dirección.

Todas las operaciones de la CPU utilizaban operandos de 8 bits, la comunicación interna estaba organizada sobre un bus de 8 bits.

El 8080 tenía un juego de 72 instrucciones cuyas longitudes variaban de 1 a 3 bytes.

26.8.8. - CUARTA GENERACION (1972-presente). [S.O.]

En esta generación de computadoras se enfatizó aún más el uso de la tecnología de integración a gran escala (LSI) tanto para los circuitos lógicos como para la memoria. Apareció además la integración de muy alta densidad (VLSI - very large scale integration).

Los lenguajes de alto nivel se extendieron para manejar datos escalares y vectoriales como por ejemplo el FORTRAN extendido utilizado en varios procesadores vectoriales.

La mayoría de los sistemas operativos son de tiempo compartido y manejan memoria virtual.

Aparecen mainframes de alta velocidad como por ejemplo la Univac 1100/80 en 1976, la Fujitsu M382 en 1981, la IBM 370/168 MP, la IBM 3081 en 1980, el Burroughs B-7800 en 1978 y la supercomputadora Cray X-MP en 1983.

Se incrementó en mucho el alto grado de pipelining y multiprocesamiento en sistemas comerciales.

En 1982, a pedido de un usuario, se construyó un Procesador Paralelo Masivo (MPP). Este MPP consistía de 16.384 microprocesadores bit-slice subordinados a un controlador array para realizar el procesamiento de imágenes satelitales.

26.9. - ESTADO ACTUAL Y TENDENCIAS FUTURAS. [S.O.]

Es bastante dificultoso tratar el tema de tendencias futuras en materia de computación. Como bien dijo Sidney Fernbach: "Las computadoras de hoy en día habrían sido consideradas supercomputadoras hace 10 o 20 años, de la misma forma, dentro de 10 o 20 años nuestras supercomputadoras serán recordadas como exponentes del equipamiento standard de nuestra época".

En los párrafos que continúan realizaremos un breve panorama del estado de la computación hoy en día citando algunos ejemplos de las arquitecturas que se utilizan y seguidamente encararemos algunos aspectos que se perfilan en los campos de investigación y desarrollo.

26.9.1. - Mainframes. [S.O.]

La demanda de mainframes ha crecido constantemente en un 30 a un 40 % por año. La performance de los monoprocesadores ha ido creciendo también en un 15 a 20 % anualmente. La diferencia de porcentajes indica que la industria debe moverse hacia tecnologías que provean paralelismo, por ejemplo, los sistemas multiprocesadores.

A medida que los precios de los mainframes bajan se suele decir que los grandes computadores serán reemplazados por computadores personales y workstations. Sin embargo, los mainframes se harán más fuertes en su papel de dar soporte a la infraestructura social, y se producirán grandes saltos en el desarrollo de sistemas multiprocesadores.

Es posible hoy en día unir las PC (Personal Computer) en un entorno de un sistema abierto y reemplazar al mainframe. Asimismo con la expansión del OSI (Open System Interface) será posible conectar redes de diferentes tipos.

No obstante, no importa que tan poderosas se vuelvan las PC y las workstations, ellas no serán capaces de manejar una Base de Datos verdaderamente grande. Si los fabricantes de mainframes detuvieran la producción, los sistemas que conforman la infraestructura de nuestra sociedad, los sistemas bancarios, los sistemas de distribución de productos, los sistemas médicos, los sistemas de aerolíneas y los sistemas de asistencia social cesarían en su funcionamiento.

El rol de los mainframes en el año 2000 consistirá en ser superadministradores de archivos, controlarán las redes globales, servirán de backup de emergencia para los componentes sobrecargados en los sistemas de procesamiento distribuido y para el procesamiento de transacciones en línea. Para el 2010 será el turno probablemente de las computadoras basadas en inteligencia artificial.

Veremos algunas de las soluciones propuestas para mejorar la performance de los sistemas actuales en cuanto a :

- a) Velocidad de ejecución, ciclo de máquina y cantidad de instrucciones por ciclo.
 - Se plantea la fabricación de chips cada vez más veloces y de mayor densidad de empaquetamiento (más elementos por chip), y la utilización de técnicas de paralelismo y pipelining.
- b) Overhead del sistema.

Se están utilizando cada vez más las memorias cache y la anexión de más buffers.

c) Aplicaciones específicas.

Se ha popularizado mucho la utilización de hardware ad hoc para la resolución de aplicaciones específicas, un ejemplo clásico en tal sentido son los procesadores RISC.

d) Canales.

Se están desarrollando protocolos de comunicación cada vez más veloces.

e) E/S.

La velocidad de los periféricos de E/S se está incrementando así como la velocidad de comunicación de las redes.

f) Software.

Se apela a desarrollar código más eficiente y crece la utilización del firmware.

g) Overhead del sistema.

Finalmente las tendencias marcan una mayor utilización del almacenamiento jerárquico, los procesadores paralelos y el incremento de la cantidad total de espacios de direccionamiento del sistema.

26.9.2. - Algunos Casos actuales (RISC). [S.O.]

Uno de los exponentes en arquitecturas RISC que ya se ha establecido como un clásico de las arquitecturas es el sistema RS/6000 de la firma IBM.

En la Fig. 26.5 podemos ver el esquema de la CPU del RS/6000. La cache de instrucciones (ICU - Instruction Cache Unit), el procesador de punto

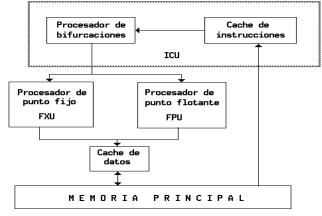


Fig. 26.5. - Estructura del RS/6000.

flotante (FPU - Floating Point Unit) y el procesador de punto fijo (FXU - Fixed Execution Unit) de este microprocesador están implementados cada uno en un chip VLSI.

La ICU lee de a cuatro instrucciones por vez de la memoria cache de instrucciones y las coloca en una cola propia.

Al comienzo de cada ciclo de reloj las dos instrucciones de 32 bits que se encuentran a la cabeza de dicha cola pueden ser enviadas a la FPU y a la FXU las que las colocan en sus respectivas colas. La FPU y la FXU ven las mismas instrucciones y seleccionan aquellas que les corresponde ejecutar.

La ICU maneja todas las instrucciones de bifurcación y algunas de las de bifurcación condicionada y puede ejecutar una instrucción de cada tipo por cada ciclo. Luego el máximo porcentaje de ejecuciones es de 4 instrucciones por ciclo.

La FPU tiene algunas características interesantes para mejorar performance. Esta optimizada para realizar operaciones de 64 bits. Un pipeline de dos etapas puede ejecutar instrucciones de suma y multiplicación simultáneamente.

Un computador interesante en cuanto a la separación del procesadores para acceder y ejecutar las instrucciones es la máquina PIPE (Parallel Instruction with Pipelined Execution).

En tal máquina existen dos procesadores, uno para acceder a las instrucciones y uno para ejecutarlas (Fig. 26.6).

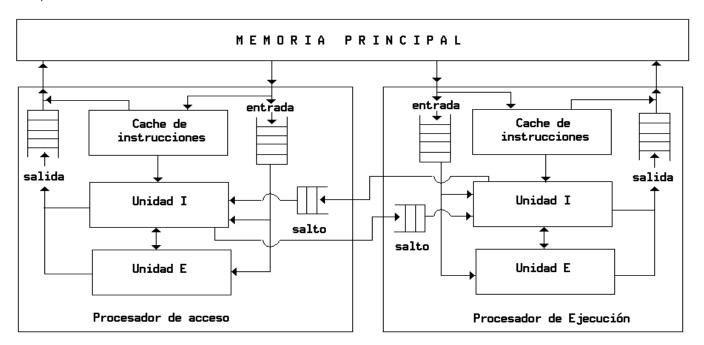


Fig. 26.6. - Estructura de la máquina PIPE.

El procesador de acceso controla el cálculo de las direcciones de los operandos y genera los requerimientos de acceso para sí mismo y para el procesador de ejecución.

El procesador de ejecución funciona como un coprocesador matemático muy inteligente, consumiendo los datos del procesador de acceso y realizando los cálculos.

La comunicación entre los procesadores y entre éstos y la memoria se realiza mediante colas hardware.

El procesador PIPE tiene mucho en común con otras arquitecturas RISC con una arquitectura de tipo registro-a-registro muy similar a las arquitecturas de la CDC.

Tiene un procesador de 32 bits con un bus interno de 32 bits ybuses separados para entrada y para salida. Tiene además una unidad aritmético-lógica construida con dos etapas una permite sumar y restar y la otra provee funciones lógicas.

Como otros procesadores RISC, el PIPE tiene un pipeline de 5 etapas consistentes en la obtención de la instrucción, la decodificación, envío de la instrucción al procesador de ejecución, la ejecución lógica en la ALU1 y la ejecución en la ALU2.

El PIPE provee dos colas, una de entrada y otra de salida, que actúan como buffers entre la memoria externa y los elementos internos del procesador. Son las colas que cargan las direcciones (LAQ - load address queue), almacenan las direcciones (SAQ - storage address queue), cargan los datos (LDQ - load data queue) y almacenan los datos (SDQ - storage data queue).

Para manejar la problemática que se plantea con las bifurcaciones el PIPE utiliza la técnica del salto demorado o retardado, lo que fuerza al compilador a insertar instrucciones nulas en las instrucciones que continúan a la bifurcación.

El windowing del PIPE se basa en partir sus 16 registros en dos grupos de 8.

Existe una cola de instrucciones (IQ - instruction queue) de 8 bytes y un buffer para esta cola (IQB - instruction queue buffer) que se encuentran entre la cache de instrucciones y el decodificador lógico. La función de la lógica de la cache de instrucciones del PIPE es mantener estar colas (IQB e IQ) siempre llenas de instrucciones válidas.

26.9.3. - Tendencias en Integración sobre Mainframes. [S.O.]

Una de las tendencias que se perfilan como dominantes es la integración en equipos mainframes de varias características en cuanto a los servicios brindados. (Fig. 26.7). De esta forma se espera que los equipos grandes brinden mejores y más completos servicios tanto de procesamiento vectorial (VPF - Vector Processor Feature) como facilidades para manejar en forma transparente las Bases de Datos (DBF - Data Base Feature).

Se espera que durante la década del 90 se alcancen mainframes con velocidades del órden de 1 a 3 GIPS (Giga instrucciones por segundo) y crecerán a TFLOPS (Tera operaciones de punto flotante por segundo) a fines del siglo.

26.9.4. - Tendencias en Tecnología. [S.O.]

Uno de los campos en los que se esperan grandes avances es el de los Superconductores de altas tempera-

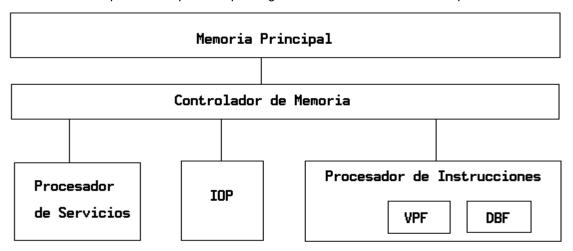


Fig. 26.7. - Integración en mainframe.

turas.

La superconductividad significa una notable transición que ocurre en ciertos metales cuando estos se enfrían a temperaturas cercanas al cero absoluto (-273 grados centígrados, -460 grados Fahrenheit). Estos metales enfriados a esta temperatura pierden su resistencia eléctrica y pueden transportar corrientes sin pérdida de energía y además pueden generar campos magnéticos muy poderosos.

Durante años se conocían estas propiedades ya que la superconductividad fue descubierta en 1911 por el físico alemán Heike Kamerlingh y se utilizaba helio líquido como elemento para refrigerar al metal superconductor, sin embargo la dificultad siempre residió en enfriar y mantener a esas temperaturas los metales utilizados hasta que en 1986 se descubrieron una clase inusual de componentes cerámicos que solamente necesitaban refrigerarse a temperaturas de 98 grados Kelvin (-283 Fahrenheit) para convertirse en superconductores y además generaban campos magnéticos más poderosos que sus pares metálicos.

En 1983 Karl Alex Müller y Johannes Georg Bednorz comenzaron a experimentar con óxidos metálicos (componentes de metales y oxígeno) conocidos como cerámicos para fabricar superconductores y encontraron en diciembre de 1985 un componente de bario, lantano, cobre y oxígeno que dio signos de superconductividad a la asombrosa temperatura de 35 grados kelvin.

A partir de allí se inició la búsqueda a nivel mundial de nuevos elementos cerámicos que pudieran elevar la temperatura a niveles aún más manejables.

Los superconductores así obtenidos se denominaron entonces "superconductores de alta temperatura".

Las proyecciones del uso de los superconductores son impresionantes debido a la falta de pérdida de energía y los poderosos campos magnéticos que estos generan. Algunas de las aplicaciones se prevén en gigantescos anillos de cables superconductores que almacenarían energía para su posterior uso, poderosísimos sistemas de motores eléctricos, conmutadores electrónicos superveloces, etc.

La fabricación de películas delgadas de material superconductor que se utilizarían en la construcción de chips es uno de los campos en el que se está investigando con mayor ahínco debido a que estos dispositivos consumen potencia eléctrica algunos órdenes de magnitud menor que sus similares de silicio.

Mediante la utilización de estos componentes superconductores la tecnología crecerá mucho más allá de los actuales componentes desarrollados en silicio.

Como alternativa al silicio se están utilizando también otros elementos, a saber, Galio (Ga), Arsénico (As), Indio (In), Aluminio (Al), Fósforo (P), etc. Dentro de estos elementos los electrones pueden viajar varias veces más rápido que en el silicio.

En 1987 la firma NEC desarrolló un elemento foto-electrónico periférico de E/S caracterizado por una alta velocidad y un bajo consumo, el VSTEP. En el 89 logró integrar 1025 (32x32) de estos elementos en un substrato de Arseniuro de Galio mediante técnicas muy sofisticadas obteniendo la primer memoria de 1 K bit óptica en el mundo.

Cada VSTEP es capaz de emitir y recibir luz, almacenar señales ópticas y realizar operaciones lógicas usando señales ópticas. Este es un gran paso hacia el desarrollo de la computadora óptica.

26.9.5. - Otras Tendencias. [S.O.]

Las tendencias en almacenamiento indican que los discos magnéticos seguirán dominando el mercado.

Los discos de 5 1/4" podrán almacenar de 2 a 3 Gbytes y los de 3 1/2" alrededor de 1 Gbyte. Los discos ópticos de 12 pulgadas se espera que puedan almacenar de 10 a 20 Gbytes.

En cuanto a redes de comunicación la banda amplia ISDN crecerá para poder transmitir en un modo de transferencia asincrónica a velocidades del orden de 150 a 600 Mbps (Mega bits por segundo).

En cuanto a las redes locales (LAN) de las actuales CSMA/CD a 10 Mbps y Token Ring de 4/16 Mbps se espera la migración a redes FDDI-1 (Fiberoptic data distributed interface) de fibra óptica de 100 Mbps. Las redes locales troncales (backbone LAN) de hoy en día de 100 a 400 Mbps podrán transmitir a velocidades entre 10 o 100 Gbps.

Se espera asimismo la integración a gran escala de redes locales con redes amplias en otros países (WAN - Wide Area Network) utilizando técnicas de internetworking que permiten la comunicación entre redes de diferentes tipos.

26.9.6. - Tendencias en Sistemas. [S.O.]

La rápida evolución en el campo de la tecnología a llevado a plantear los sistemas no como objetos sino como sistemas para manejar información y conocimiento.

La función de la administración de la base de conocimientos es equivalente a la integración de las diferentes jerarquías de memoria y del sistema de archivos. Será transparente para el usuario en que nivel de la jerarquía se encuentran los datos por él requeridos. La memoria o base de conocimientos se verá como de un solo nivel. Por ende, desaparecerán de los lenguajes de programación las llamadas explícitas a bases de datos, los conceptos de navegación, llave, etc.

Los archivos serán no solamente colecciones de palabras de longitud fija, sino que podrán ser colecciones de objetos-dato. Desaparecerá el concepto tradicional de archivo y quizás hasta el nombre mismo.

Dentro de los sistemas de manejo de información distribuida podemos citar los siguientes :

- NFS de Sun (Network File System). Es uno de los sistemas que ha sido visto como un standard de facto desde su aparición en 1985. La portabilidad y la heterogeneidad han sido las consideraciones dominantes en su diseño. Si bien fue diseñado originalmente sobre una plataforma Unix actualmente esta disponible para otros sistemas operativos.
- Apollo Domain. Opera sobre un entorno distribuido de workstations cuyo diseño comenzó a principios de los años 80.
- AIX-DS de IBM. Este sistema es una colección de servicios de sistema distribuidos para el sistema operativo AIX. El componente primario del sistema AIX-DS es un sistema de archivos distribuidos. Sus objetivos incluyen una estricta emulación de la semántica del Unix, la capacidad de dar soporte eficiente a bases de datos, y la facilidad de administrar un amplio espectro de configuraciones de instalación.
- RFS de AT&T (Remote File System). Es un sistema de archivos distribuido desarrollado sobre el Unix Sistema V. Su característica más distintiva es la emulación exacta de la semántica Unix para archivos remotos.
- Sprite. Es un sistema operativo para monoprocesadores en red y workstations multiprocesadores que se diseño en la Universidad de California en Berkeley. Sus objetivos incluyen un uso eficiente de grandes memorias cache, la operación en ausencia de discos y una estricta emulación Unix.
- Echo. Es un sistema de archivos distribuidos que esta siendo implementado por la Corporación Digital Equipment.

Describiremos brevemente el sistema distribuido Amoeba que fue desarrollado en Amsterdam.

El software del Amoeba esta basado en objetos. Un objeto es una parte de datos sobre la cual pueden realizarse operaciones bien definidas por usuarios autorizados, independientemente de la ubicación del usuario y del objeto.

Los objetos son manejados por procesadores servidores (servers).

Un proceso es un espacio de direcciones segmentado que puede compartirse entre uno o varios elementos de control. Los procesos pueden crearse, administrarse y depurarse en forma remota. Las operaciones sobre los objetos están implementadas via llamadas remotas a procedimientos (remote procedure calls).

Amoeba es un sistema de administración de archivos único que está dividido en dos partes : El servicio "bullet" almacena archivos inmutables en forma contigua en disco; el servicio de directorio permite la posibilidad de nom-

bres simbólicos y maneja la replicación y atomicidad, eliminando la necesidad de un sistema separado que administre transacciones.

En la Fig. 26.8 podemos ver los cuatro componentes hardware del Amoeba: las workstations, un pool de procesadores, servidores especializados y las gateways o compuertas de comunicación a redes.

Las workstations ejecutan procesos que necesitan una intensiva interacción con los usuarios (editores, CAD/CAM, intérpretes de comandos, etc).

El pool de procesadores del Amoeba está formado por plaquetas de computadores cada uno con algunos

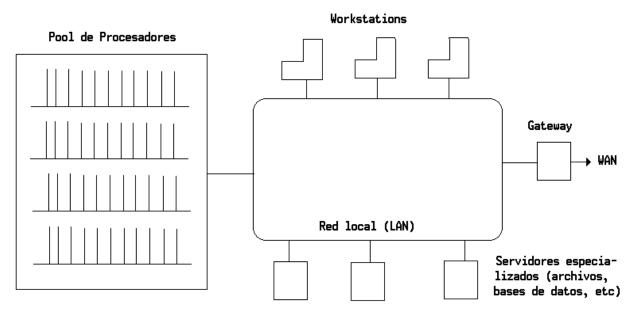


Fig. 26.8. - Estructura del sistema Amoeba.

megabytes de memoria local y una interfase de red.

Cuando un usuario desea ejecutar una aplicación, por ejemplo hacer un programa que maneje una docena de archivos, se le asignan una cantidad de procesadores para ejecutar compilaciones en paralelo. Cuando d usuario termina su tarea los procesadores vuelven al pool para continuar con otro trabajo.

El pool de procesadores permite construir un sistema en el cual la cantidad de procesadores excede la cantidad de usuarios en un orden de magnitud o más, algo que es imposible en el modelo personal de workstations de los años 80.

El software ha sido diseñado para tratar la cantidad de procesadores dinámicamente por lo tanto pueden agregarse más procesadores a medida que la población de usuarios crece.

Los procesadores servidores son máquinas para ejecutar procesos dedicados cuyos requerimientos de recursos son inusuales.

Las gateways comunican hacia otros procesadores Amoeba los cuales pueden ser accedidos a través de redes WAN. Se construyó un sistema de estas características en Europa interconectando varios países. Estas gateways protegen las máquinas locales de la idiosincrasia de los protocolos que deben utilizarse en las comunicaciones de las WAN.

El sistema basado en objetos del Amoeba utiliza clientes y servidores. Los procesos clientes utilizan llamadas remotas a procedimientos mediante las cuales envían sus requerimientos a los procesadores servidores para realizar operaciones sobre los objetos.

Cada objeto esta identificado y protegido por una "capacidad" cuya estructura podemos visualizar en la Fig. 26.9. Esta especifica:

- la puerta de servicio que es la que identifica el servicio que maneja al objeto (dada la capacidad el sistema puede ubicar fácilmente al proceso del servidor que administra al objeto),

Puerta de	Numero del	Campo de	Campo de
Servicio	Objeto	derechos	control

Fig. 26.9. - Capacidad de los objetos en el Amoeba.

- el número del objeto que indica cual es el objeto (por ejemplo cual archivo),
- el campo de derechos determina cuales operaciones están permitidas, y
- el campo de control provee protección criptográfica que impide a los usuarios la destrucción de otra información.

A pesar de que a nivel del sistema los objetos se identifican por sus capacidades, a nivel de los usuarios se utiliza un esquema jerárquico de nombres simbólicos.

El kernel del Amoeba maneja segmentos de memoria, soporta procesos con múltiples sucesores y maneja comunicación entre procesos. La facilidad del administrador de procesos provee la creación, depuración y migración remota de procesos utilizando un mecanismo sencillo.

Todos los otros servicios (como el servicio de directorio) están provistos por procesos a nivel del usuario en oposición a sistemas como el Unix el cual cuenta con un gran kernel monolítico para estos servicios.

26.9.7. - Otros rubros. [S.O.]

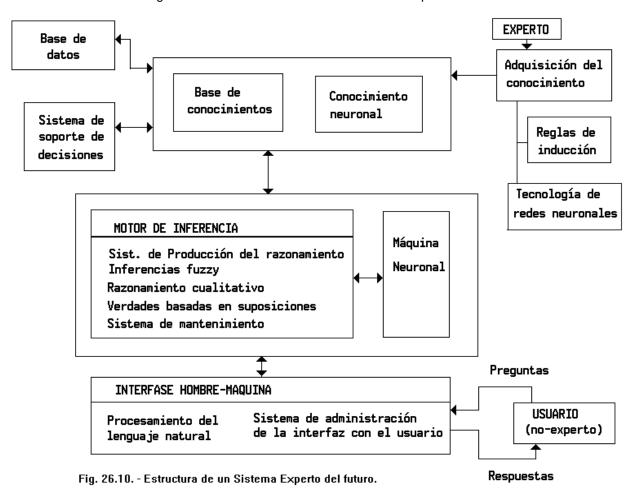
La popularización de los actuales sistemas Multimedia indica que los mismos crecerán y se expandirán rápidamente en un futuro cercano.

Un sistema Multimedia combina procesamiento de voz, imágenes, gráficos, audio, video y texto de forma interactiva.

En ambientes Multimedia es necesario manejar grandes volumenes de información. Es necesario enviar datos a velocidades de 100 Mbps y procesarlos inmediatamente. Los elementos tecnológicos actualmente disponibles como son las comunicaciones ópticas y los semiconductores brindan la posibilidad de alcanzar este objetivo. El problema por ahora es el costo.

Por otro lado las tendencias indican grandes mejoras en los Sistemas Expertos del futuro mediante la utilización de Redes Neuronales, el procesamiento del Lenguaje Natural y nuevas técnicas de adquisición del conocimiento. Tales sistemas serán de aplicación en campos como el diagnóstico y tratamiento de fallas, sistemas de consulta de bancos y compañías aseguradoras, planeamiento y control de la producción y planificación de entregas.

Podemos ver en la Fig. 26.10 la estructura de un futuro Sistema Experto.



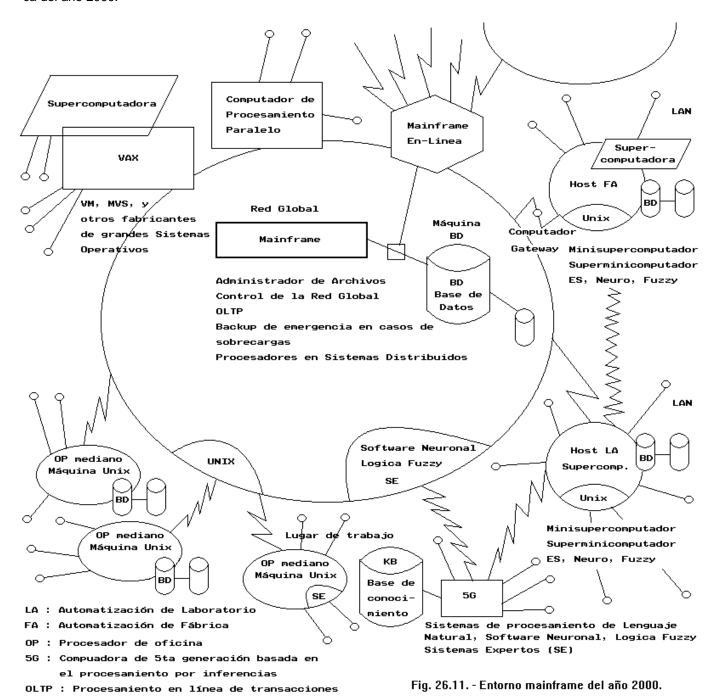
La Lógica Difusa (fuzzy logic) resuelve el problema de las reglas discretas mezclando un procesamiento analógico de valores infinitos con un control digital. Aplicando reglas macroscópicas a datos imprecisos simula el proceso de decisión humana más suave y efectivamente.

Existen computadoras de lógica difusa que combinan las funciones del cerebro izquierdo (la inferencia lógica) con funciones del cerebro derecho (aplicaciones como reconocimiento de patrones, sistemas comerciales, etc.).

Esta lógica difusa se aplica ya en algunos sistemas de control de operación de subterráneos, en operación de guías y control de robots y se espera su expansión a otras áreas tales como soporte de decisiones y reconocimiento de voces e imágenes.

Las Redes Neuronales son un intento de alejarse de la computación determinística y digital de hoy en día y acercarse a la forma no determinística, heurística y a menudo intuitiva del cerebro humano. Sus aplicaciones se encuentran en el campo del reconocimiento de caracteres, voces y gráficos, la memoria asociativa e inclusive en la distribución de inversiones de dinero.

Finalmente en el gráfico de la Fig. 26.11 tenemos la visión de un entorno mainframe de una corporación típica del año 2000.



26.1 – Introducción [S.O.]	
26.2 OBJETIVOS [S.O.]	
26.2.1 Objetivos del Usuario. [S.O.]	1
26.2.2 Objetivos del Sistema. [S.O.]	1
26.3 MECANISMOS Y POLITICAS. [S.O.]	
26.4 DISEÑO EN CAPAS [S.O.]	
26.4.1 - MAQUINAS VIRTUALES. [S.O.]	2
26.5 MULTIPROCESADORES [S.O.]	4
26.6 IMPLEMENTACION [S.O.]	
26.7 GENERACION DE SISTEMAS [S.O.]	4
26.8 HISTORIA [S.O.]	
26.8.1 La Era Mecánica [S.O.]	
26.8.2 El genio de Charles Babbage. [S.O.]	5
26.8.3 Desarrollos posteriores. [S.O.]	
26.8.4 Nacen las máquinas modernas - PRIMERA GENERACION (1937-1954). [S.O.]	
26.8.4.1 John Vincent Atanasoff y su ABC. [S.O.]	7
26.8.4.2 Konrad Zuse y los modelos Z1 a Z5. [S.O.]	7
26.8.4.3 George R. Stibitz y los Modelos I al VI. [S.O.]	
26.8.4.4 Howard Aiken y la Mark I. [S.O.]	8
26.8.5 El segundo round. [S.O.]	
26.8.5.1 La ENIAC. [S.O.]	8
26.8.5.1.1 Controversia Legal. [S.O.]	9
26.8.5.2 La EDVAC [S.O.]	9
26.8.5.3 El Colossus. [S.O.]	9
26.8.5.4 La EDSAC. [S.O.]	10
26.8.5.5 Otras mejoras [S.O.]	10
26.8.5.6 La IAS. [S.O.]	10
26.8.5.7 Los Toros Magnéticos. [S.O.]	
26.8.5.8 La UNIVAC. [S.O.]	
26.8.5.9 IBM y la 701. [S.O.]	
26.8.6 Características de la SEGUNDA GENERACION. (1955-1962) [S.O.]	
26.8.6.1 Computadoras de Segunda Generación. [S.O.]	
26.8.6.2 Lenguajes de Programación. [S.O.]	
26.8.6.3 Supercomputadoras. [S.O.]	
26.8.7 Características de la TERCERA GENERACION (1963-1971) [S.O.]	
26.8.7.1 Computadoras de Tercera Generación [S.O.]	
26.8.7.2 Supercomputadoras. [S.O.]	
26.8.7.3 Minicomputadoras. [S.O.]	
26.8.7.4 MICROPROCESADORES Y MICROCOMPUTADORAS. [S.O.]	
26.8.7.4.1 Circuitos Integrados. [S.O.]	
26.8.7.4.2 Microprocesadores. [S.O.]	
26.8.8 CUARTA GENERACION (1972-presente). [S.O.]	
26.9 ESTADO ACTUAL Y TENDENCIAS FUTURAS. [S.O.]	
26.9.1 Mainframes. [S.O.]	
26.9.2 Algunos Casos actuales (RISC). [S.O.]	
26.9.3 Tendencias en Integración sobre Mainframes. [S.O.]	
26.9.4 Tendencias en Tecnología. [S.O.]	
26.9.5 Otras Tendencias. [S.O.]	
26.9.6 Tendencias en Sistemas. [S.O.]	
26.9.7 Otros rubros. [S.O.]	21