

产品设计安全规范:
1.元器件物料必须保证质量,电容耐压值应大于最大工作电压一倍以上;
2.锂电力家必须带锂保,如果电池不管锂、旋件设计需添加过滤过放电路。
3.外需装口品后焊物料:电池、喇叭等。做好静电和浪涌保护措施,整机ESD应符合最低标准,接触±4K。空气±8K。
芯片使用说明:
1.VBAT输入电压不超过5.5V,内置LDO3V输出至iOVDD (3.2V/100mA@0.3Vdrop);
2.IOVDD加软件配置电压输出档位,不可关断输出状态,软开关方案注意重免外围漏电;
3.干电速或组扣电池供电时,可以VBAT与IOVDD加接供电、输入电压必须小于43.6V;
4.IOVDD2数接接表隔电容核VSS、layou时必须保证主题电容失时方线调路企。处型可以适当增加IOVDD的电容量;
5.GPIO支持输入、输出和高阻状态,内部可配置上下拉电阻,支持最多12路吸槽滤喷射至任意GPIO;
6.GPIO电压输入范围O-OVDD,耐SVIO (PBQ,PBI,PB2,PB3) 电压输入范围O-+5.5V,严禁过压;
普遍GPIO输出驱动电流有3档配置,耐SV IO不能做数码管驱动应用,
7.PAO影认上拉,默认均转复位。发度功能可用置12 发促功能可屏蔽;
8.PB2款认上拉,默认均转复位。发促功能可屏蔽;
8.PB2款认上拉,默认均转复位。发促功能可屏蔽;
8.PB2款认上拉,默认均转复位。发促功能可屏蔽;
8.PB2款认上拉,默认均转复位。发促功能可用截;多处功能可屏蔽;
8.PB2款认上拉,默认均转复位。从20加能可解蔽;
8.PAS、PA7、PA8、PA9 L电默认下达200K;
10.ADCn表示10hit-SAR ADC的输入通道由、输入范围0-IOVDD、3FF对应电压为IOVDD:
11.集成后83-DAPA,直接喇叭输出功率0.4W/%20间料PVDD3.7V。0.6W/40@IPPVDD3.7V(VBAT短滤HPVDD),
APA输出功率转IPPVDD电压变论。APA输出信号可经过区低通滤波后输入到均成,增加高频畅出功率;
12.APAP、APAN可能的量。20m<112。HPVDD1表,特较或管信可RDA支持吸射等任意GPIO输入;
13.红外核或管信可RDA支持吸射等任意GPIO输入;
14.开发升级或使用178量产的必要测试点。VBAT,GND,PBI申口升级;









