

版本更新说明		
版本号	更新日期	更新描述:
V1.0	2021.03.09	初始版本
V2.0	2022.11.15	增加必要说明
V2.1	2023.03.17	单线Flash电路SI和SO之间增加串联电阻

#### 产品设计安全规范:

- 1.元器件物料必须保证质量, 电容耐压值应大于最大工作电压一倍以上;
- 2.锂电方案必须带锂电, 如果电池不带锂电, 硬件设计需添加过流放电电路;
- 3.外路接口和后焊物料: USB, SD卡, linein插座, 充电输入, 电池等, 做好静电和浪涌保护措施, 整机ESD应符合最低标准, 接触 $\pm 4K$ , 空气 $\pm 8K$ 。

#### 芯片使用说明:

- 1.VBAT输入电压不超过5.5V, 内置LDO3V输出至VDDIO (3.2V/100mA@0.3Vdrop);
- 2.VDDIO可软件配置电压输出档位, 不可关闭输出状态, 软件方案注意避免外围漏电流;
- 3.VDDIO必须连接去耦电容GND, layout时必须保证去耦电容良好的去耦路径, 必要时可以适当增加VDDIO的电容量;
- 4.GPIO支持输入, 输出和高阻状态, 内部可配置上下拉电阻, 支持最多8路唤醒源映射至任意GPIO;
- 4.GPIO电压输入范围0~VDDIO, 耐5V IO (PA8, PA9) 电压输入范围0~+5.5V, 严禁过压;
- 5.普通GPIO输出驱动电流有4档配置, 耐5V IO不能做数码管驱动应用;
- 5.PA0默认上拉, 默认对地长按复位, 长按复位时间可配置, 复位功能可屏蔽, 支持最大256Mbit容量;
- 6.PD口是flash驱动接口, 也是内置flash的驱动接口, A0型号为外置flash方案;
- 7.PA13的MICBIAS功能内置偏置电阻, 可直接连接驻极体麦克风;
- 8.PB0的DAC功能是模拟音频输出信号, 输出等效内阻约8K $\Omega$ , 外接音频功放使用;
- 9.USBDM/DP口可做普通IO口, 休眠状态不可做输出, 输出状态会导致休眠功耗增加;
- 10.集成class D APA, 直推喇叭输出功率0.5W~8 $\Omega$ @VBAT3.7V, APA输出功率随VBAT按比例变化;
- 11.APA输出信号经过RC低通滤波后输入到差分功放, 可增加音频喇叭输出功率;
- 11.DACPO, DACNO可做IO输出,  $R_{on} < 1.5\Omega$ @VBAT3.7V, 休眠时不可输出, 输出态会导致休眠功耗增加;
- 12.AGND音频地和GND数字地必须短接, 外置功放时请参考原理图中备注;
- 13.开发升级或使用1T8量产的必要测试点: VBAT, USBDM, USBDP, GND;
- 14.IO分配时, MIC, AUX和DAC等模拟信号必须远离PWM, CLK, DAT等数字翻转信号, 避免相邻干扰。

