

VLSI(至少 28 学分)(已筛选好的数字 IC 设计的)

课的内容比较多，一学期一般就选 2~3 门左右，第一学期就 2 门。

基础+先修要求(8.0):

EE 457: Computer Systems Organization (4.0 units): 寄存器传送级机器组织;性能;算术;管线式处理器;异常，乱序和推测执行，缓存，虚拟内存，多核多线程处理器，缓存一致性。

EE 477L: MOS VLSI Circuit Design (4.0 units): 数字 MOS VLSI 电路的分析与设计，包括面积最小化、延迟最小化和功耗最小化。实验任务包括设计，布局，提取，模拟和自动合成。(可以选择考试通过这门课)

进阶设计(12.0):

EE 577a: VLSI System Design (4.0 units) : MOS logic; system design; memory design; datapath subsystem design; circuit simulation; basic device physics; simple device layout; structured chip design; timing; project chip; silicon compilers.

EE 577b: VLSI System Design (4.0 units): Semi-custom ASIC VLSI design flow; RTL coding, logic synthesis, automatic placement & routing, memory and interface design, signal integrity solutions, hardware acceleration and approximation.

EE 552: Asynchronous VLSI Design (4.0 units): Asynchronous channels and architectures; implementation design styles; controller synthesis; hazards, and races; Petri-nets; performance analysis, and optimization; globally asynchronous, locally synchronous design.

大设计课(8.0):

EE 599: Special Topics (1.0-8.0 units, max 9): Complex Digital ASIC System Design(2023Fall): 貌似是先教设计一个硬件加速器(这句原文是 a synthesizable C++ model of a neural network accelerator 然后转成 verilog)，之后让学生按喜好设计一个，目标是送到厂里做出来，然后在未来一门课上进行测试，但没说是哪门课。之后可能不是这门课，可以根据课程描述决定。

EE 560L Digital System Design (4.0 units) (暑期的，暑假大概 3~4 个月左右，上了就没时间实习): 硬件系统设计与实现，FPGA，HDL 设计，timing，FIFOs，Cache，CAMs，SSRAMs，OoO/多线程 CPU 设计，缓存一致性，时钟域交叉，总线协议。

or(回国的话) **EE 533: Network Processor Design and Programming (4.0 units)** (设计基于 risc - v 的网络处理器和硬件加速器)

考虑的其他:

EE 536a: Analog Integrated Circuits (4.0 units): 模电课，学长们说用不到还比较难。

EE 557: Computer Systems Architecture (4.0 units): 从设计角度看计算机体系结构:流水线处理器、推测执行、VLIW、矢量处理器、GPU/GPGPU、内存技术和系统、互连网络、共享内存和消息传递多处理器、芯片多处理器。

EE 598: Electrical Engineering Research Seminar (1.0 units, max 2): 研究的课，具体内容回头我去问问导师。

EE 590: Directed Research (1.0-12.0 units): 定向研究。需要先找到导师或 lab。

EE 658: Diagnosis and Design of Reliable Digital Systems (4.0 units): 故障模型;测试生成;故障仿真;自检自测电路;可测试性设计;容错设计技术;案例研究;搜索技术;内存测试。验证方向