

第四章 组合逻辑电路设计(三)

秦磊华 计算机学院

1.软件重用的基本概念

1)重用

也称再用或复用，指同一事物不做修改或稍加修改就能多次重复使用

2)软件重用

包括知识重用(如软件工程知识)、方法和标准重用(面向对象方法等)、软件成分重用。

3)软件成分重用

(1)代码重用

(2)设计结果重用

主要指设计模型(求解域模型)重用，实现将应用系统移植到完全不同的软/硬件平台；

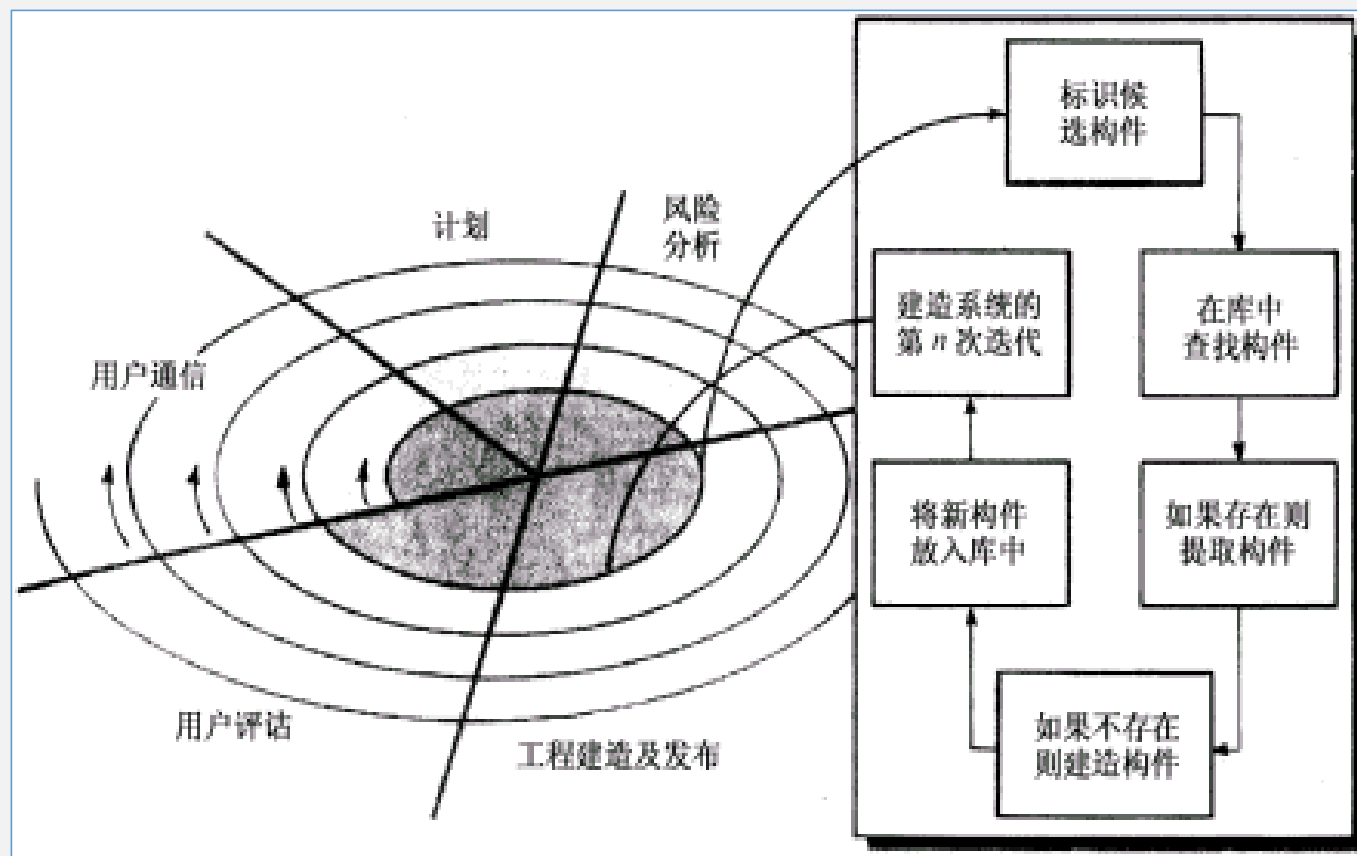
(3)分析结果重用

重用某系统的分析模型，适合用户需求未改变，但系统结构发生了根本变化的场合。

4.13 组合逻辑电路的迭代设计

4) 软件重用的过程

(1) 构件组装模型



重用是软件过程不可缺少的组成部分，上图说明如何把可重用的软件构件库(如面向对象的类，成为类构件)集成到典型的演化过程模型中。

4)软件重用的过程

(2)可重用软件具有的特点

- ◆模块独立性
- ◆接口清晰、简明、可靠
- ◆具有高度可塑性

5)基于重用的软件设计

- ◆开发可重用的构件库
- ◆基于构件库的软件开发

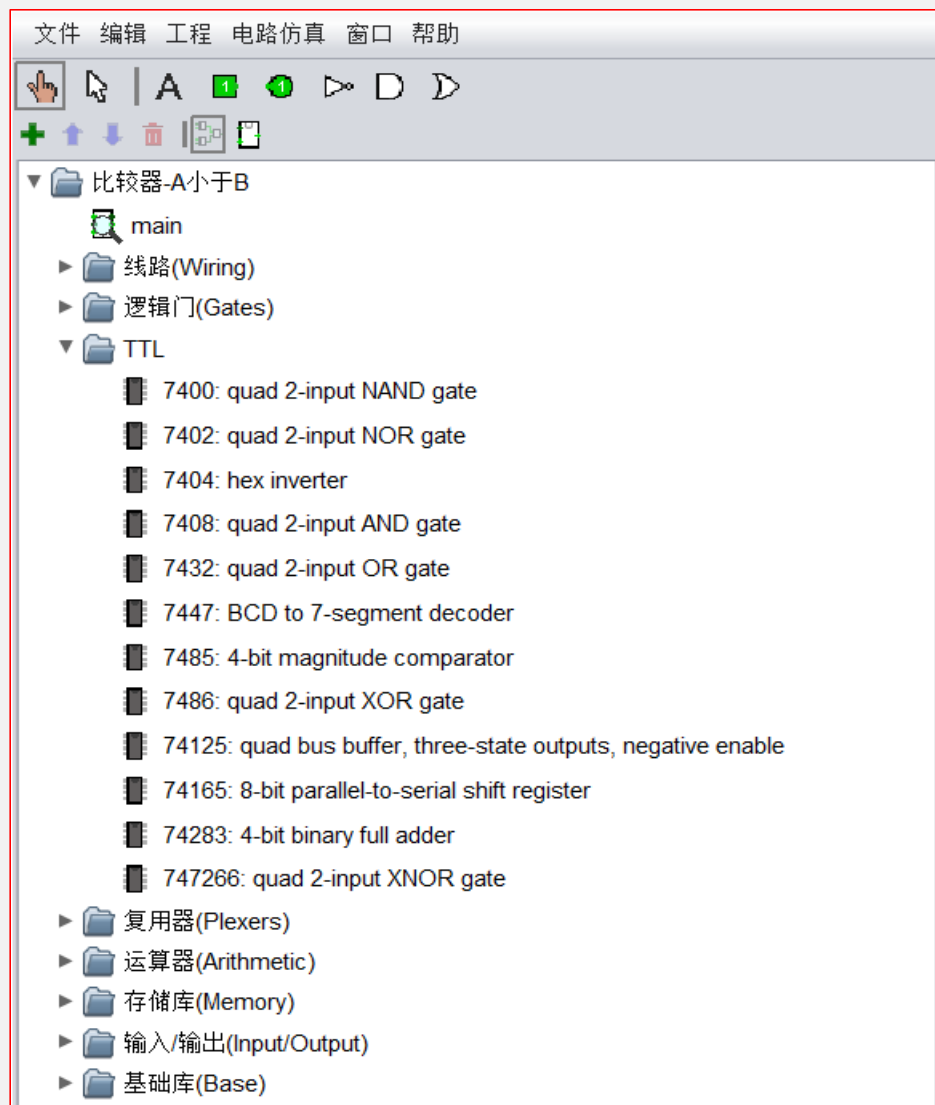
4.13 组合逻辑电路的迭代设计

2.硬件重用

◆硬件重用也是硬件设计的常用方法。

◆硬件重用的成分

逻辑门、集成电路；功能部件、子系统。



4.13 组合逻辑电路的迭代设计

2. 硬件重用

└─ 硬件系统的设计方法

硬件描述语言：结构级、数据流描述、行为描述

对电路的功能进行抽象描述，侧重于电路行为

使用持续赋值语句assign，实现逻辑电路功能

调用用逻辑门、已有的模块设计组合逻辑电路

设计基本功能部件

设计系统(子系统)

3.硬件迭代设计

(1)硬件迭代设计的基本概念

如果一个规模可扩展的逻辑电路可通过重复使用功能相同的子模块设计而成，称这样的硬件设计为硬件的迭代设计。

(2)迭代设计硬件子功能模块特征

- ◆模块独立且与目标电路功能相同
- ◆接口清晰、简明
- ◆具有高度可塑性(接口能传递功能相关特征)

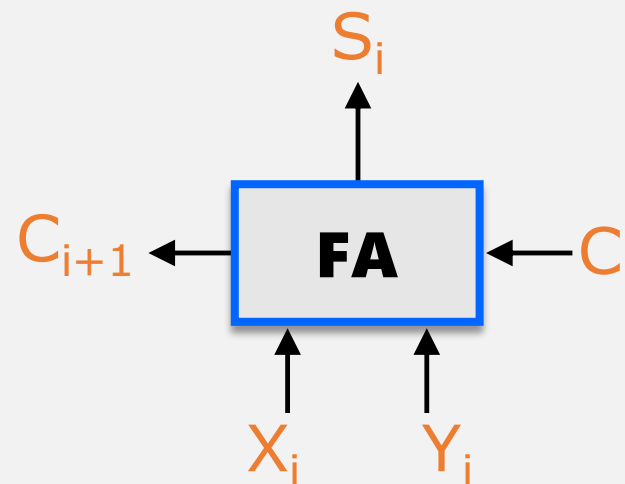
4.13 组合逻辑电路的迭代设计

4. 硬件迭代设计举例

例1 用硬件迭代设计思想，设计一个8位加法器。

$$\begin{array}{r}
 11010001 \\
 + 11111111 \\
 \hline
 11111110 \\
 111010000
 \end{array}$$

传统设计方法面临诸多问题

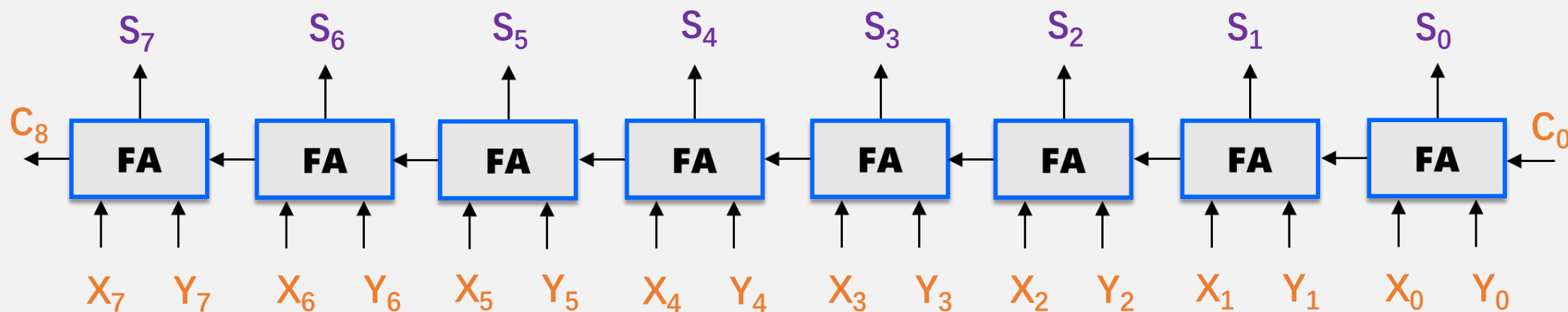


$$C_{i+1} = X_i Y_i + (X_i \oplus Y_i) C_i$$

$$S_i = X_i \oplus Y_i \oplus C_i$$

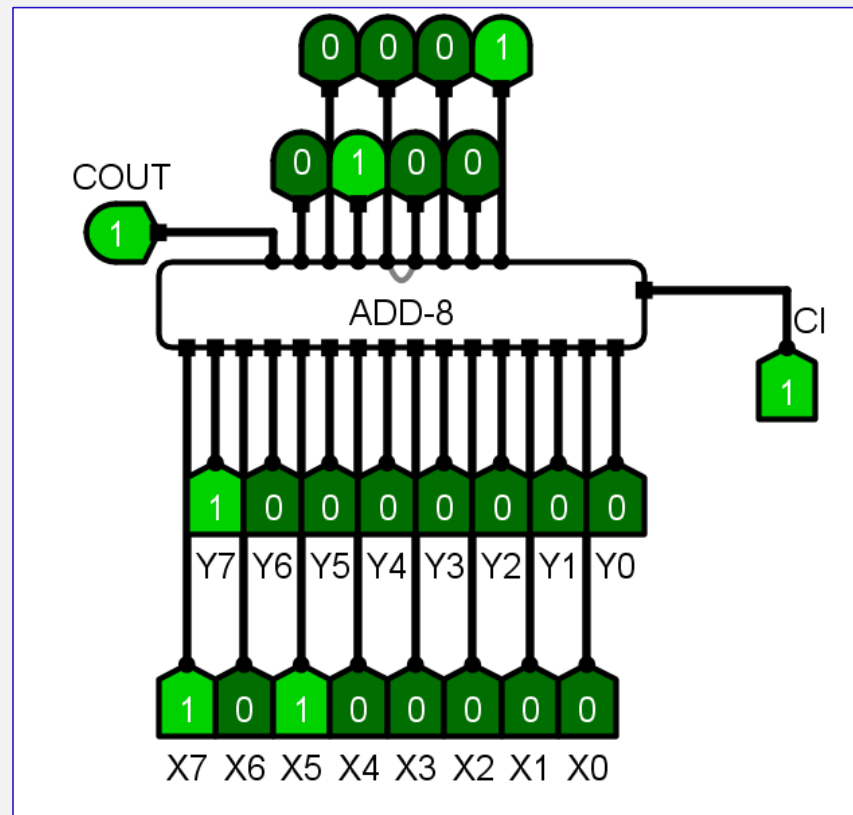
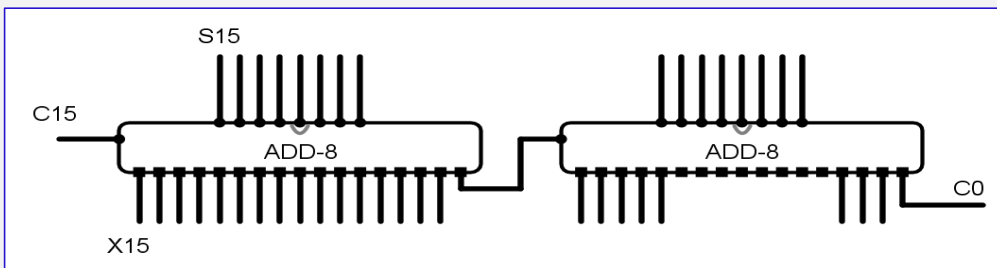
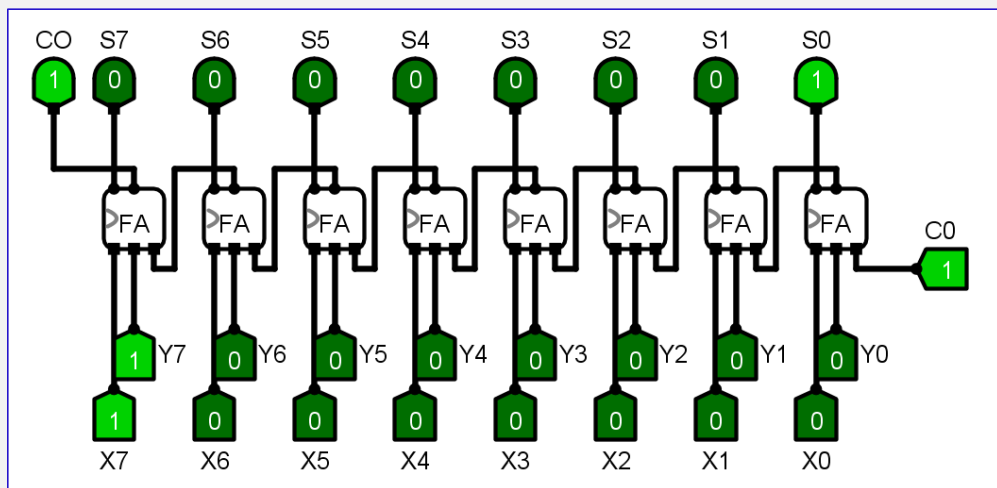
4.13 组合逻辑电路的迭代设计

例1 用硬件迭代设计思想，设计一个8位加法器。



4.13 组合逻辑电路的迭代设计

例1 用硬件迭代设计思想，设计一个8位加法器。

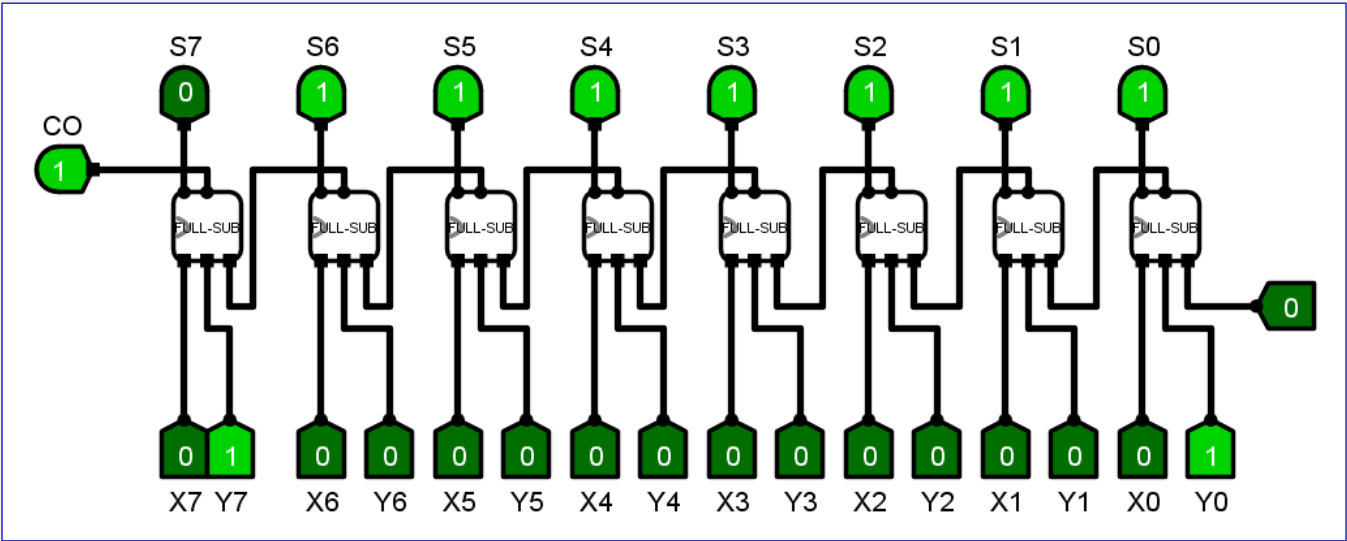
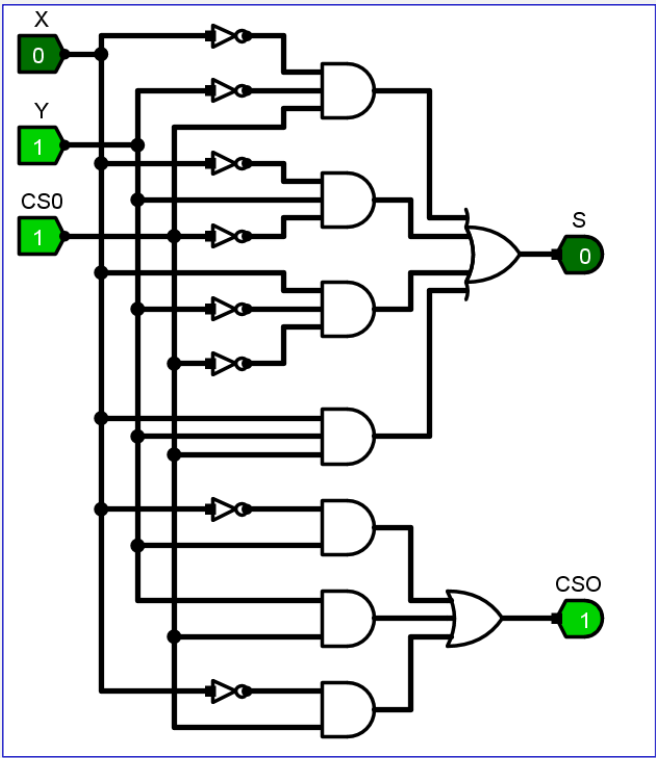


4.13 组合逻辑电路的迭代设计

例2 用硬件迭代设计思想，设计一个8位减法器。

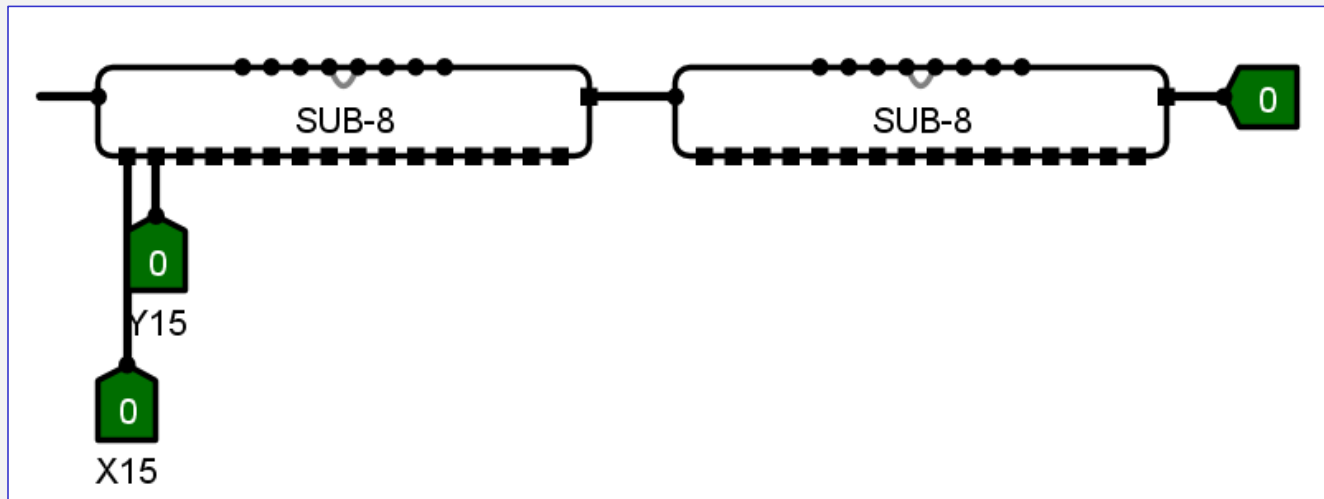
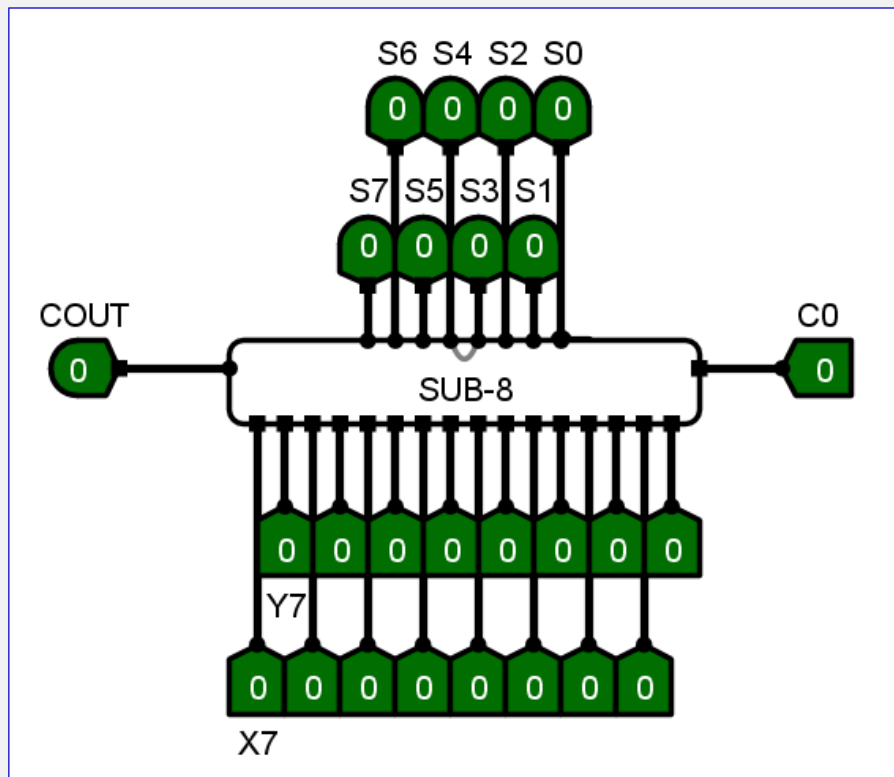
$$S_i = \overline{X} \overline{Y} C + \overline{X} Y \overline{C} + X \overline{Y} \overline{C} + X Y C$$

$$\begin{aligned} C_{i+1} &= \overline{X} \overline{Y} C + \overline{X} Y \overline{C} + \overline{X} Y C + X Y C \\ &= \overline{X} Y + Y C + \overline{X} C \end{aligned}$$



4.13 组合逻辑电路的迭代设计

例2 用硬件迭代设计思想，设计一个8位减法器。



4.13 组合逻辑电路的迭代设计

例3 用硬件迭代设计思想，设计一个位数可扩展的求补电路。

输入端				输出端		
S	A ₂	A ₁	A ₀	F ₂	F ₁	F ₀
1	0	0	0	0	0	0
1	0	0	1	1	1	1
1	0	1	0	1	1	0
1	0	1	1	1	0	1
1	1	0	0	1	0	0
1	1	0	1	0	1	1
1	1	1	0	0	1	0
1	1	1	1	0	0	1
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	1	0	0
0	1	0	1	1	0	1
0	1	1	0	1	1	0
0	1	1	1	1	1	1

		SA ₂			
A ₁ A ₀		00	01	11	10
00		0	1	1	0
01		0	1	0	1
11		0	1	0	1
10		0	1	0	1

F₂

		SA ₂			
A ₁ A ₀		00	01	11	10
00		0	0	0	0
01		0	0	1	1
11		1	1	0	0
10		1	1	1	1

F₁

		SA ₂			
A ₁ A ₀		00	01	11	10
00		0	0	0	0
01		1	1	1	1
11		1	1	1	1
10		0	0	0	0

F₀

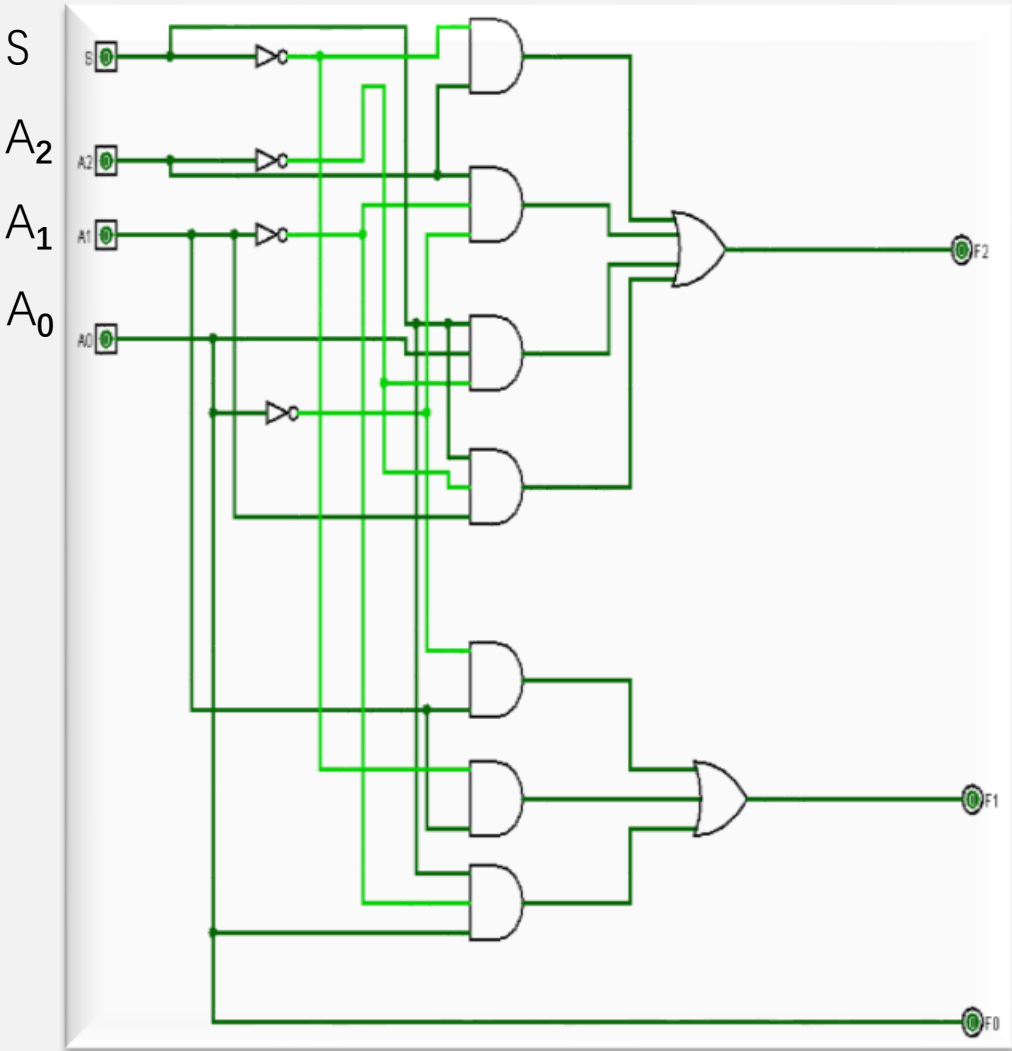
$$F_2 = \overline{S}A_2 + A_2\overline{A_1}\overline{A_0} + S\overline{A_2}A_0 + S\overline{A_2}A_1$$

$$F_1 = \overline{A_0}A_1 + A_1\overline{S} + S\overline{A_1}A_0$$

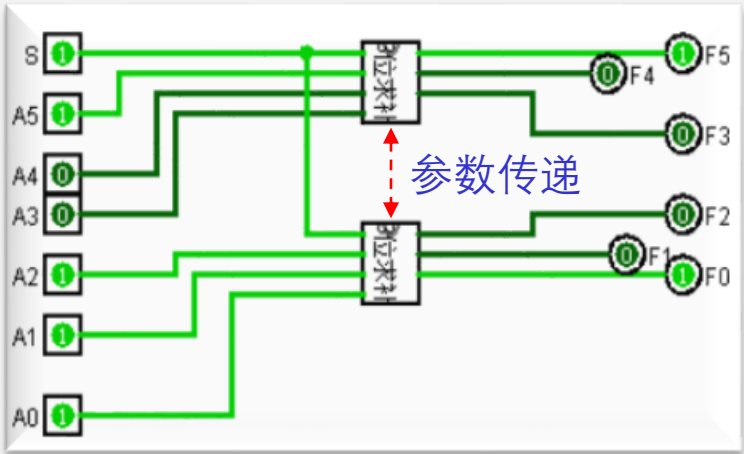
$$F_0 = A_0$$

4.13 组合逻辑电路的迭代设计

例3 用硬件迭代设计思想，设计一个位数可扩展的求补电路。



1 100111



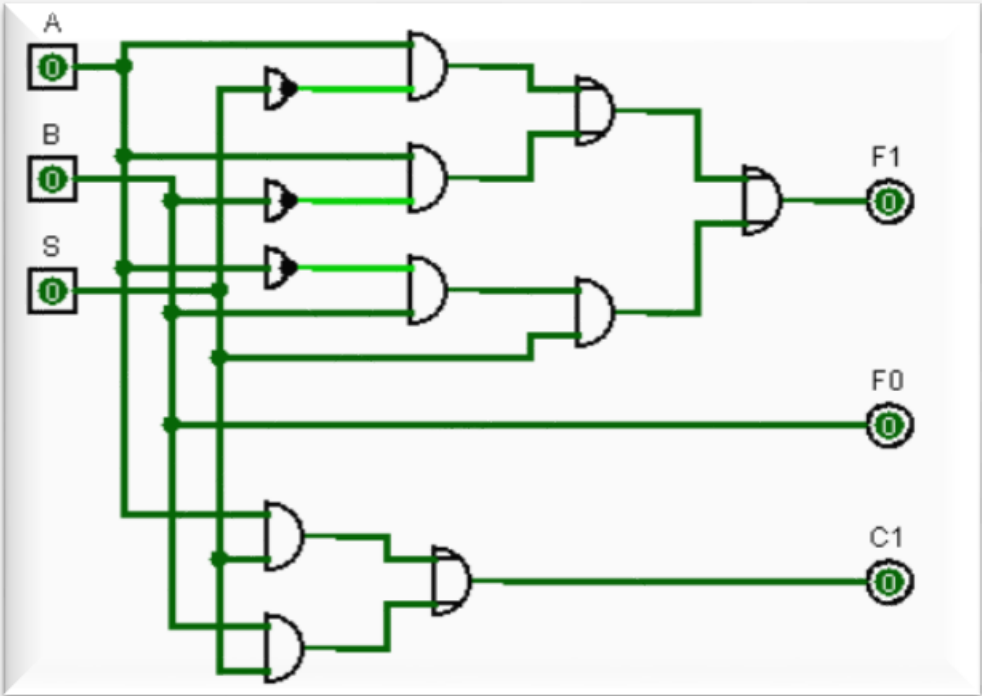
1 011001

4.13 组合逻辑电路的迭代设计

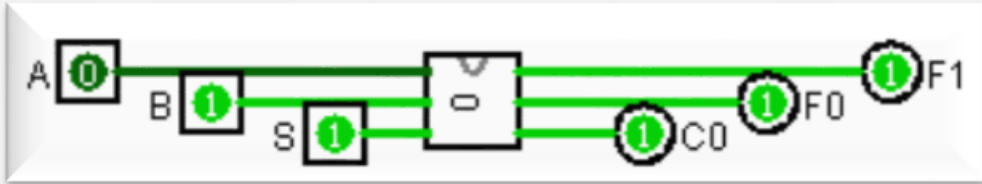
例3 用硬件迭代设计思想，设计一个位数可扩展的求补电路。

2位求补电路真值表

A	B	S	F1	F0	C1
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	1	0
0	1	1	1	1	1
1	0	0	1	0	0
1	0	1	1	0	1
1	1	0	1	1	0
1	1	1	0	1	1



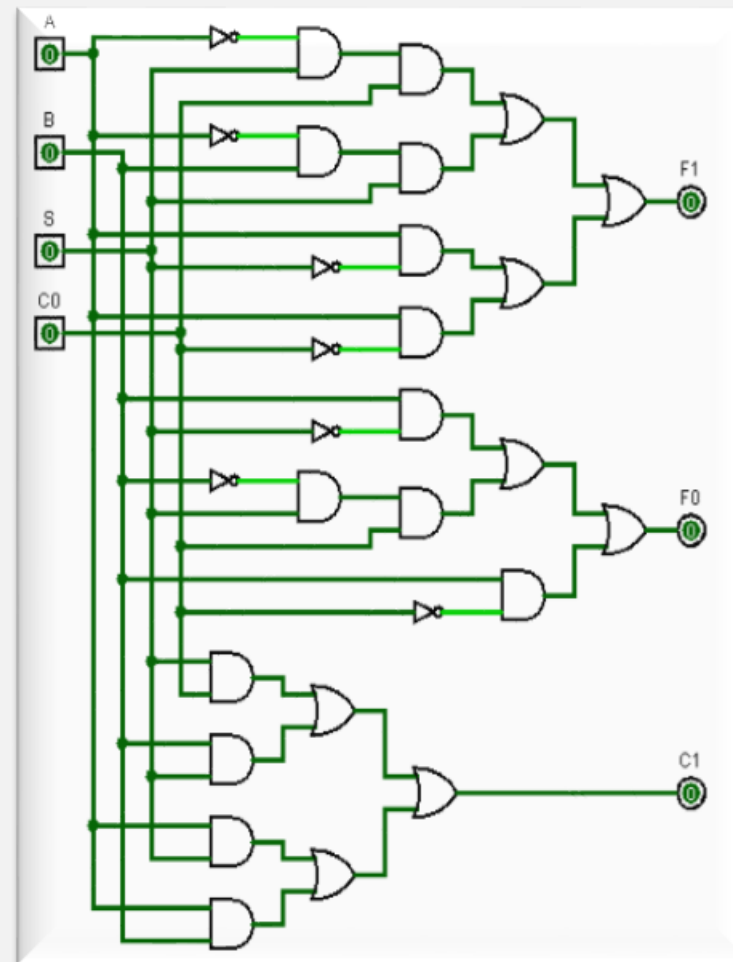
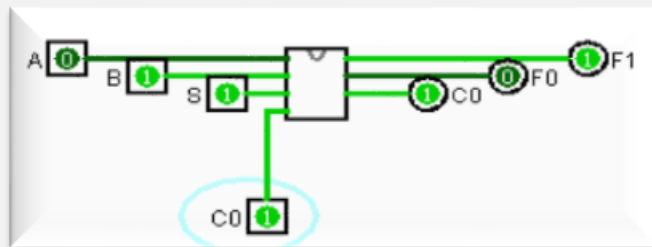
- ◆为什么设置C1
- ◆C1要传递求补功能的什么特征？



4.13 组合逻辑电路的迭代设计

例3 用硬件迭代设计思想，设计一个位数可扩展的求补电路。

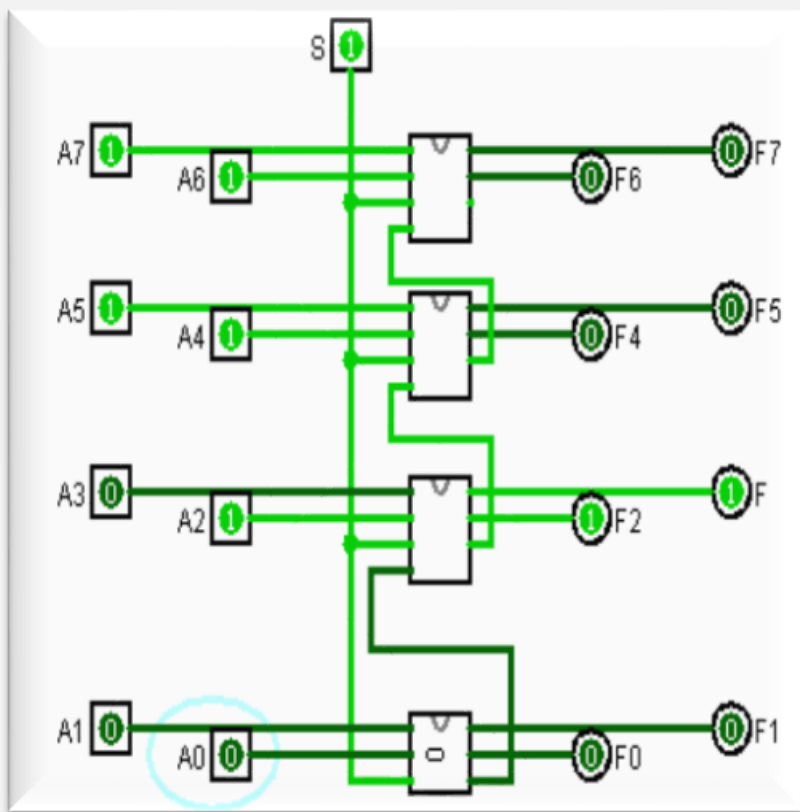
A	B	S	C0	F1	F0	C1
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	0	0	0
0	0	1	1	1	1	1
0	1	0	0	0	1	0
0	1	0	1	0	1	0
0	1	1	0	1	1	1
0	1	1	1	1	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	1	0	1
1	0	1	1	0	1	1



- ◆ 为什么设置C0
- ◆ C0要传递求补功能的什么特征？
- ◆ 如何使用C0？

4.13 组合逻辑电路的迭代设计

例3 用硬件迭代设计思想，设计一个位数可扩展的求补电路。

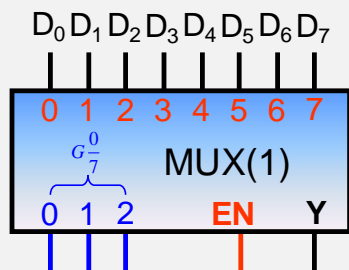


8位求补总电路

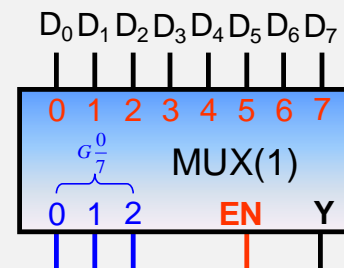
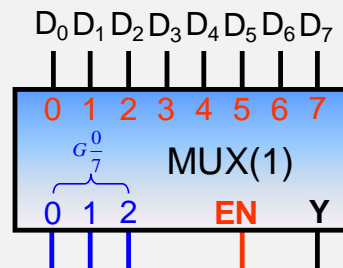
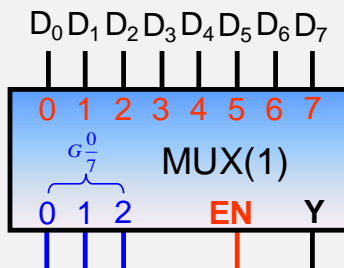
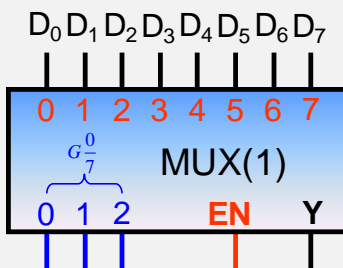
有更优的设计方法吗？

4.13 组合逻辑电路的迭代设计

例4 用适当的逻辑功能部件和8选1数据选择器构成32选1数据选择器。

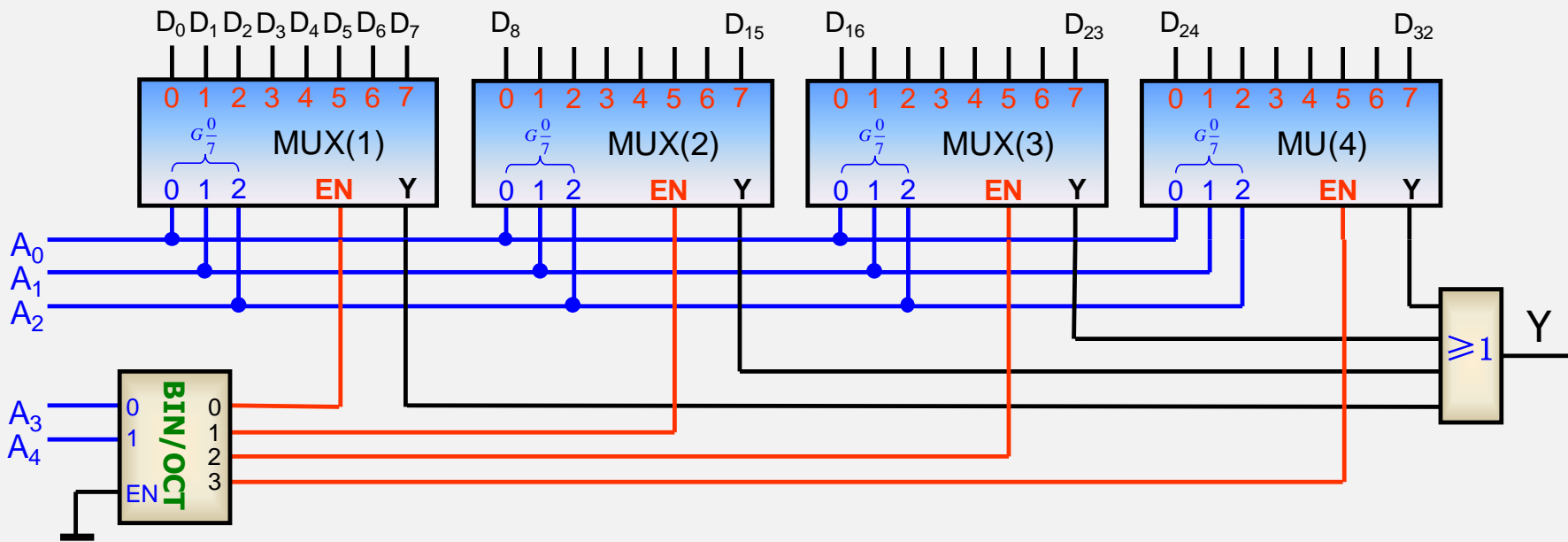


- ◆ 32选1需要4片8路数据选择器
- ◆ 片间需要什么样的传递信号？
- ◆ 原片设计时是否考虑了这种特征的传递并设计接口？
- ◆ 原片扩展受到哪些限制？如何突破？



4.13 组合逻辑电路的迭代设计

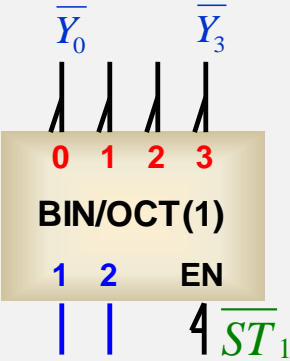
例4 用适当的逻辑功能部件和8选1数据选择器构成32选1数据选择器。



1片2-4译码器和4片8路选择器

4.13 组合逻辑电路的迭代设计

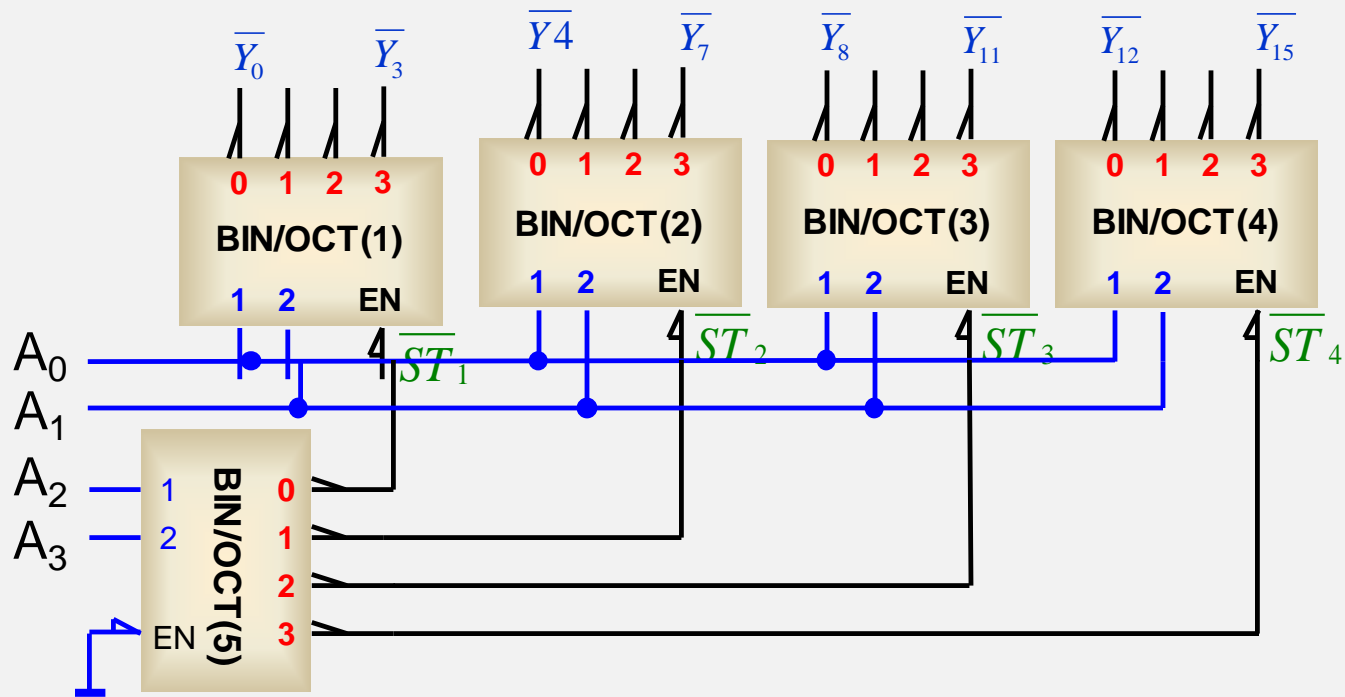
例5 用适当的逻辑功能部件和2-4译码器设计4-16译码器。



- ◆ 4-16译码器需要4片2-4译码器
- ◆ 片间需要什么样的传递信号？
- ◆ 原片设计时是否考虑了这种特征的传递并设计接口？
- ◆ 原片扩展受到哪些限制？如何突破？

4.13 组合逻辑电路的迭代设计

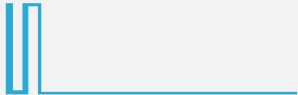
例5 用适当的逻辑功能部件和2-4译码器设计4-16译码器。



5片2-4译码器实现4-16译码器

5. 硬件迭代设计总结与思考

- ◆ 突破传统组合逻辑设计方法制约。
- ◆ 通用部件设计与单独使用的关系(多余引脚的初值设定)
- ◆ 建立硬件迭代设计的思维，原片设计时考虑特征传递接口设计(通用件)
- ◆ 是否所有组合逻辑电路都能采用迭代设计



本章内容完成！