答辩要求：

主要是四部分：1、基础指令拓展（运算、位移、访存、转移类似于这种指令）2、乘除法的实现 3、例外与中断（异常处理）的实现 4、FPGA创新实现cache或者汇编控制外设（比如在开发板上实现对某个部件的控制，lcd显示屏等）

现在手头上有的资源：

1. cde工程A，能本地通过89个trace比对，但是不能通过板子上的89个测试点
2. Cde工程B，有一个基本的开发板创新，但是很难理解，这一部分比较困难

这两个资源足够写课程报告，但是远远不够下周的答辩。

计划是这样的：

暂时的分工：1、基础指令拓展：王宠爱 2、乘除法：施耀民、成豪 3+4、李晓坤+王若凡

我待会把工程A发出来，然后大家开始看总体实现，也就是答辩要求对应的四部分，先对工程整体有个把握。

周二（10.31晚上），聚在一起同步进度，然后明确分工，也就是各自的侧重点。之后就专心看自己负责的那一部分。

周五晚，聚在一起同步进度，然后确定答辩要展示的内容，周六晚之前出一份各自部分答辩ppt的初稿，（不用太美化），然后交给王宠爱（她负责基础指令部分，相对比较轻松）进行美化。Ppt终稿在周日晚由王宠爱完成，然后大家在提提修改意见，基本就定下了。

答辩不是几分钟就完事的，现场会有老师提问，所以必须要对工程的整体架构跟各自的部分有透彻的理解，这个有点困难。。。

计划我们组的答辩展示在11.7号之前完成，也就是前两天（11.6-11.7）完成，（避免有跟我们用的同一份项目的），大家加油吧。