

بسم الله الرحمن الرحيم

دانشگاه صنعتی شریف

دانشکده مهندسی برق

گزارش فاز دوم پروژه

درس ساختار میکروپروسسور و کامپیوتر

استاد : دکتر موحیدیان

حسن طلائیان 95105708

بهار 96-97

1) ماژول ها

به ترتیب ماژول های زیر تعریف شده اند :

- 1) ALU
- 2) Controler (تمام واحد کنترل در این ماژول قرار دارد و سیگنال های کنترلی مقداردهی میشوند)
- 3) Data_mem // Data Memory
- 4) DataPath // تمام پردازنده به غیر از واحد کنترل در این قسمت قرار دارد .
- 5) instr_mem// Instruction Memory

تمام دستورالعمل ها در این مموری قرار میگیرند و اندازه آن 1024 کلمه است .

- 5) M_signExtend //
ماژول sign extend و یا zero extend که با بیت کنترلی signExtend مود آن تعیین میشود.

- 6) Multiplexer

مالتی پلکسر با تعداد بیت پارامتری در هر پورت

- 7) PCReg

مقدار PC در آن نگهداری میشود.

- 8) Register_file

یک مموری با length = 32 و depth = 32 برای حافظه های با کارکرد مستقیم و پرسرعت با پروسسور

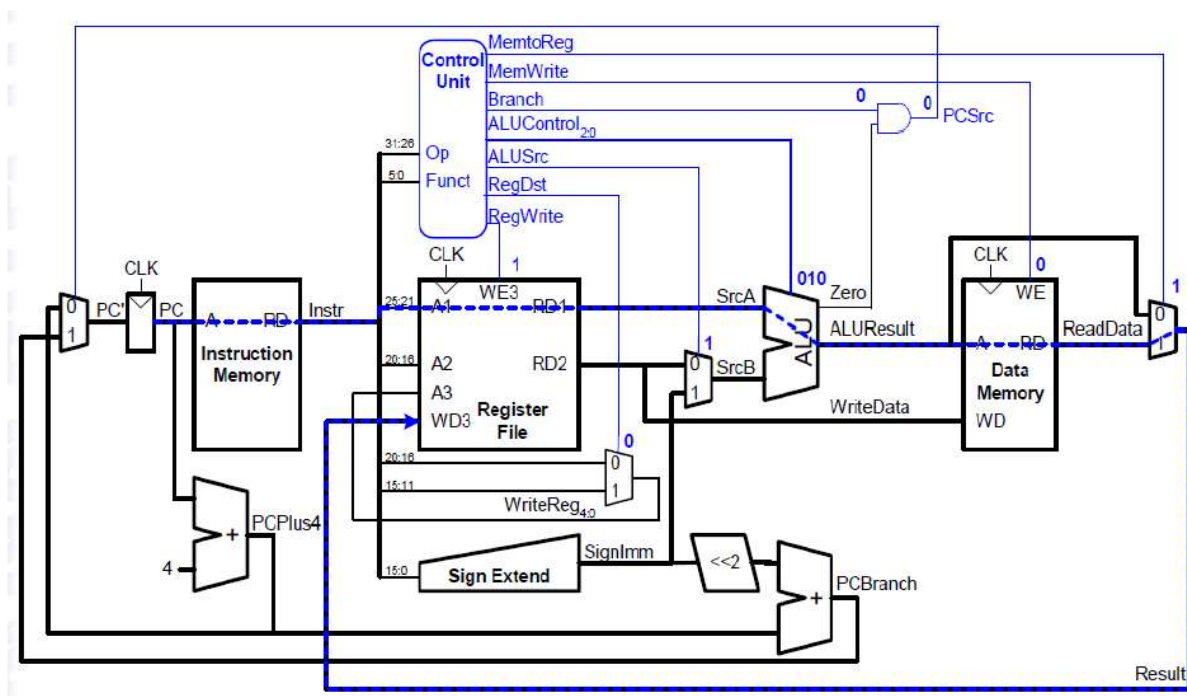
- 9) SyngleCycle

Top module این فاز پروژه است.

- در فایل تست بنچ ، تغییرات لازم برای اجرا براساس نام های به کار رفته در کد انجام شد و خروجی مورد نظر نیز دیده شد.

(2) شکل Datapath

شکل مسیر جریان داده سعی شد دقیقاً بصورت شکل مورد نظر در گزارش باشد. این شکل به صورت ذیل است.



(3) مجموعه دستورالعمل های پیاده سازی شده

مجموعه دستورالعمل‌های قابل اجرا شامل دستورات زیر است و فرمت machine code آن‌ها براساس MIPS instruction set و اسلایدها نوشته شده است. (براساس instruction set ارائه شده در اسلایدها)

ADD - ADDU - SUB - SUBU - AND - OR - XOR - NOR - SLT - SLTU - LW - SW
BEQ - BNE - ANDI - ORI - XORI - ADDI - ADDIU - SLTI - SLTIU