

Микроархитектурная спецификация

APB multiplexer

Table of contents

1. Introduction	1
1.1. Purpose	1
1.2. Basic function	1
1.3. Configuration	1
2. Functional description	2
2.1. Block diagram	2
3. Ports description	4
3.1. Clock ports description	5
3.2. Reset ports description	5
3.3. Bus interfaces description	5
3.4. Initialization	5
3.5. Work with reset	5
4. Power architecture	6
5. Bibliography	7
6. Document version	8

Chapter 1. Introduction

1.1. Purpose

APB Multiplexer — блок, обеспечивающий взаимодействие нескольких мастер-устройств с одним ведомым устройством через APB4 интерфейс.

1.2. Basic function

Блок обеспечивает передачу транзакций от одного из мастер-устройств к ведомому интерфейсу, осуществляя выбор активного источника на основе сигнала арбитража. При этом остальные мастера находятся в состоянии ожидания, пока текущая транзакция не будет завершена.

1.3. Configuration

Table 1. Parameters

Parameter	Value range	Description
APB_ADDR_WIDTH	8-32	ширина адреса APB до 32 бит Default: 32
APB_DATA_WIDTH	8-32	ширина данных APB 32 бит Допустимые значения 8,16,32 Default: 32
NUM_APB_MASTERS	1-32	количество подключаемых APB Master устройств Default: 16

Chapter 2. Functional description

2.1. Block diagram

Рисунок 1. Структурная схема мультиплексора APB4_MUX

В состав блока входит:

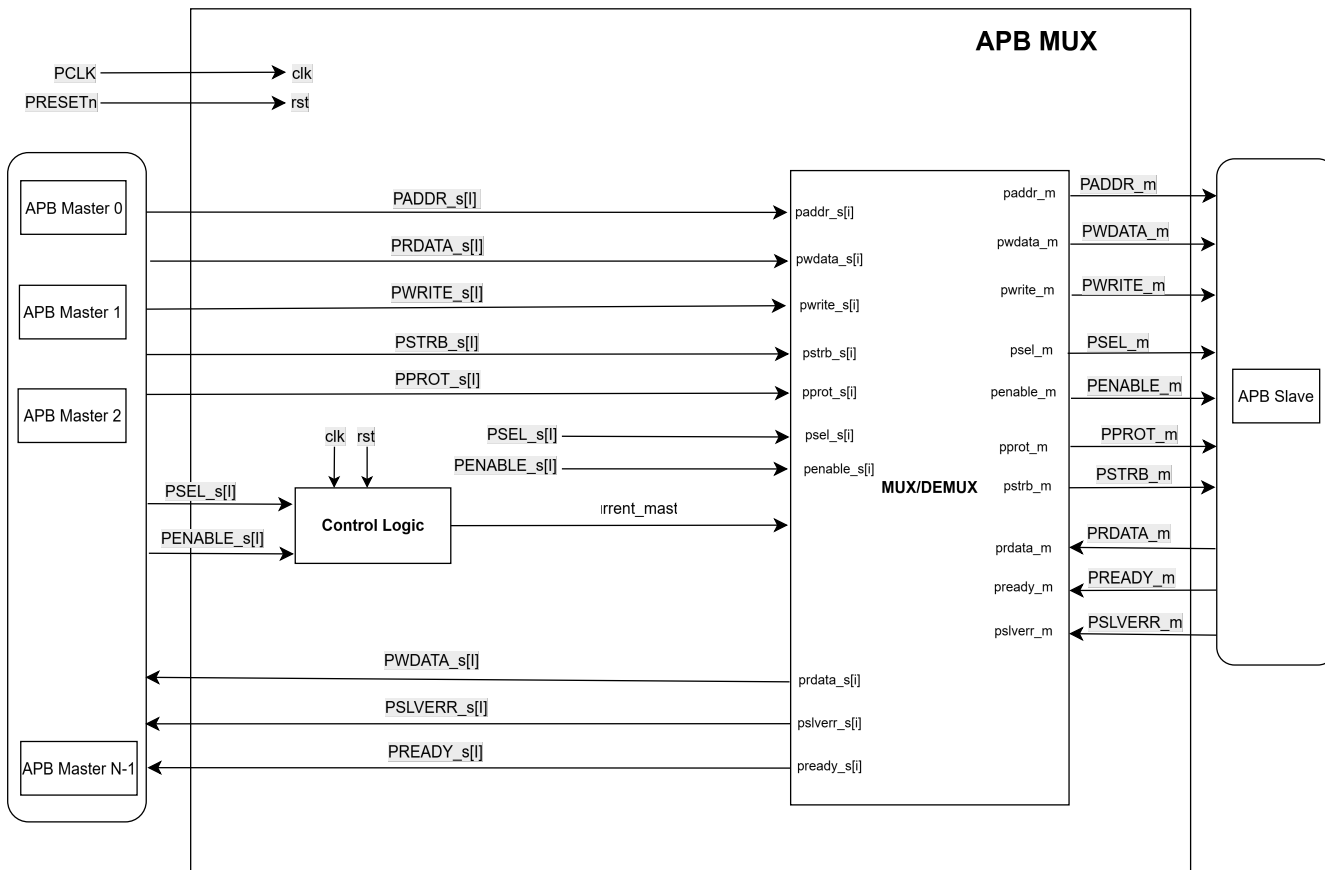


Figure 1. Блок-схема apb_mux

Блок управления (Control Logic) — центральная управляющая часть, объединяющая функции арбитра, генератора управляющих сигналов и автоматов состояний. Формирует последовательность фаз APB-транзакции (SETUP и ACCESS), управляет мультиплексором и демультимплексором с помощью управляющих сигналов, синхронизирует передачу данных между мастерами и slave-устройством. **Арбитраж Round-Robin** работает по принципу циклического перебора: после завершения каждой транзакции приоритет сдвигается к следующему мастеру в очереди. Если текущий обслуживаемый мастер имеет номер N, то следующий приоритет получает мастер $(N+1) \bmod M$, где M - общее количество мастеров. Это гарантирует, что все мастера получают равный доступ к шине без блокировок.

Мультиплексор/Демультимплексор (Multiplexer / Demultiplexer) - Мультиплексор (MUX) - передает данные (адрес, данные, управление) от выбранного мастера к slave-устройству.
- **Демультимплексор (DMUX)** - распределяет ответные сигналы (данные, готовность, ошибка) от slave-устройства соответствующему мастеру.

Принцип работы мультиплексора APB_MUX

Мультиплексор APB_MUX предназначен для арбитража доступа к одному ведомому устройству (slave) от нескольких ведущих устройств (masters) через интерфейс APB4.

Арбитраж Round-Robin реализован с использованием циклического сдвига и указателя `ptr`. При одновременных запросах от нескольких мастеров (сигналы `PSEL_s`) арбитр выполняет правосторонний циклический сдвиг массива запросов относительно текущего значения указателя, затем применяет алгоритм фиксированного приоритета к сдвинутому массиву для выбора одного мастера, и выполняет обратный левосторонний сдвиг полученного разрешения. После каждой выданной транзакции указатель `ptr` устанавливается на следующий за текущим мастером, обеспечивая циклическую очередность доступа.

Конечный автомат управления с состояниями `IDLE`, `SETUP` и `ACCESS` формирует строгие временные диаграммы протокола APB. В состоянии `IDLE` арбитр выбирает следующего мастера при наличии запросов. В состоянии `SETUP` активируется сигнал `PSEL_m` для выбранного мастера. В состоянии `ACCESS` активируется `PENABLE_m`, а завершение транзакции происходит по сигналу `PREADY_m` от slave-устройства.

Мультиплексор сигналов направляет к slave-устройству адрес, данные и управляющие сигналы только от текущего выбранного мастера, определяемого сигналом `current_master`. **Демльтиплексор ответов** маршрутизирует данные и статусные сигналы (`PRDATA_m`, `PREADY_m`, `PSLVERR_m`) исключительно активному мастеру, в то время как остальные мастера получают нулевые ответы.

Смена активного мастера происходит при переходе из состояния `IDLE` в `SETUP`, что обеспечивает атомарность выполнения транзакций и предотвращает конфликты доступа к шине.

Chapter 3. Ports description

Блок имеет следующий список портов ввода-вывода.

Table 2. All Ports

Port	Width	Direction	Clock	Description
Clock				
clk_i	1	input	-	APB clock signal
Resets				
rst_i	1	input	async	global reset signal, active low
Bus APB Masters (входные интерфейсы)				
paddr_m	[APB_ADDR_WIDTH-1:0]	input	clk_i	Адрес от мастера
pwrdata_m	[APB_DATA_WIDTH-1:0]	input	clk_i	Данные для записи от мастера
pwrite_m	1	input	clk_i	Тип транзакции (1-запись/0-чтение)
psel_m	[NUM_APB_MASTERS-1:0]	input	clk_i	Выбор мастера
penable_m	[NUM_APB_MASTERS-1:0]	input	clk_i	Разрешение передачи от мастера
pready_m	[NUM_APB_MASTERS-1:0]	output	clk_i	Готовность для мастера
pslverr_m	[NUM_APB_MASTERS-1:0]	output	clk_i	Флаг ошибки для мастера
pprot_m	3	output	clk_i	Сигналы защиты
pstrb_m	4	output	clk_i	Стробы записи
Bus APB Slave (выходной интерфейс)				
paddr_s	[APB_ADDR_WIDTH-1:0]	output	clk_i	Адрес к slave-устройству
pwrdata_s	[APB_DATA_WIDTH-1:0]	output	clk_i	Данные для записи к slave
pwrite_s	1	output	clk_i	Тип транзакции к slave
psel_s	1	output	clk_i	Выбор slave-устройства
penable_s	1	output	clk_i	Разрешение передачи к slave
prdata_s	[APB_DATA_WIDTH-1:0]	input	clk_i	Данные чтения от slave
pready_s	1	input	clk_i	Готовность slave-устройства
pslverr_s	1	input	clk_i	Флаг ошибки slave
pprot_s	3	output	clk_i	Сигнал защиты
pstrb_s	4	output	clk_i	Строб записи

3.1. Clock ports description

В данном блоке используются следующие тактовые сигналы:

- `clk_i`
Сигнал синхронизации, тактирующий работу APB4 интерфейса

3.2. Reset ports description

В данном блоке используются следующие сигналы сброса:

- `PRESETn`
Активный уровень: 0
Сбрасывает всю логику блока.

3.3. Bus interfaces description

В блоке используются следующие интерфейсы:

- APB4 slave интерфейс
- APB4 master интерфейс

3.4. Initialization

Блок переходит в рабочее состояние при неактивном уровне сброса.

3.5. Work with reset

Сброс мультиплексора осуществляется внешним асинхронным сигналом `rst_n_i`.

Chapter 4. Power architecture

Вся логика находится в одном домене питания. Специальных требований не предъявляется.

Chapter 5. Bibliography

Table 3. Literature

Name	Link	Local Path	Year
APB4 Specification			

Chapter 6. Document version

1.0.0