

Praktikum „Digitale Schaltungstechnik“

Versuch 0

„Grundsaltungen der Digitaltechnik“

Studiengang		Gruppe		Team	
-------------	--	--------	--	------	--

Name	

Versuchstermin	
Abgabetermin	

Testat erteilt	
----------------	--

1 Lernziel

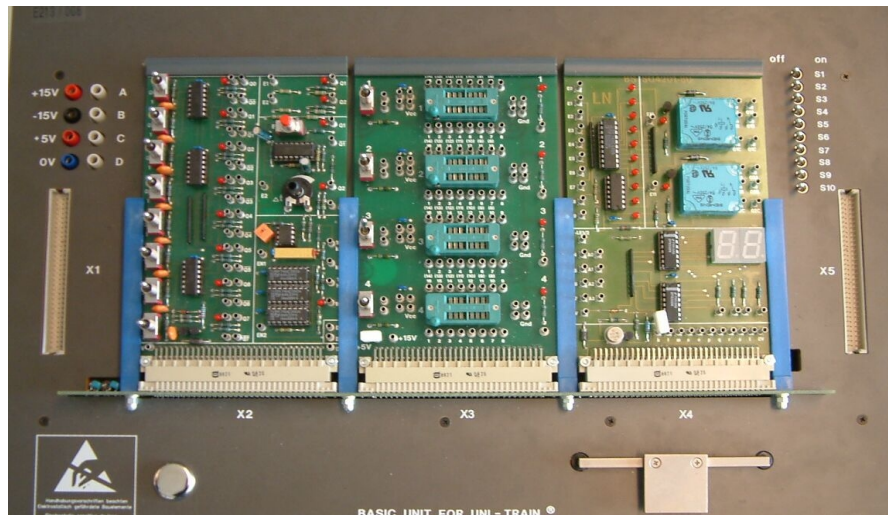
In diesem Versuch sollen die grundlegenden Kenntnisse vermittelt werden, die zur Durchführung der weiteren Versuche notwendig sind. Des weiteren werden die Grundlagen der Schaltalgebra vertieft.

2 Material

2.1 Kabelsatz

Gehen Sie bitte mit den Leitungen sorgfältig um – nicht an den Drähten aus den Buchsen ziehen, sondern am Steckergehäuse anfassen. Im besten Fall bekommt die nachfolgende Gruppe Probleme mit Wackelkontakten.

2.2 Tischarbeitsmoduladapter

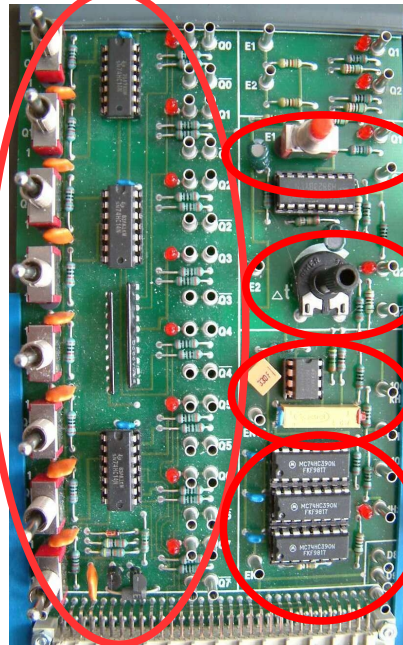


Versuchsplatz digitale Schaltungen

Im folgenden sind die Teilbaugruppen beschrieben:

2.3 Eingabeplatine

8 Schalter mit zugehörigen entprellten Ausgängen Q0...Q7:
 Schalterstellung Mitte => Qx = LOW (logisch '0' o. 0V)
 Schalterstellung 1 => Qx = HIGH (logisch '1' o. 5V)
 \overline{Qx} ist jeweils das negierte Qx.



Auf Tastendruck wird an Q1 ein Einzelimpuls mit einer Pulsdauer von 1s ausgegeben

Durch eine steigende Flanke am Eingang E2 wird ein Einzelimpuls an Q2 erzeugt. Die Pulsdauer wird über das Potentiometer eingestellt (15ms...600ms).

Legt man EN1 auf 'High', so kann man ein Rechtecksignal mit 100kHz abgreifen.

Legt man zusätzlich EN2 auf 'LOW' so sind auch die Frequenzen 1kHz, 100Hz und 1Hz verfügbar.

2.4 Ausgabeplatine

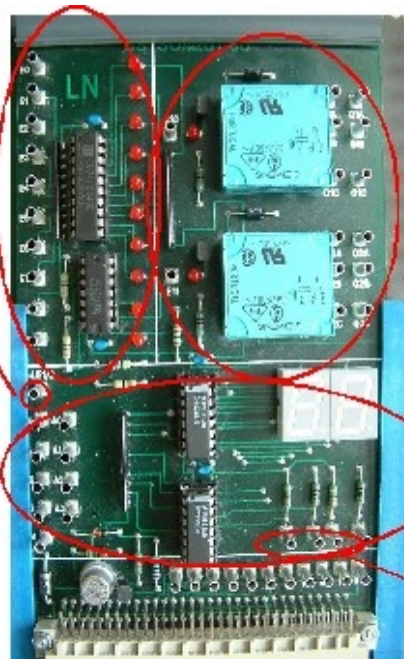
Einzel-LED-Anzeige:
 E0...E9: CMOS-Eingänge zur Ansteuerung der einzelnen LED's, sind über PullDown definiert auf GND gelegt.

LatchEnable der beiden 7-Segmentdecoder (DM9368) (ein Wert an den Eingängen wird abgespeichert)

Dual-7-Segmentanzeige
 A0...A3: Binäreingänge Anzeige rechts
 A4...A7: Binäreingänge Anzeige links

z.B. A0='0', A1='1', A2='1', A3='0'

Anzeige rechts = **6**



Relaisausgänge (15V Versorgung erforderlich):
 E10 und E11: Ansteuerungseingänge
 QxC: Schaltkontakt (com)
 QxA: Schaltkontakt (op)
 QxB: Schaltkontakt (cl)

RBI/RBO-Anschlüsse der 7-Segmentdecoder (zum Unterdrücken einer führenden 0 in der Anzeige)



2.5 Schwenkhebelplatine zur Aufnahme der Integrierten Schaltkreise (IC's)

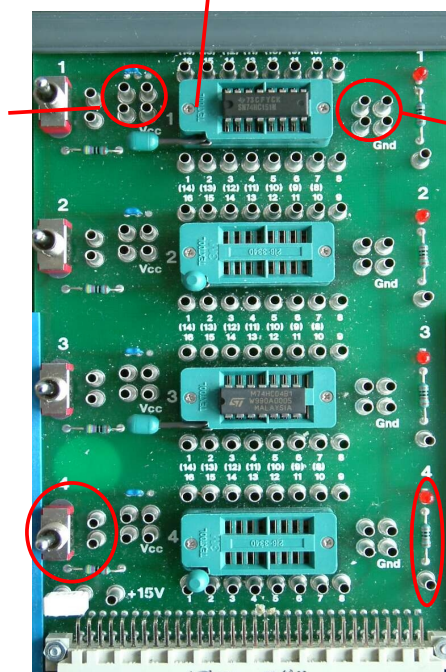
Schwenkhebelfassungen 1-4:
hier kann man verschiedenen IC's einlegen und durch
„nach unten drücken“ des Hebels fixieren

An diesen Buchsen (VCC)
können 5V abgegriffen werden:
als Versorgungsspannung
für die IC's
oder auch als „fester“ High-Pegel

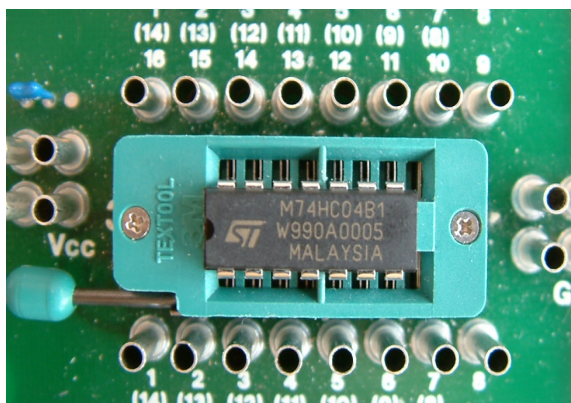
An diesen Buchsen (GND)
können 0V abgegriffen werden:
als Groundspannung für die IC's
oder auch als „fester“ Low-Pegel

Nicht entprellter Taster/Schalter:
Mittelstellung:
Low-Potential an den Buchsen
Oben/Unten:
High-Potential an den Buchsen

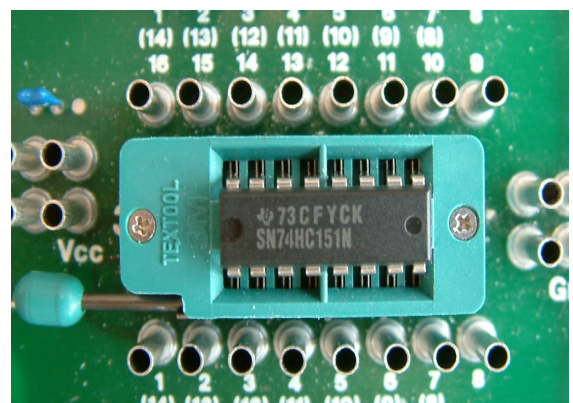
Einfache LED mit Vorwiderstand:
High-Potential an der Buchse: „Ein“
Low-Potential an der Buchse: „Aus“



Die Schwenkhebelfassungen sind für 14- und 16-polige ICs ausgelegt. Achten Sie insbesondere bei 14-poligen Gehäusen darauf, dass sie linksbündig eingesetzt werden und sich ab PIN 8 die Nummerierung ändert (1... 7 und (8)...(14))



14-poliger IC

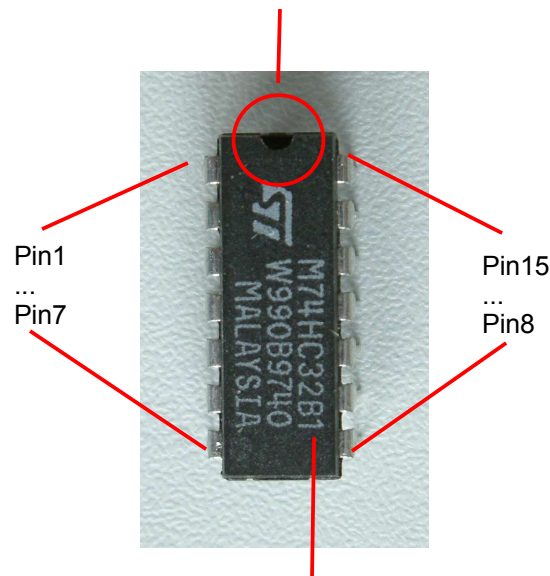


16-poliger IC

2.6 verschiedene IC's

Beispiel: 74HC32

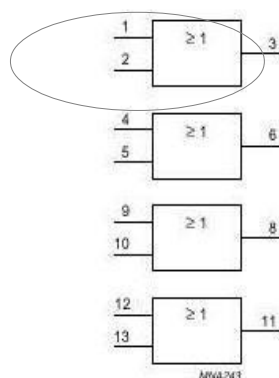
Einkerbung: dient zur Bestimmung des 1. Pins
 Zählung beginnt bei dieser Gehäuseform (Dual-Inline)
 immer links neben der Markierung!



Aufdruck des Gattertyps: hier M74HC32B1, entscheidend ist der Ausdruck 74HC32 – er gibt Aufschluß über das Innenleben des Bausteins – 4 ODER-Gatter mit je 2 Eingängen

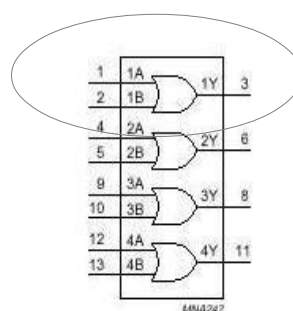
In Verbindung mit dem zugehörigen **Datenblatt** kann man die Funktionsweise und Beschaltung (Zuordnung der Pins) des ICs ermitteln.
 Hier einige Ausschnitte, z.B.:

Pin 1 und Pin 2 sind die Eingänge des ODER-Gatters, Pin 3 ist der zugehörige Ausgang.



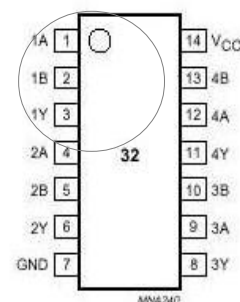
Logic symbol (IEEE/IEC)

Schaltzeichen nach
IEEE/IEC-Norm



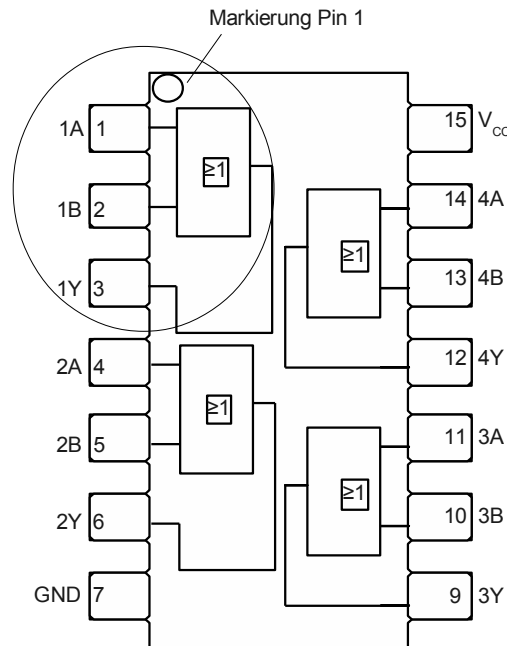
Logic symbol

Schaltzeichen nach
USA-Schriftum

Pin configuration DIP14, SO14 and
(T)SSOP14.

Konfiguration der Anschluss-Pins für
verschiedene Gehäuseformen

Verbindet man Schaltzeichen und Pin Konfiguration aus obigem Beispiel, dann erhält man folgendes Schaltbild:



Wichtig:

Jeder IC muss mit einer Spannungsquelle verbunden werden (immer VCC und GND). Evtl. funktionieren manche Schaltungen auch ohne Versorgungsspannung, dies beruht aber auf rein parasitären Vorgängen, ist rein zufällig und verursacht Funktionsstörungen.

CMOS (Complementary Metal-Oxide Semiconductor)-Eingänge sind 'hochohmig', d.h. sie benötigen nur sehr geringe Ströme um aktiviert zu werden. Es reicht meist die elektromagnetische Strahlung der Umgebung, damit sie reagieren. Daher ist es bei CMOS-Gattern wichtig, Eingänge (zumindest von benutzten Gattern) immer mit 'High'- oder 'Low'-Potential zu verbinden.

3 Vorbereitungsaufgaben

Datenblätter der Bausteine 74HC00, 74HC02, 74HC04, 74HC08, 74HC11, 74HC27, 74HC32, 74HC86 und 74HC74 sind zum Versuch mitzubringen!!! (wichtig sind vor allem Auszüge mit Funktion und Anschlussbelegung)

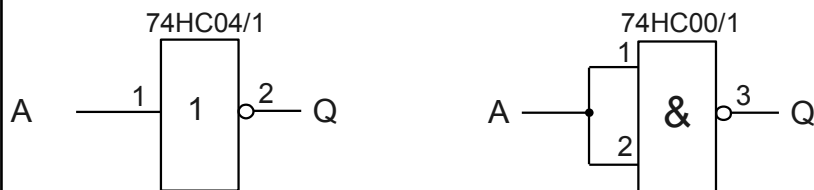
Die im folgenden aufgeführten Grundsaltungen sollen mit NAND-Gattern (2 Eingänge - 74HC00) realisiert werden. Ermitteln Sie unter Zuhilfenahme der Regeln der Schaltalgebra die notwendigen Schaltungsgleichungen und zeichnen Sie die zugehörigen Schaltbilder (mit Lineal und Schablone) unter Berücksichtigung der Datenblattangaben. Orientieren Sie sich am Beispiel 3.1.

3.1 Beispiel: Negation – 1 Eingang

Gleichung der Negation: $Q = \overline{A}$ Gleichung NAND: $Q = \overline{AB}$

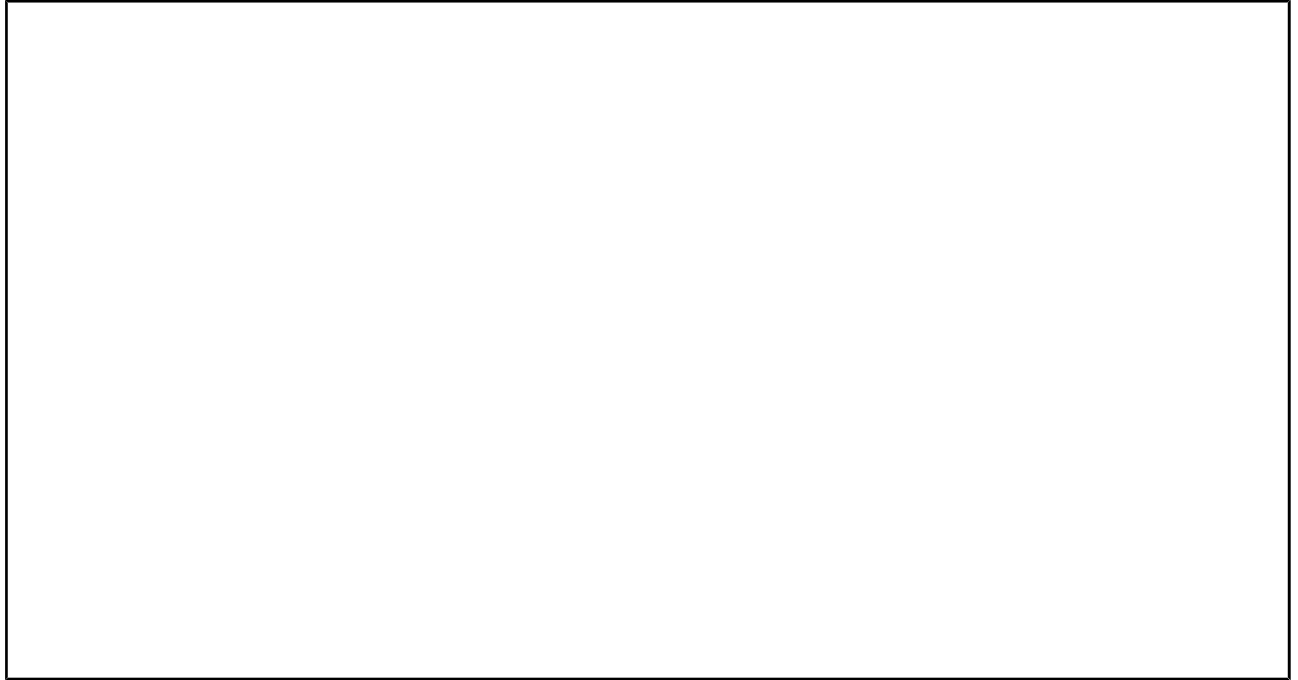
für $B = A$ erhält man: $Q = \overline{A}$

Schaltbild:



3.2 UND – 3 Eingänge

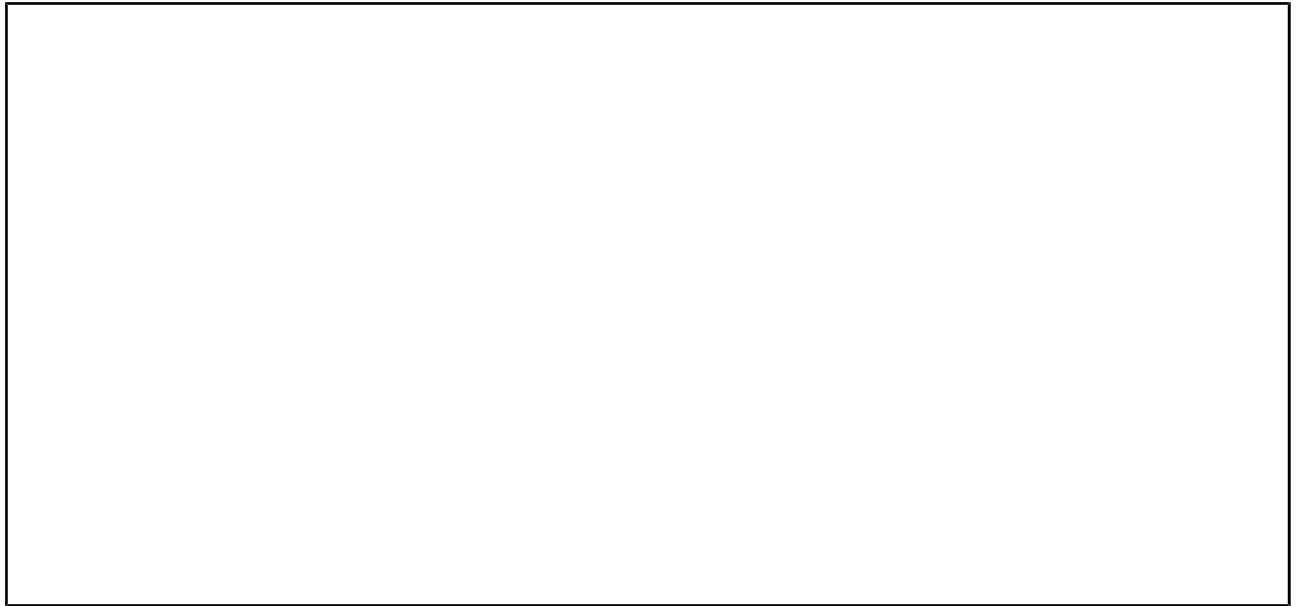
3.3 ODER – 2 Eingänge



3.4 Exklusiv-ODER – 2 Eingänge



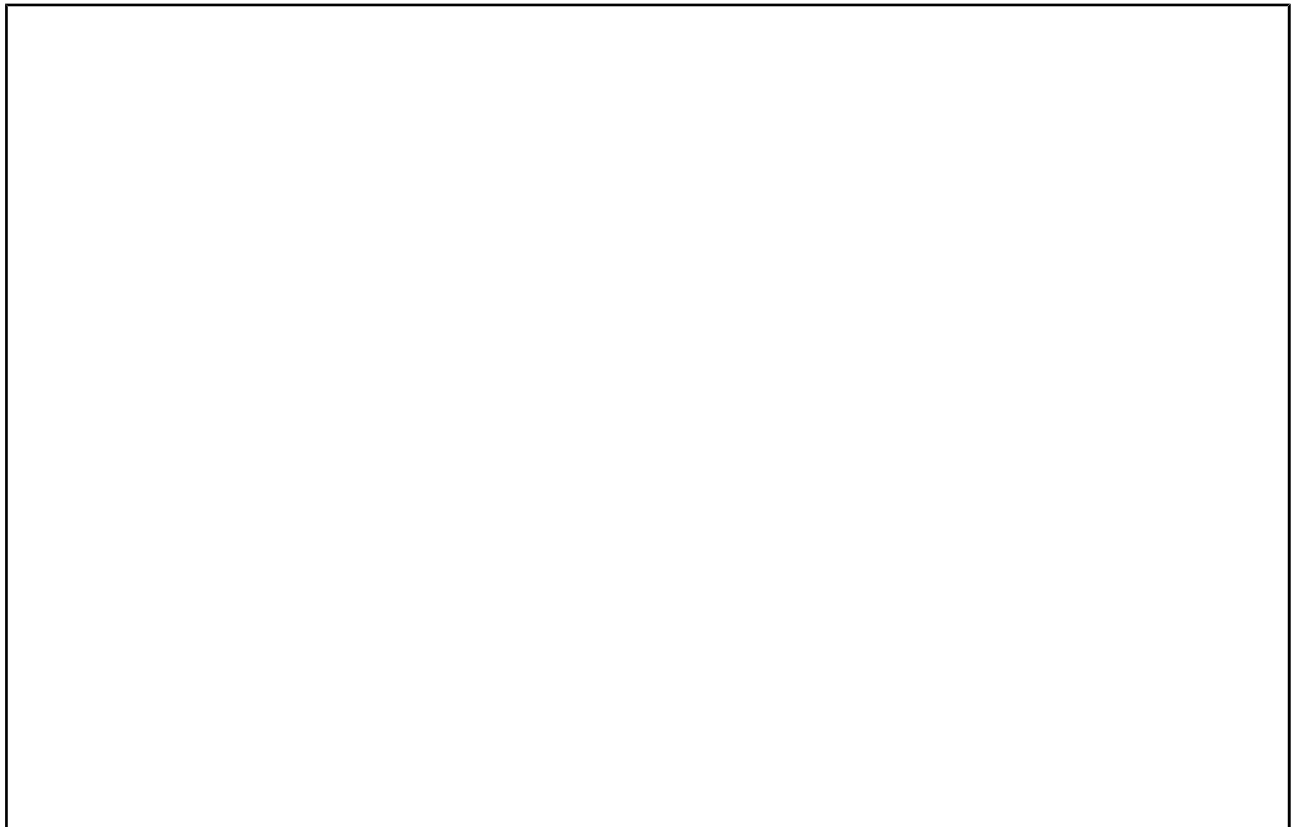
3.5 NOR – 3 Eingänge



3.6 Pseudotetraden

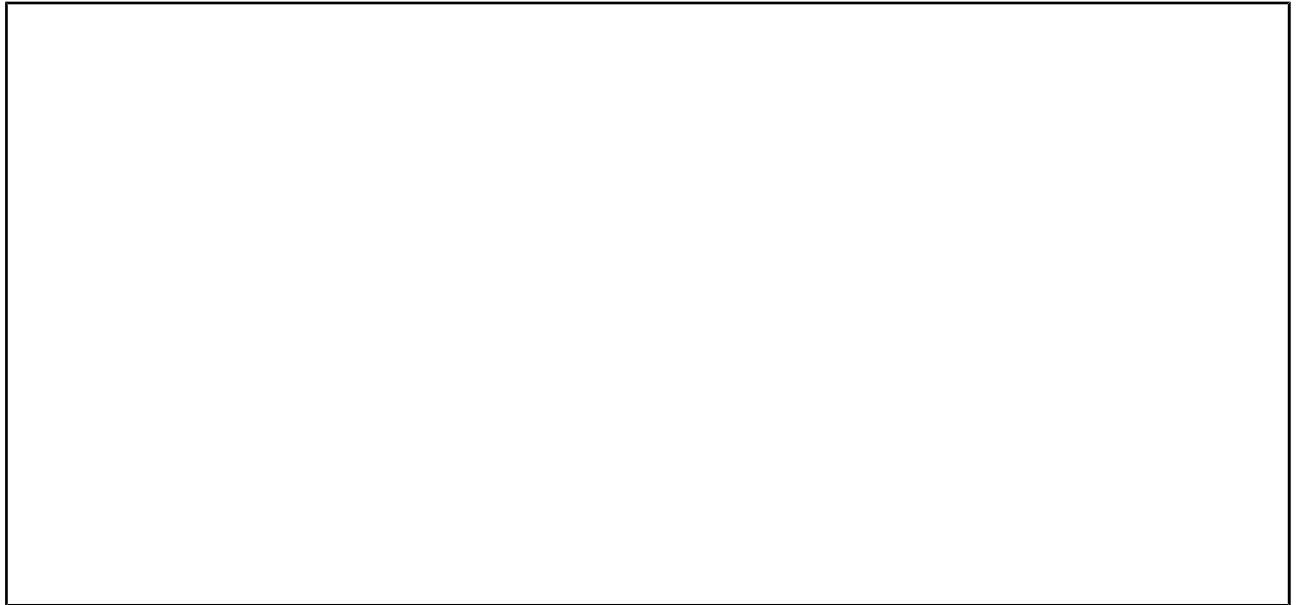
Mit Hilfe von 4 Schaltern Q0,Q1,Q2 und Q3 wird eine 4 stellige Binärzahl von 0...F eingestellt. Es soll eine Schaltung entworfen werden, die eine LED der Ausgangsplatine zum Leuchten bringt, wenn die aus Q0...Q3 gebildete Binärzahl einen Wert größer als 9 hat.

3.6.1 Entwickeln Sie die zugehörige Wahrheitstabelle und das KV-Diagramm!



3.6.2 Geben Sie die Gleichungen und Schaltbilder für folgende Lösungen an:

a) Realisierung mittels AND- und OR-Gattern:



b) Realisierung mittels NAND-Gattern:



c) Realisierung mittels NOR-Gattern:



4 Versuchsdurchführung

4.1 Grundsaltungen

Bauen Sie die, in der Vorbereitung ermittelten NAND-Schaltungen aus 3.1 ... 3.5 auf und prüfen die Funktion. Verwenden Sie dazu ausschließlich die high-aktiven Eingaben $Q_0...Q_x$, nicht die negierten $\overline{Q}_0...Q_x$. Überprüfen Sie die Funktion für alle Eingangskombinationen.

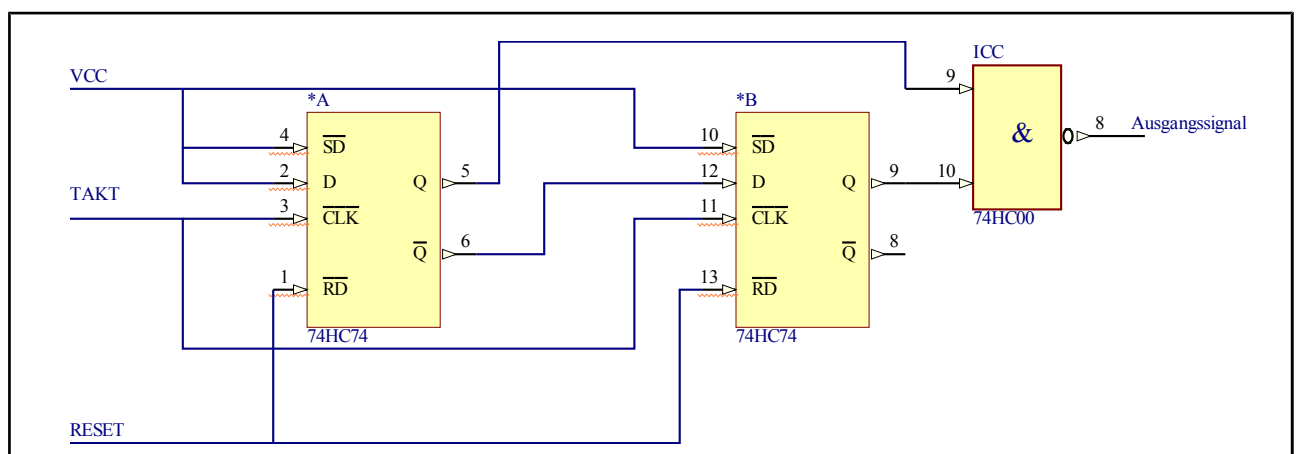
Erweitern Sie den jeweiligen Aufbau um das IC mit dem zugehörigen Gatter. Stellen Sie in geeigneter Weise dar, dass die Funktionen identisch sind.

4.2 Pseudotetraden

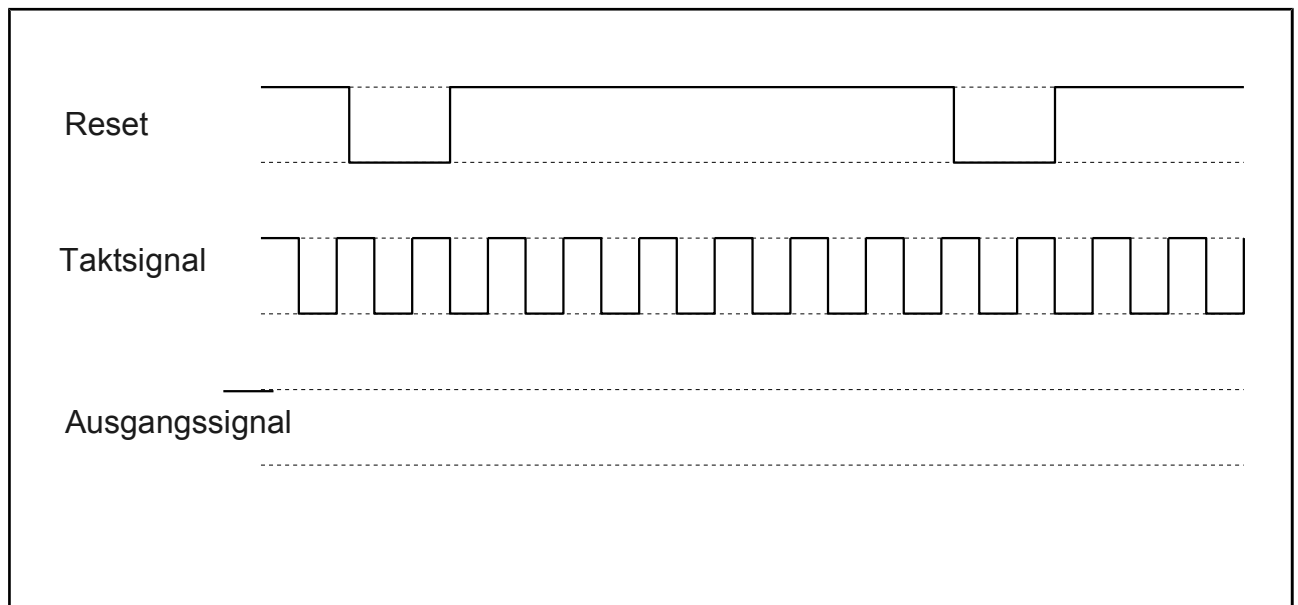
Bauen Sie die Schaltungen aus 3.6.2 nebeneinander auf und testen die Funktion. Stellen Sie den eingestellten Zahlenwert auf der 7-Segmentanzeige dar.

4.3 Schaltungsanalyse

4.3.1 Schaltbild



4.3.2 Ergänzen Sie folgendes Impulsdiagramm



4.3.3 Wozu könnte diese Schaltung dienen?

4.3.4 Bauen Sie die Schaltung aus 4.3.1 auf und prüfen die Funktion entsprechend dem Impulsdiagramm.

5 Ausarbeitung

Die Ausarbeitung kann in ansprechender Form auch handschriftlich erfolgen. Sie muss das Deckblatt, die evtl. überarbeitete Versuchsvorbereitung (keine Datenblätter), das Versuchsprotokoll und eine Diskussion der Versuchsdurchführung enthalten (den Rest der Anleitung nicht abgeben). Bitte die Blätter nur heften – keine Klarsichtfolien oder Schnellhefter verwenden.