Trabalho de circuitos digitais 1 Estudante: Luan Marko Kujavski

GRR: GRR20221236

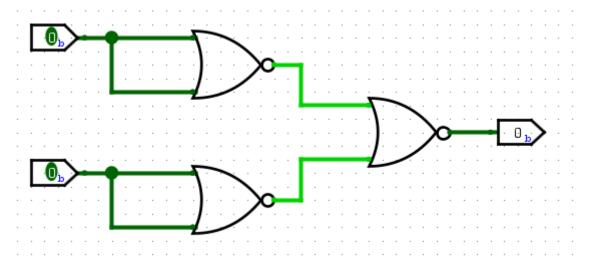
Curso: Ciência da Computação

No trabalho referido, como meu GRR é GRR20221236, tive de implementar um multiplicador de 5 bits com portas lógicas NOR. Para isso, o trabalho foi criado a partir da seguinte relação:

				a4	a3	a2	a1	a0
				b4	b3	b2	b1	b0
				b0 a4	b0 a3	b0 a2	b0 a1	b0 a0
			b1 a4	b1 a3	b1 a2	b1 a1	b1 a0	
		b2 a4	b2 a3	b2 a2	b2 a1	b2 a0		
	b3 a4	b3 a3	b3 a2	b3 a1	b3 a0			
b4 a4	b4 a3	b4 a2	b4 a1	b4 a0				

Foram aplicadas multiplicações dos bits nas duas primeiras linhas e, a partir disso, foram geradas várias operações de multiplicações de bits. Assim, ao somar colunas, chegamos na linha amarela, a qual tem 10 bits.

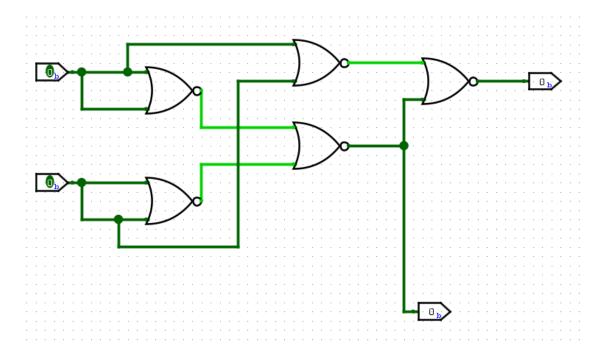
Então, comecei com a seguinte pergunta: como multiplicar essas duplas de bits? Implementei o seguinte subcircuito (Mult):



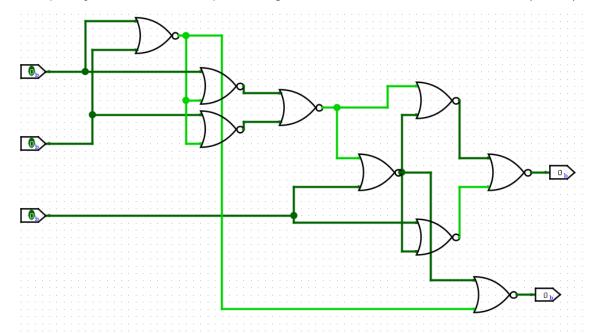
No qual uso um NOR para 2 entradas do mesmo bit, gerando (A + A)' e (B + B)', o que resulta em (A)' e (B)'. A partir disso, usei outro NOR para somar ((A)' + (B)')', o que resulta em A . B por De Morgan

Depois, implementei esse subcircuito de multiplicação em cada uma das operações Ax . By, sendo x e y números quaisquer entre 0 e 4.

Após isso, o problema era somar as colunas dessas operações de multiplicação e aplicar bits de carry nas próximas colunas. Para isso, utilizei Half Adders e Full Adders da seguinte forma:

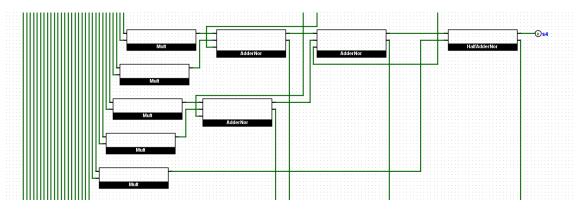


Esse é um Half Adder que usa XOR para saída do bit principal e usa uma multiplicação para saída do bit de carry. O XOR foi feito a partir da multiplicação de A e B com portas lógicas NOR e somado, com NOR, a (A + B)'



Esse é um Full Adder que usa, também, XOR para saída e multiplicação para a geração do carry. A diferença é que agora temos um bit de carry de entrada (carry in) gerado a partir dos adders anteriores.

Agora, depois de fazer a multiplicação de bits e os subcircuitos para somar as colunas, o problema é propriamente somar as colunas:



Vamos usar a quinta coluna como exemplo. Foram usados Full Adders em pares, com o bit de carry de entrada vindo dos Adders das colunas anteriores. Ao final, foi usado um Half Adder porque não havia mais bit de carry de entrada, tendo como saída o quinto bit do número completo.

Esse foi o percurso para cada coluna, agora basta interligar as colunas para que o bit de carry seja passado adiante. Assim, o circuito completo ficou da seguinte forma:

