# Escola d'Enginyeria, Enginyeria Telecomunicació SEGUNDO CONTROL ACiP: Entrada/Salida y memoria (b)



Nombre:	NIU:	1

**PREGUNTA 1: (2 puntos)** Indicar que método o métodos de sincronización entre la CPU y los dispositivos de la E/S: programada con espera de respuesta, interrupciones y DMA, realizan las siguientes acciones:

**a)** La CPU detecta la disponibilidad del dispositivo mediante la consulta de alguno de los registros del controlador:

## Programada con espera de respuesta

**b)** La CPU adapta su velocidad de trabajo a la del periférico:

#### Programada con espera de respuesta

**c)** Permitir que la CPU, mientras se realiza la transferencia de los datos, dedique el máximo de su tiempo de ejecución a realizar otras tareas:

#### **DMA**

**d)** El propio controlador de E/S es el que avisa a la CPU de que está dispuesto a realizar una operación de E/S:

#### **Interrupciones**

**e)** El hecho de compartir el bus de datos, puede provocar que la CPU deba esperar para ejecutar algunas instrucciones:

#### **DMA**

**f)** Las transferencias de datos entre la memoria y los dispositivos periféricos se realizan a través del registro de datos del controlador de E/S:

#### Programada con espera de respuesta, Interrupciones y DMA

**g)** La CPU no interviene en la transferencia de datos entre la memoria y sus periféricos:

#### **DMA**

**h)** Debe esperar a que la CPU acabe de ejecutar la instrucción en curso para tratar las peticiones procedentes del dispositivo de E/S:

#### **Interrupciones**

# Escola d'Enginyeria, Enginyeria Telecomunicació SEGUNDO CONTROL ACiP: Entrada/Salida y memoria (b)



# **PREGUNTA 2: (2 puntos)** Dados los siguientes chips de memoria:

- a) Chip de memoria RAM dinámica de 16 M x 1 bit
- b) Chip de memoria RAM estática de 256 Mbytes

## **Contestar:**

	RAM dinámica de 16 M x 1 bit	RAM estática de 256 MBytes
Número de <b>pines de direcciones</b> , explicar brevemente como obtenéis la respuesta	Se necesitarían 24 lineas para direccionar 16 M x1 bit. Pero como la dirección se divide en filas y columnas del mismo tamaño, entonces el numero de pins de direcciones es 24/2= 12.	Se necesitan 28 pines de direcciones para
Número de <b>pins de datos del chip de memoria</b>	1	8
Requiere <b>pin de señal CAS (Si o NO)</b>	SI	NO
Requiere <b>pin de señal CAS (Si o NO)</b>	SI	NO
Celdas de memoria formadas solo por transistores (Si o No). En caso negativo, de que otros dispositivos electrónicos disponen	NO, un condensador	SI
Indicar, con una <b>X</b> , que chip tiene un <b>coste mayor</b> y un menor <b>tiempo de acceso</b> .		X
Conserva la información sin suministrarle corriente eléctrica (Si o No)	NO	NO
¿Necesita refresco? (Si o No)	SI	NO
Indicar con una X si el chip tiene un tiempo de acceso que es el mismo para todas las posiciones de memoria	X	X
Indicar con una X que chip tiene un tiempo de ciclo igual al tiempo de acceso		X