

# Memoria: características e interface procesador - memoria

# Características de los sistemas de memoria

<b>Ubicación</b> Procesador Interna (principal) Externa (secundaria)	<b>Pestaciones</b> Tiempo de acceso Tiempo de ciclo Velocidad de transferencia
<b>Capacidad</b> Tamaño de la palabra Número de palabras	<b>Dispositivo físico</b> Semiconductor Soporte magnético Soporte óptico Magneto-óptico
<b>Unidad de transferencia</b> Palabra Bloque	<b>Características físicas</b> Volátil/no volátil Borrable/no borrable
<b>Método de acceso</b> Acceso secuencial Acceso directo Acceso aleatorio Acceso asociativo	<b>Organización</b>

[https://www-ingebook-com.are.uab.cat/ib/NPcd/IB\\_Escritorio\\_Visualizar?cod\\_primaria=1000193&libro=1266](https://www-ingebook-com.are.uab.cat/ib/NPcd/IB_Escritorio_Visualizar?cod_primaria=1000193&libro=1266)

## Unidad de transferencia

Para la memoria principal es el número de bits que se leen o escriben en memoria a la vez. La unidad de transferencia no tiene por qué coincidir con una palabra o con una unidad direccionable.

Para la memoria externa, los datos se transfieren normalmente en unidades más grandes que la palabra denominadas bloques.

## Métodos de acceso

**Acceso secuencial:** la memoria se organiza en unidades de datos llamadas registros. El acceso debe realizarse con una secuencia lineal específica.

Se utiliza un mecanismo de lectura/escritura compartida que debe ir trasladándose desde su posición actual a la deseada, pasando y rechazando cada registro intermedio. El tiempo de acceso es variable.

Las unidades de cinta magnética son de acceso secuencial.

**Acceso directo:** como en el caso de acceso secuencial, el directo tiene asociado un mecanismo de lectura/escritura. Sin embargo, los bloques individuales o registros tienen una dirección única basada en su dirección física. El acceso se lleva a cabo mediante un acceso directo a una vecindad dada, seguido de una búsqueda secuencial hasta alcanzar la posición final. De nuevo, el tiempo de acceso es variable.

Las unidades de disco son de acceso directo.

**Acceso aleatorio (random):** cada posición direccionable de memoria tiene un único mecanismo de acceso cableado físicamente. El tiempo para acceder a una posición dada es constante e independiente de la secuencia de accesos previos. Por tanto, cualquier posición puede seleccionarse «aleatoriamente» y ser direccionada y accedida directamente. La memoria principal es de acceso aleatorio.

**Asociativa:** es una memoria del tipo de acceso aleatorio que se busca por contenido y no por dirección. Se realiza una comparación de ciertas posiciones de bits dentro de una palabra buscando si coinciden con los valores almacenados en la memoria. Esta búsqueda se realiza para todas las palabras simultáneamente.

Las memorias cache emplean este tipo de acceso asociativo.

## Prestaciones

Desde el punto de vista del usuario, las dos características más importantes de una memoria son su capacidad y sus prestaciones. Se utilizan tres parámetros de medida de prestaciones:

- **Tiempo de acceso (latencia)**: para memorias de acceso aleatorio es el tiempo que tarda en realizarse una operación de escritura o de lectura, es decir, el tiempo que transcurre desde el instante en el que se presenta una dirección a la memoria hasta que el dato, o ha sido memorizado, o está disponible para su uso. Para memorias de otro tipo, el tiempo de acceso es el que se tarda en situar el mecanismo de lectura/escritura en la posición deseada.
- **Tiempo de ciclo de memoria**: este concepto se aplica principalmente a las memorias de acceso aleatorio y consiste en el tiempo de acceso más un tiempo adicional que requiere antes de iniciar un segundo acceso a memoria. Este tiempo adicional puede que sea necesario para que finalicen las transiciones en las líneas de señal o para regenerar los datos en el caso de lectura destructiva.

- **Velocidad de transferencia:** es la velocidad a la cual los datos pueden ser transferidos a/desde la unidad de memoria. Para memorias de acceso aleatorio coincide con el inverso del tiempo de ciclo.

## Características físicas

Del almacenamiento de datos son importantes varias **características físicas**.

En memorias volátiles la información se va perdiendo o desaparece cuando se desconecta la alimentación.

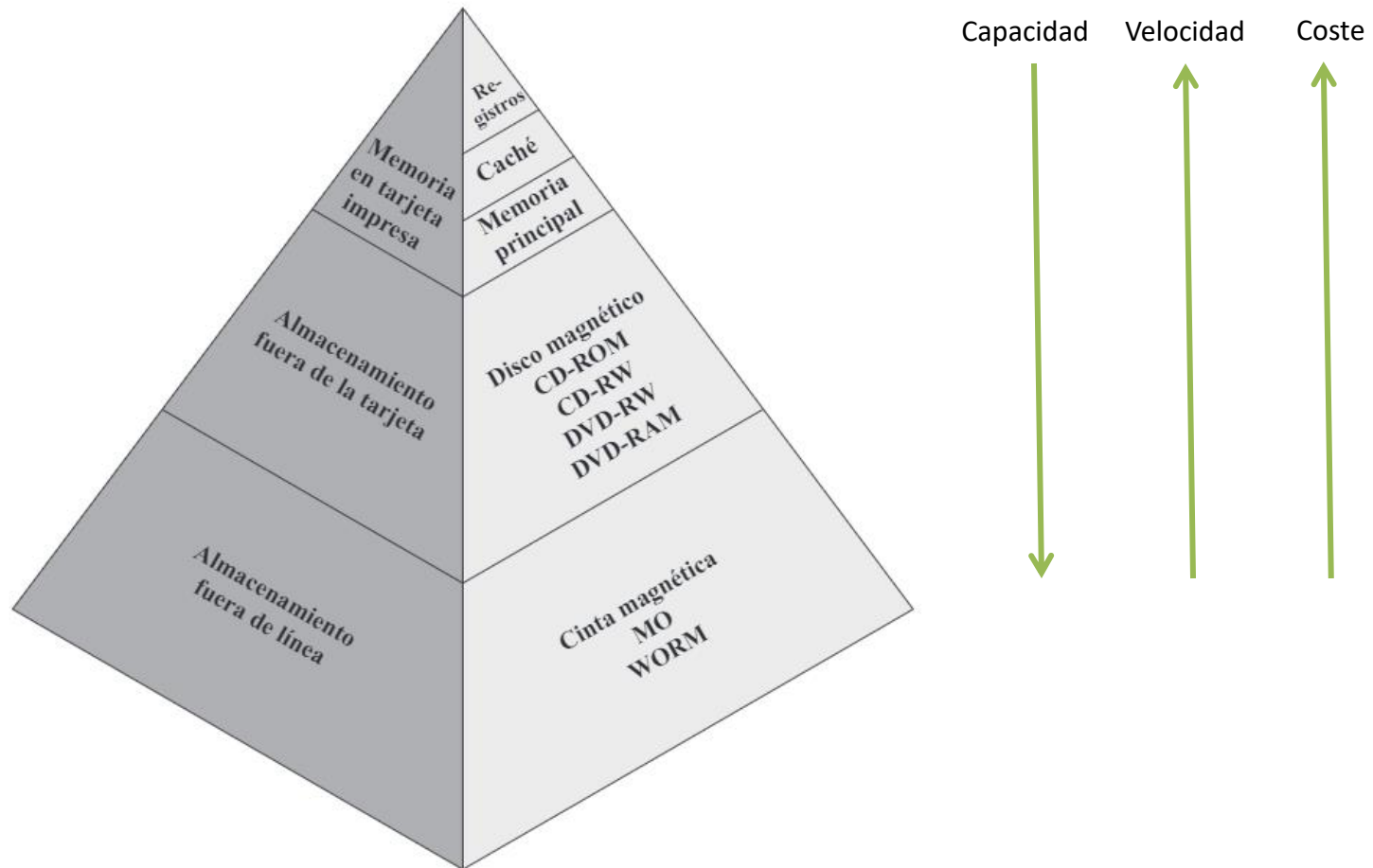
En las memorias no volátiles la información, una vez grabada, permanece sin deteriorarse hasta que se modifique intencionadamente; no se necesita la fuente de alimentación para retener la información.

Las memorias de superficie magnéticas (discos y cintas) son no volátiles. Las memorias semiconductoras pueden ser volátiles o no volátiles. Las memorias no borrables no pueden modificarse, salvo que se destruya la unidad de almacenamiento. Las memorias semiconductoras de este tipo se conocen por el nombre de memorias de solo lectura (ROM, Read Only Memory).

Una memoria no borrrable es necesariamente no volátil.



# Jerarquía de memoria



Como es de esperar, existe un compromiso entre las tres características clave de un sistema de memoria: coste, capacidad y tiempo de acceso. En un momento dado, se emplean diversas tecnologías para realizar los sistemas de memoria. En todo el espectro de posibles tecnologías se cumplen las siguientes relaciones:

- A menor tiempo de acceso, mayor coste por bit
- A mayor capacidad, menor coste por bit
- A mayor capacidad, mayor tiempo de acceso

La respuesta a este dilema es no contar con un solo componente de memoria, sino emplear una jerarquía de memoria.

Cuando se desciende en la jerarquía ocurre:

- a) Disminuye el coste por bit
- b) Aumenta la capacidad
- c) Aumenta el tiempo de acceso
- d) Disminuye la frecuencia de acceso a la memoria por parte del procesador

Así pues, memorias más pequeñas, más costosas y más rápidas, se complementan con otras más grandes, más económicas y más lentas.

# Cache

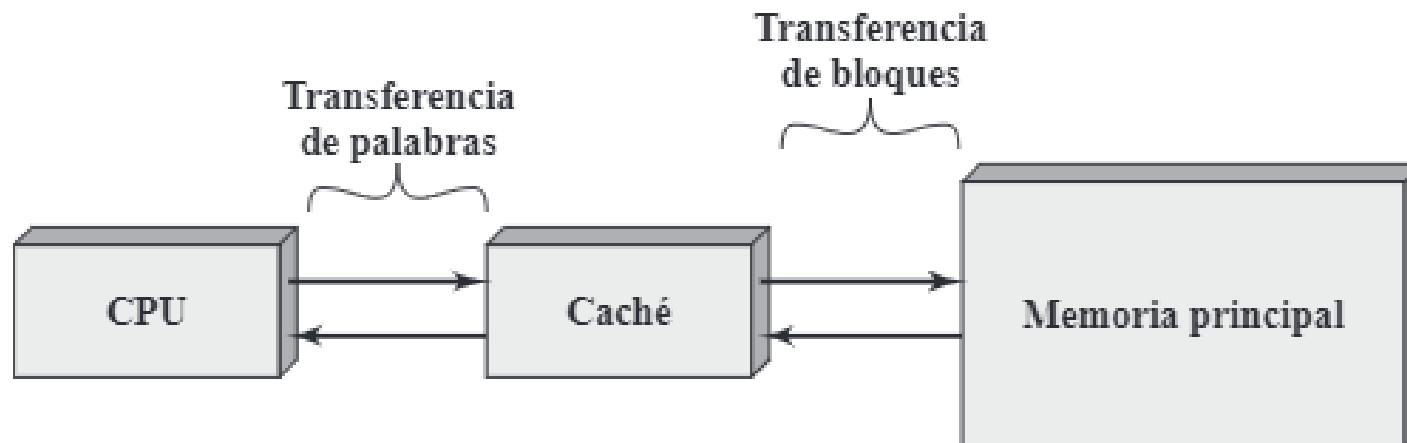
Memoria rápida integrada en el procesador. Viene determinada por el comportamiento de los programas → Localidad

El principio de localidad establece que los programas acceden a una pequeña porción de su espacio de direcciones en cualquier instante de tiempo.

Si un Dato/Instrucción es referenciado, será referenciado de nuevo muy pronto (Localidad temporal) [iteraciones, lazos].

La cache NO es visible para el programador!

## Memoria cache y principal



## Tipos de memorias semiconductoras

Tipo de memoria	Clase	Borrado	Mecanismos de escritura	Volatilidad
Memoria de acceso aleatorio (RAM)	Memoria de lectura/escritura	Eléctricamente por bytes	Eléctricamente	Volátil
Memoria de sólo lectura (ROM)	Memoria de sólo lectura	No posible	Mediante máscaras	No volátil
ROM programable (PROM)			Eléctricamente	
PROM borrable (EPROM)	Luz ultravioleta, chip completo			
Memoria FLASH	Eléctricamente, por bloques			
PROM borrable eléctricamente (EEPROM)	Eléctricamente, por bytes			

## Memorias de acceso aleatorio (RAM)

Las tecnologías de RAM se dividen en dos variantes: dinámicas y estáticas.

**RAM dinámica:** Una RAM dinámica (DRAM) está hecha con celdas que almacenan los datos como cargas eléctricas en condensadores. La presencia o ausencia de carga en un condensador se interpreta como el uno o el cero binario. Ya que los condensadores tienen una tendencia natural a descargarse, las RAM dinámicas requieren refrescos periódicos para mantener memorizados los datos.

Una celda de memoria dinámica es más pequeña y simple que las estáticas.

Celdas más pequeñas = más celdas por unidad de área.

La RAM dinámica es más densa y más barata que la correspondiente RAM estática.

**RAM estática:** En contraste con la dinámica, en una RAM estática (SRAM) los valores binarios se almacenan utilizando configuraciones de puertas que forman biestables (flip-flops).

Son más rápidas que las dinámicas.

Las RAM estáticas almacenan el dato mientras estén conectada a una fuente de alimentación.



# Comparación SRAM - DRAM

## **Similitudes (Random Access Memory: RAM)**

- El tiempo de acceso es el mismo para todas las posiciones de memoria
- Memorias volátiles

## **SRAM (Static Random Access Memory)**

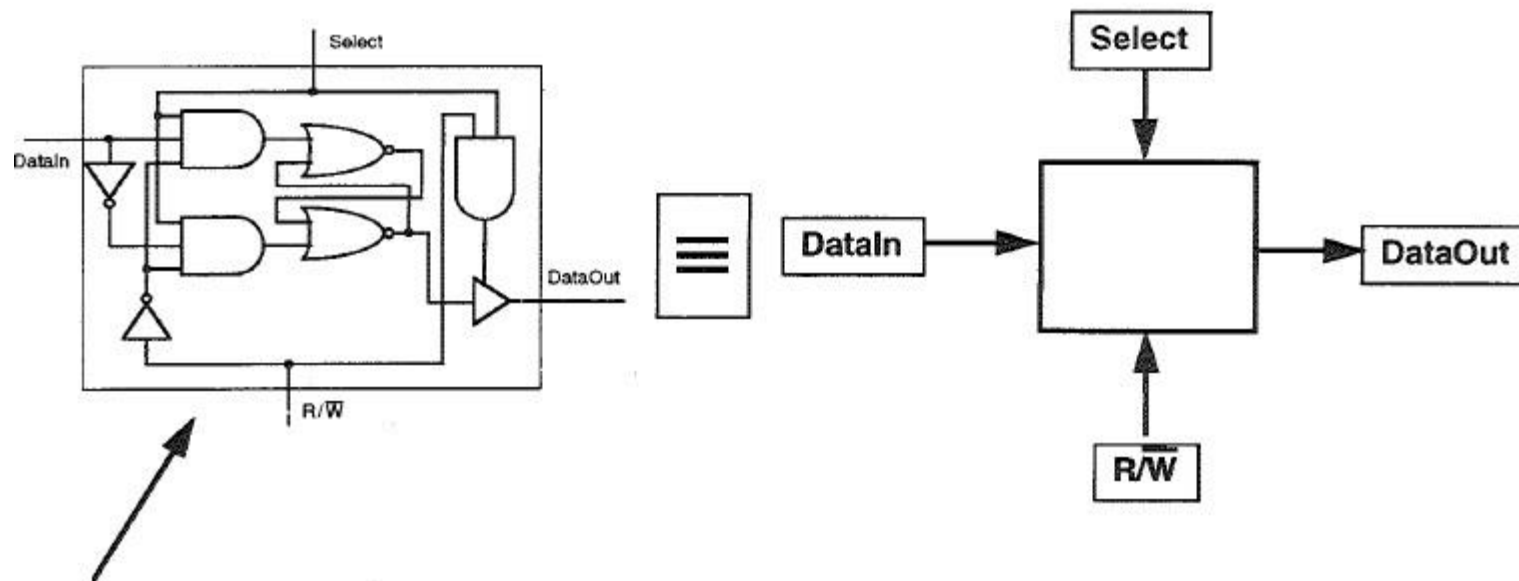
- Muy rápida
- Ocupa más espacio (entre 4 y 6 transistores por celda)
- Consume más energía (aunque no se acceda en mucho tiempo)

## **DRAM (Dynamic RAM):**

- Alta densidad (memoria más barata)
- Menor consumo energético
- Tiene que ser refrescada (manejo más complejo)
- Más lenta (factor entre 5 y 10)

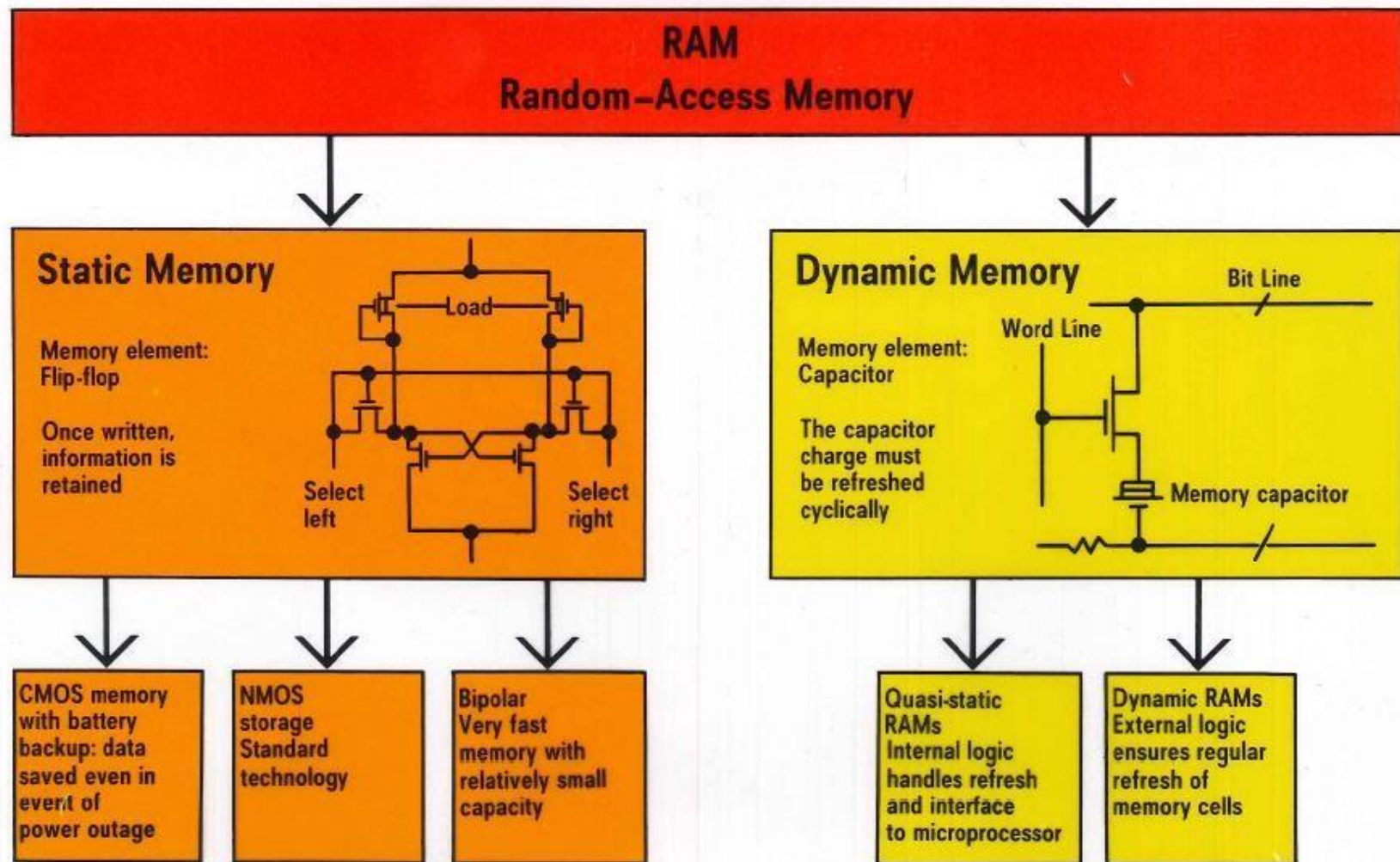
## Estructura conceptual de una celda de memoria

Regardless of the technology, all RAM memory cells must provide these four functions: Select, DataIn, DataOut, and  $R/\bar{W}$ .



This “static” RAM cell is unrealistic in practice, but it is functionally correct. We will discuss more practical designs later.





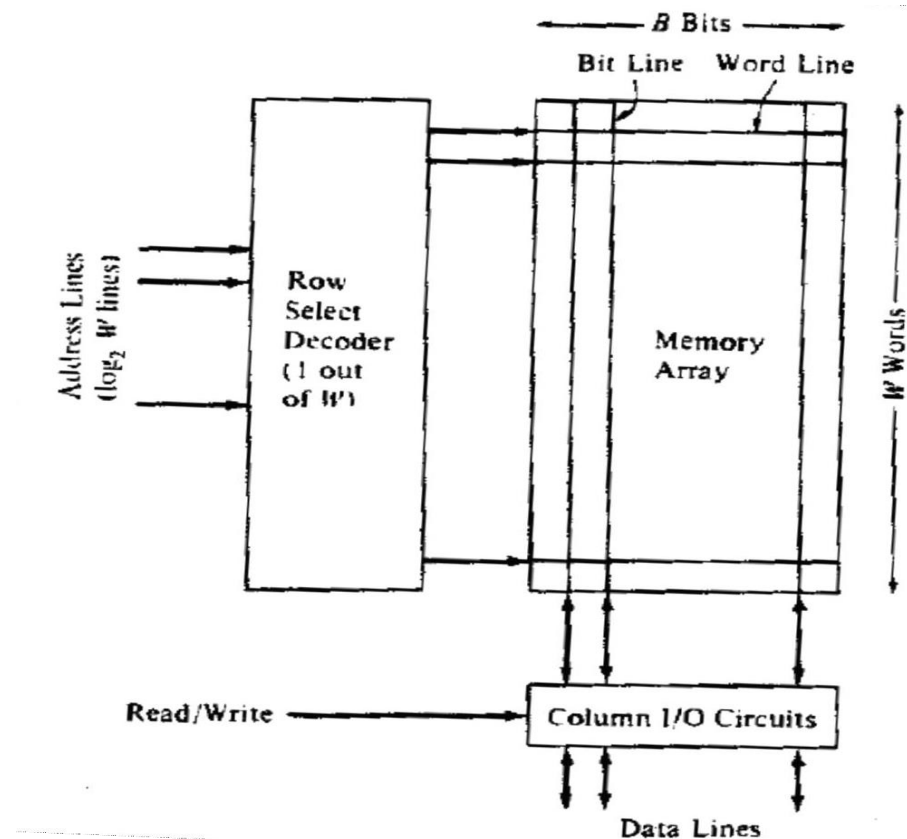
## Technology of Random-Access Memories (RAMs)

© by Siemens AG  
All Rights Reserved

bt 028e/7

## Organización a nivel de chip: 2D

Para las memorias de semiconductor existen dos tipos de organización: 2D y 2 ½ D.  
Con una organización 2D, todos los bits de cualquier palabra dada están en el mismo chip.



El array es organizado en  $W$  palabras de  $B$  bits cada una (array rectangular). Por ejemplo, un chip de 1 K bit podría contener 64 palabras de 16 bits.

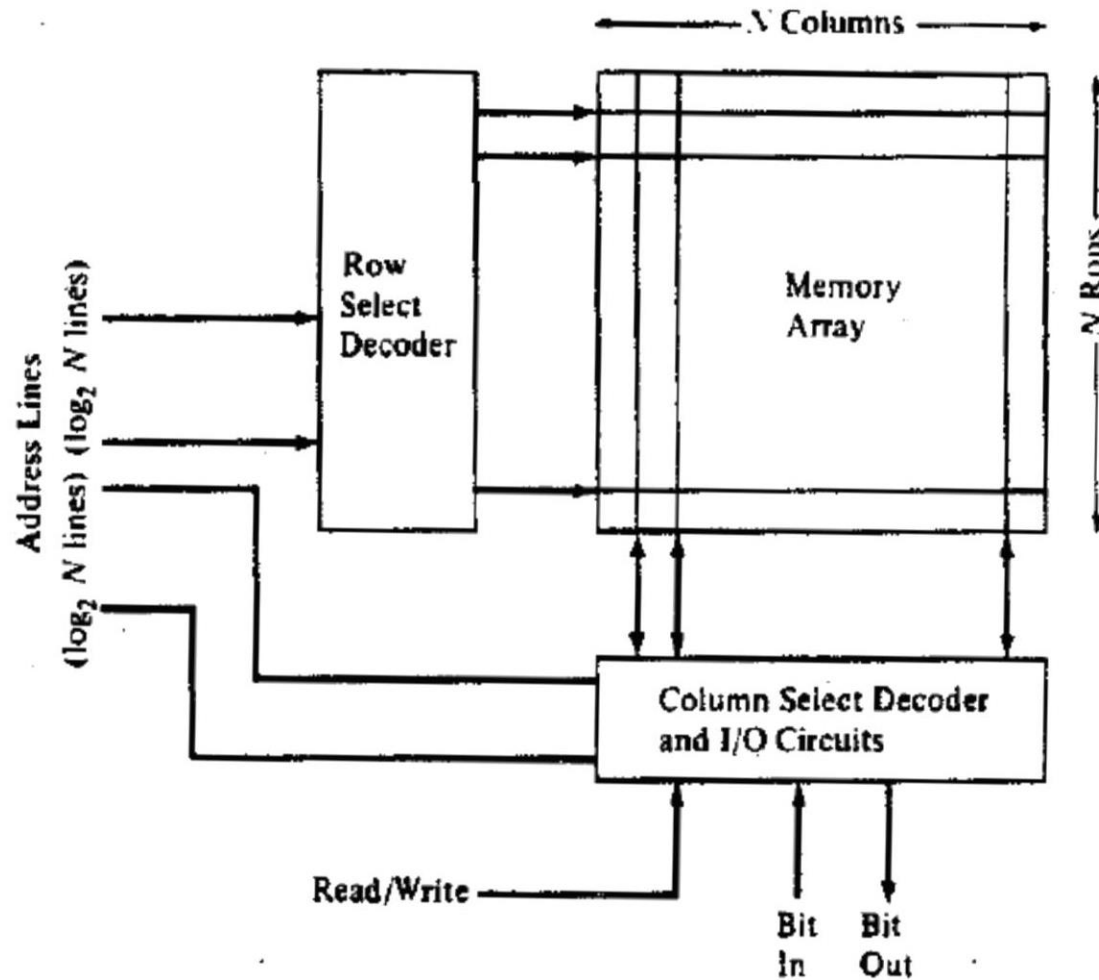
Se necesitan 6 líneas de dirección para seleccionar una de las 64 palabras.

Estas líneas alimentan al decodificador. El decodificador tiene  $\log_2(W)$  entradas y  $W$  salidas.

Organización de una memoria RAM estática.



## Organización a nivel de chip: 2 ½ D



Con una organización 2 ½ D, los bits de una palabra en particular, están dispersos en múltiples chips.

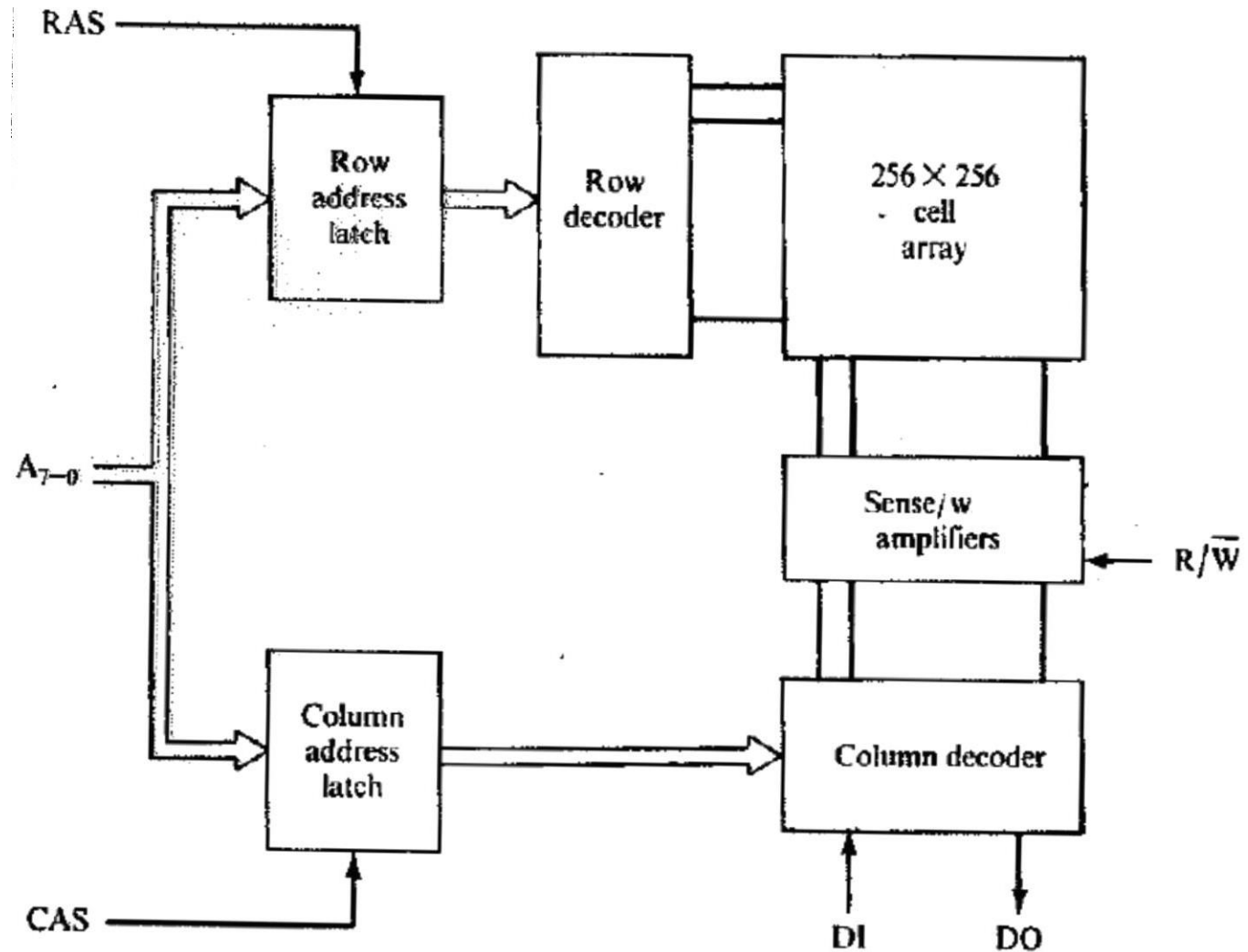
Por ejemplo, una palabra de 16 bits puede ser almacenada como 4 bits en 4 chips diferentes. La organización más común es permitir solo 1 bit de una palabra dada en un chip. Un chip contiene un array de bits y dicho array es, normalmente, cuadrado. Cada celda se conecta con una línea de fila y de columna y, para cualquier operación, se selecciona una fila entera de celdas.

Para seleccionar el bit de una palabra en concreto, la dirección de la palabra se divide en dos. Parte de la dirección se lleva al decodificador que selecciona una fila. La otra parte de la dirección se lleva a otro decodificador que selecciona la columna. El resultado es que se lee o se escribe un solo bit en el array.

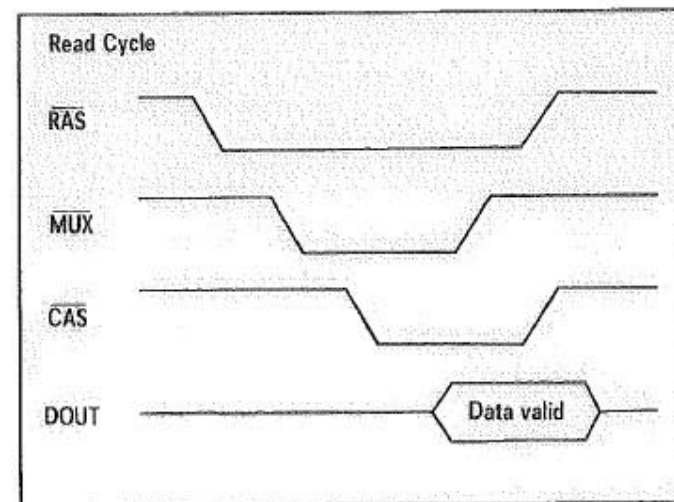
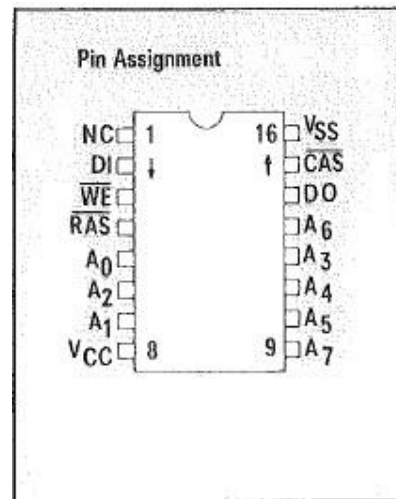
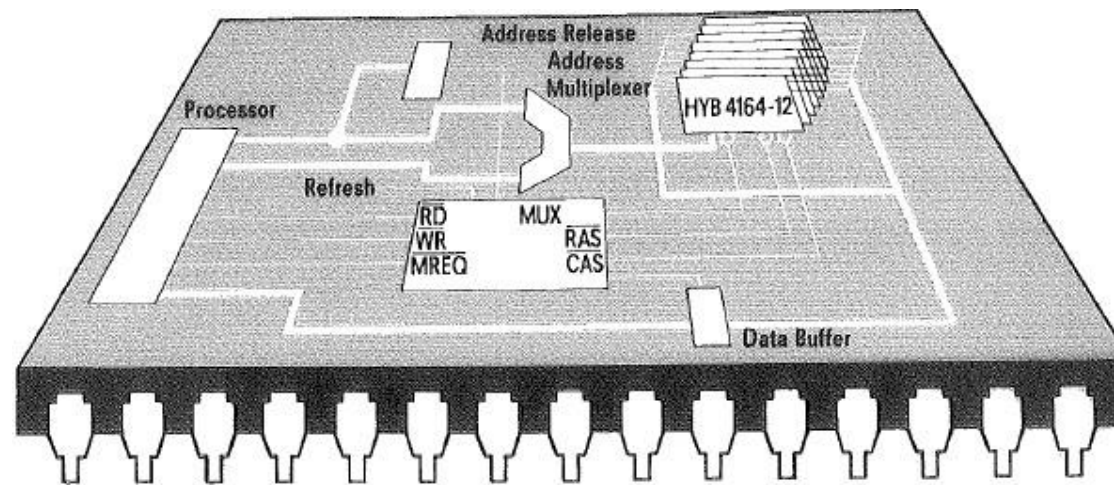
Organización de una memoria RAM dinámica.

# Organización interna de una memoria dinámica IC de 64Kx1

**RAS:** Row Address Select  
**CAS:** Column Address Select



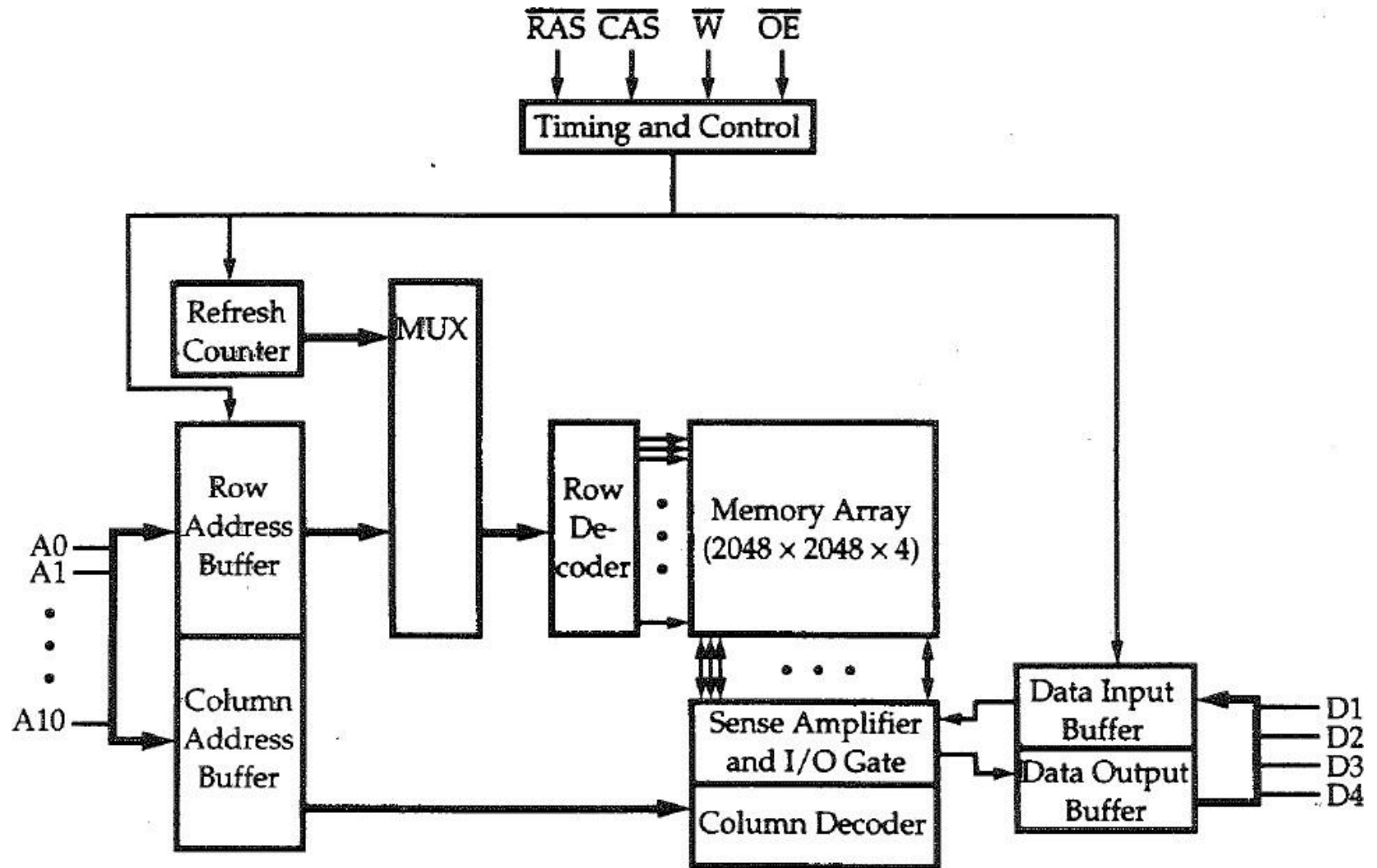




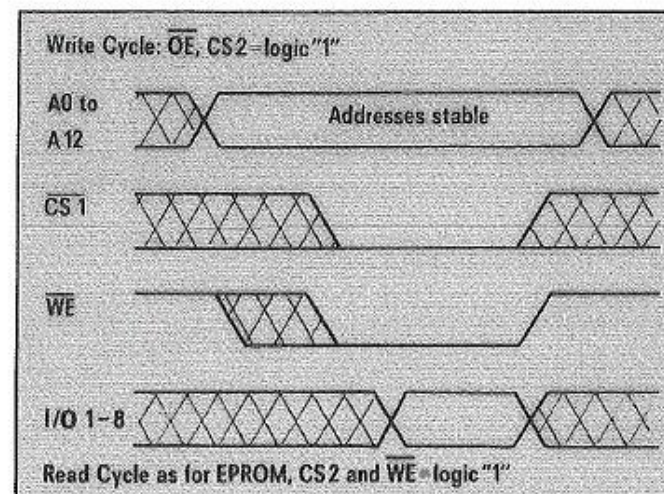
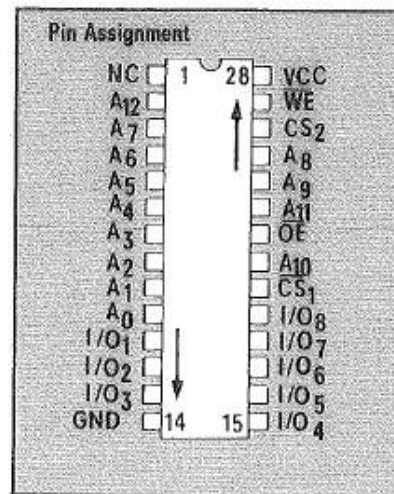
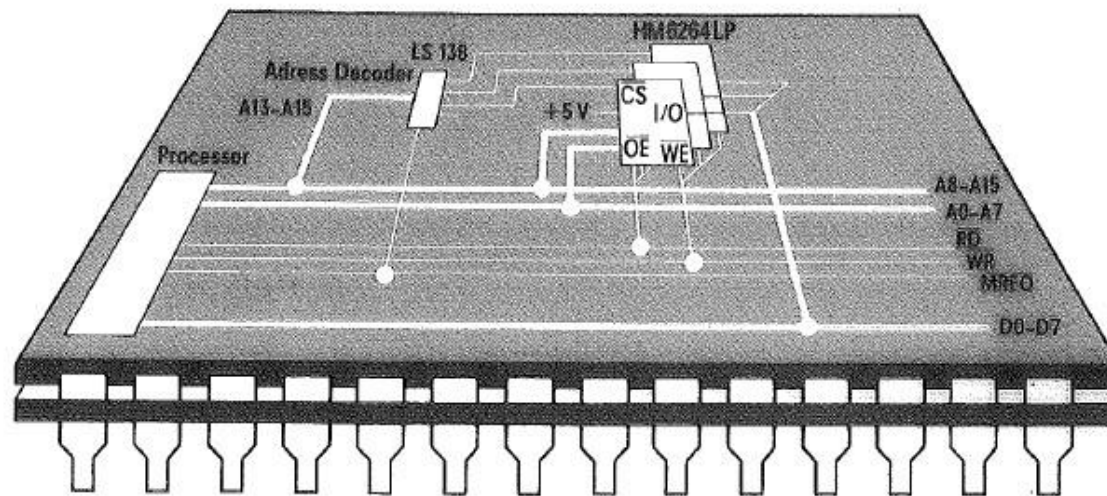
Control of a Dynamic  
Random-Access Memory (RAM)  
(Example: 64 Kbit  $\times$  1 RAM)

bt 028e/10

## Típica DRAM de 16 megabit (4M x 4)

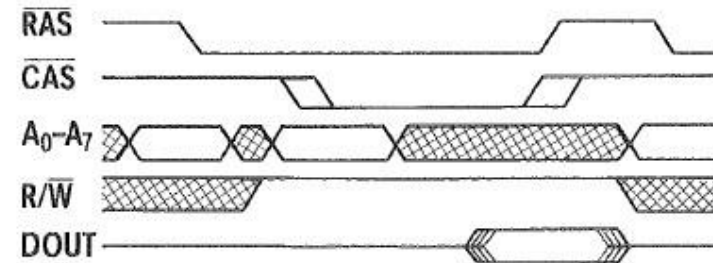




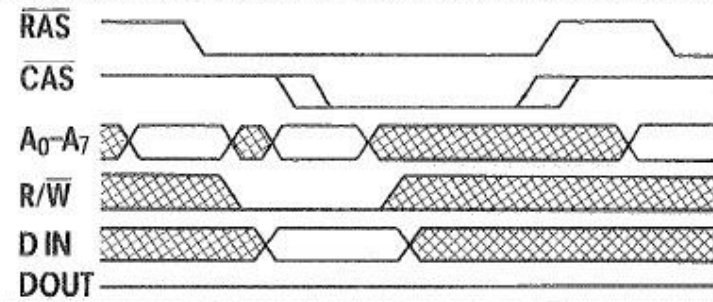


Control of a Static  
Random-Access Memory (RAM)  
(Example: 8 Kbit × 8 RAM)

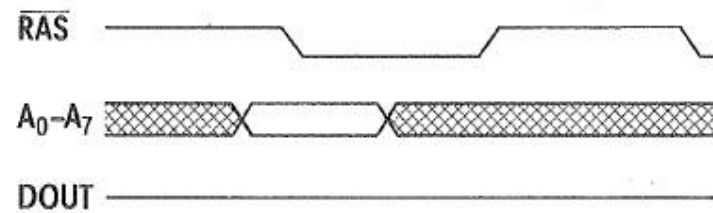
### Read Cycle



### Write Cycle



### Refresh Cycle



### Ejercicio:

- a) ¿Cuántos chips RAM de 128x8 bits se necesitan para proporcionar una capacidad de memoria de 2048 bytes?
- b) ¿Cuántas líneas del bus de direcciones se deben utilizar para acceder a 2048 bytes de memoria?
- c) ¿Cuántas de estas líneas serán comunes a todos los chips?
- d) ¿Cuántas líneas deben decodificarse para la selección del chip?. Especifique el tamaño de los decodificadores.
- e) Dibuje el diagrama de bloques del subsistema de memoria.

### Solución:

- a)  $\frac{2048}{128} = \frac{2^{11}}{2^7} = 2^4 = 16 \text{ chips de RAM}$
- b)  $2048 = 2^{11} \rightarrow 11 \text{ líneas para direccionar 2048 bytes (A0 – A10)}$
- c)  $128 = 2^7 \rightarrow 7 \text{ líneas de dirección son comunes a todos los chips (A0 – A6)}$
- d) 4 líneas para decodificar a cuál de los 16 circuitos se va a acceder (A7-A10)  
Es necesario un decodificador 4 a 16.

e)

