

Tema 7 - Stabilizator de tensiune cu Element de Reglaj Serie (ERS)

Să se **proiecteze și realizeze** un **stabilizator de tensiune** cu ERS având următoarele caracteristici:

- ◆ Tensiunea de ieșire reglabilă în intervalul:
 - $2N \div 2,5N$ [V] pentru $N \in [1 \dots 4]$;
 - $0,5N \div N$ [V] pentru $N \in [5 \dots 30]$;
- ◆ Element de reglaj serie;
- ◆ Sarcina la ieșire $50N[\Omega]$;
- ◆ Deriva termică $< 2mV/^{\circ}C$;
- ◆ Protecție la suprasarcină prin limitarea temperaturii tranzistorului element de reglaj serie la $100^{\circ}C$, și a curentului maxim la $0,4A$;
- ◆ Tensiune de intrare în intervalul:
 - $4N \div 4,5N$ pentru $N \in [1 \dots 4]$;
 - $1,8N \div 2N$ pentru $N \in [5 \dots 30]$
- ◆ Domeniul temperaturilor de funcționare: $0^{\circ}-70^{\circ}C$ (verificabil prin testare în temperatură);
- ◆ Amplificarea în tensiune minimă (în buclă deschisă) a amplificatorului de eroare: minim 200;
- ◆ Semnalizarea prezenței tensiunilor de intrare/ieșire cu diodă de tip LED.

Circuitul va fi proiectat și realizat sub forma unui modul electronic a cărui structură de interconectare va fi concepută în:

- a) Tehnologie SMT & PCB (*max. 100 puncte*) sau,
- b) Tehnologie THT & perfo-board (*max. 70 puncte*)

a) Realizarea în tehnologie SMT & PCB (*max. 100 puncte*)

-un prim pas spre certificarea profesionalismului-

Pentru tehnologia SMT & PCB, circuitul va fi realizat sub forma unui modul electronic a cărui structură de interconectare (PCB) va respecta următoarele **cerințe de proiectare**:

- ◆ Dimensiunile PCB: **40mm x 40mm**;
- ◆ Material FR4, **dublu strat**/ grosimea foliei de cupru $35\ \mu m$, grosimea plăcii $1,6\ mm$;
- ◆ Toate componentele se vor plasa pe fața superioară a plăcii, TOP;
- ◆ Componente pasive SMD chip 0805;
- ◆ Se pot folosi numai tranzistoare bipolare și TEC-MOS în capsule SMD (SOT 23, D-PAK). Tranzistoarele TEC-J pot fi utilizate numai dacă se justifică necesitatea acestora.
- ◆ Puncte de test: circulare, maxim 4 – justificate de planul de testare;
- ◆ Originea (punctul de coordonate (0,0)) va fi plasat în colțul din stânga-jos al plăcii de cablaj imprimat, astfel toate elementele proiectului vor avea coordonate pozitive;
- ◆ Față de marginea plăcii, se va păstra o gardare („clearance”) de $1,2\ mm$; aici nu vor fi plasate componente, trasee, texte, etc.;
- ◆ Placa va fi prevăzută cu 2 markeri fiduciali globali pe layerul TOP, la distanța de 200 mil față de marginea plăcii, plasați convenabil; acești markeri vor exista și pe layerul Solder Paste Top (suprapuși peste cei de pe TOP); vor fi utilizați în momentul alinierii șablonului cu placa. Marcajul fiducial va fi un cerc cu diametru de $1\ mm$ pe layerul respectiv, aflat într-un spațiu circular de diametru minim dublu față de cercul interior, în care nu se va afla nimic pe nici un layer;

- ◆ Se va acorda o atenție sporită layer-ului Mască de inscripționare (Silk Screen); acesta nu trebuie să se regăsească pe pad-urile componentelor;
- ◆ Se va genera un nou layer neelectric, MECANIC. Acesta va conține: conturul plăcii, desenul de găurire („drill drawing”) și tabelul de găurire („drill chart/table”, „drill legend”), o secțiune transversală prin circuitul imprimat proiectat („layer stack-up”) și informațiile mecanice necesare pentru fabricația PCB;
- ◆ Cotele de gabarit/dimensiunile plăcii nu trebuie să se regăsească pe layer-ul electric TOP; acestea, dacă există, se vor plasa pe un layer neelectric mecanic;
- ◆ Placa va fi prevăzută cu elementele de identificare ale proiectantului (nume, prenume, grupă, PDCE I 2023-2024).

Pentru traseele de interconectare se dau următoarele lățimi:

- ◆ Curent de 1A - 30 mil;
- ◆ Curent de sute de mA - 20 mil;
- ◆ Semnal - 16 mil.

Spațierea, în toate cazurile, va fi de 14 mil.

Găurile de trecere pentru semnale (vias-uri) vor avea diametrul de 0,4 mm.

Fișierele Gerber - standard 274X și fișierul Excellon trebuie să conțină următoarele informații:

- ◆ Conturul plăcii (board outline);
- ◆ Layer electric TOP;
- ◆ Layer electric BOTTOM;
- ◆ Layer neelectric Mască de inscripționare (Silk Screen Top);
- ◆ Layer neelectric Mască de protecție (Solder Mask Top și Bottom);
- ◆ Layer neelectric Șablon (Solder Paste Top);
- ◆ Lista de aperturi și fișierul de găurire.

!NOTĂ! Cerințe de proiectare obligatorii:

- ◆ Dimensiunile PCB: **40mm x 40mm**;
- ◆ Material FR4, **dublu strat**;
- ◆ Originea (**punctul de coordonate (0,0)**) va fi plasat **în colțul din stânga-jos al plăcii de cablaj imprimat**, astfel toate elementele proiectului vor avea coordonate pozitive;
- ◆ Dimensiunea traseelor și spațierea lor în concordanță cu specificațiile menționate.

Cerințele de proiectare urmăresc cunoașterea, respectarea și aplicarea standardelor IPC din industria electronică în cadrul realizării modului electronic pentru Proiectul 1, după cum urmează:

IPC-2221A, "Generic Standard on Printed Board Design", privind rutarea traseelor conductoare, spațierea între conductoare, dimensiunile pad-urilor pentru componentele SMD, prezența marcării și orientarea simbolurilor, prevederea punctelor de test și prevederea punților termice (unde este cazul);

IPC-7527, "Requirements for Solder Paste Printing", pentru operația de depunere a pastei de contactare;

IPC-A-610, "Acceptability of Electronic Assemblies", pentru validarea operațiilor de plasare a componentelor și contactare propriu-zisă în vederea acceptabilității modului electronic asamblat.

Aplicarea corectă a standardelor pe parcursul realizării modului în tehnologie SMT poate duce la obținerea unei certificări de inițiere în standardele IPC recunoscută de industria electronică (eliberare de certificat).

Pentru simulare și proiectare layout se va utiliza programul OrCAD – versiunea Lite (free)
- atenție la limitările impuse! Software-ul poate fi descărcat de la adresa: LINK
RESURSE CAD: shorturl.at/frBVY

Termene și barem:

a.1) Verificare pe parcurs - **max. 50 pct.**

Până la **sfârșitul săptămânii a VII-a** vor fi predate:

- ◆ Proiectarea și simulările pe schema concepută de student.

Până la **sfârșitul săptămânii a X-a** vor fi predate:

- ◆ Fișiere Gerber pentru layout (standard 274X) și fișierul Excellon;
- ◆ Lista de componente (Bill of Materials – BOM).

Proiectarea corectă (analiza de circuit, simulări, BOM, layout-fișiere de fabricație) și predarea la termen asigură obținerea **punctajului maxim de 100 de puncte (nota 10)**. Nerespectarea acestor termene atrage necalificarea pentru etapa de realizare practică a proiectului **în tehnologie SMT & PCB**, dar dă **posibilitatea** calificării în etapa de realizare practică a proiectului **în tehnologie THT & perfo-board** – în acest al doilea caz, **nota maximă la disciplina Proiect 1 nu poate depăși nota 7**.

OBSERVAȚIE: După predarea fișierelor Gerber și Excellon, acestea vor fi verificate și dacă nu îndeplinesc cerințele de proiectare obligatorii menționate în **NOTĂ** vor fi respinse, iar studenta/studentul nu se va califica pentru etapa de realizare practică SMT & PCB a proiectului! Proiectul va putea continua doar în varianta THT & perfo-board.

a.2) Verificare finală - **max. 50 pct.**

Verificarea finală se va desfășura începând cu săptămâna **a XII-a**. Punctajul final va fi acordat pentru verificarea funcțională a întregului proiect.

Se predă proiectul **în varianta finală tipărită/variantă electronică încărcată pe Moodle**. Se susține **prezentarea orală a proiectului**.

Componentele disponibile pentru realizarea proiectului se găsesc în Anexa a1.

b) Realizarea în tehnologie THT & perfo-board (**max. 70 puncte**)

-un prim pas de la teorie la practică-

Termene și barem:

b.1) Verificare pe parcurs - max. 50 pct. – pentru cei calificați în etapa de fabricație pe perfo-board;

Până la **sfârșitul săptămânii a VII-a** vor fi predate:

- ◆ Proiectarea și simulările pe schema concepută de student.

Până la **sfârșitul săptămânii a X-a** vor fi predate:

- ◆ Lista de componente (Bill of Materials – BOM);
- ◆ Plan de plantare pe perfo-board.

Proiectarea și simulările corect realizate (analiza de circuit, simulări, BOM, plan de plantare pe perfo-board) precum și predarea la termen asigură obținerea **punctajului maxim de 70 de puncte (nota 7)**. Nerespectarea acestor termene atrage nepromovarea proiectului și, implicit, imposibilitatea de a participa la etapa de realizare practică și testare din semestrul al II-lea. Activitatea de realizare practică și testare va rămâne ca diferență pentru anul universitar următor.

b.2 Verificare finală - max. 20 pct.

Verificarea finală se va desfășura începând cu săptămâna **a XII-a**. Punctajul final va fi acordat pentru verificarea funcțională a întregului proiect.

Se predă proiectul **în varianta finală tipărită/variantă electronică încărcată pe Moodle**. Se susține **prezentarea orală a proiectului**.

Componentele disponibile pentru realizarea proiectului se găsesc în Anexa b1.

CONȚINUTUL MINIM AL PROIECTULUI

1. Schema bloc a circuitului.
2. Schema electrică de detaliu și calculele de dimensionare pentru fiecare din blocurile componente ale schemei.
 - *Se vor prezenta schemele electrice (cu elementele numerotate și valorile sau tipul componentelor). Pentru fiecare componentă va fi justificată alegerea valorii (sau tipului) pe baza relațiilor de dimensionare disponibile.*
 - *Componentele pasive vor avea valori STANDARD (se va preciza și tipul constructiv al componentei - de exemplu, pentru rezistoare, RBC, RPM, etc.). Dispozitivele semiconductoare vor fi de catalog.*
 - *Pentru TOATE componentele se demonstrează prin calcul funcționarea sigură (nedistructivă). De exemplu, pentru orice tranzistor bipolar se va arăta că nu se depășesc valorile maxime admisibile: $I_{C\text{MAX}}$, $V_{CE\text{MAX}}$, $P_{d\text{MAX}}$, etc.*
 - *De asemenea se va demonstra prin calcul atingerea parametrilor funcționali impuși în tema de proiectare.*
3. Simulările PSPICE (fișierele .CIR, forme de undă, puncte statice de funcționare, etc.)
4. Imaginea generală a modulului în Layout (incluzând toate layer-ele/straturile electrice și neelectrice: structura de interconectare, masca de inscripționare, masca de protecție, contur placă, etc.).
5. Imaginea structurii de interconectare (layer electric TOP).
6. Imaginea structurii de interconectare (layer electric BOT).
7. Imaginea măștii de inscripționare (Layer neelectric Silk Screen Top).
8. Imaginea măștilor de protecție (Layer neelectrice Solder Mask Top și Bottom).

9. Imaginea șablonului (Layer neelectric Solder Paste Top).
10. Imaginea layer-ului neelectric mecanic.
11. Un capitol care să includă un scurt manual de utilizare a circuitului proiectat de către potențiali beneficiari - foaie de catalog.
12. Prezentare în Power Point a activității de proiectare/realizare (max. 10 minute).
 - **Documentație referitoare la Proiectul de DCE se găsește la adresa: www.dce.pub.ro, în secțiunea **PROIECTE**.**
 - **Documentație referitoare la realizarea PCB se găsește la adresa: **RESURSE CAD** – <http://shorturl.at/frBVY>**

Bibliografie:

1. P. R. Gray, P. J Hurst, S. H. Lewis, R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, J. Wiley & Sons, 2001;
2. G. Brezeanu, F. Drăghici, *Circuite electronice fundamentale*, Ed. Niculescu, București, 2013;
3. G. Brezeanu, F. Draghici, F. Mitu, G. Dilimot, *Circuite electronice fundamentale - probleme*, Editura Rosetti Educational, Bucuresti, editia II–2008;
4. G. Brezeanu, F. Draghici, F. Mitu, G. Dilimot, *Dispozitive electronice - probleme*, Editura Rosetti Educational, Bucuresti, 2009;
5. P. Svasta, V. Golumbeanu, C. Ionescu, Al. Vasile, *Componente electronice pasive – Rezistoare, Proprietăți, Construcție, Tehnologie, Aplicatii.*, Ed. Cavallioti, Bucuresti 2011;
6. P. Svasta, Al. Vasile, Ciprian Ionescu, V. Golumbeanu, “Componente și circuite pasive – Condensatoare”, Proprietăți, Construcție, Tehnologie, Aplicatii., Ed. Cavallioti, București 2010;
7. Norocel Codreanu, “Metode avansate de investigație a structurilor ”PCB””, Modelare și simulare, integritatea semnalelor, Ed. Cavallioti, București 2009;
8. G. Băjeu, Gh. Stancu, *Generatoare de semnale sinusoidale*, Ed. Tehnică, București, 1979;
9. D. Dascălu, A. Rusu, M. Profirescu, I. Costea, *Dispozitive și circuite electronice*, Ed. Didactică și Pedagogică, București, 1983;
10. A. M. Manolescu, A. Manolescu, *Analog Integrated Circuits*, Ed. Electronica 2000, București, 2011;
11. D. Self , *Audio Power Amplifier Design Handbook*, Fourth edition, Newnes, 2006;
12. G. A. Rincon-Mora, *Voltage References – from Diodes to Precision High-Order Bandgap Circuits*, John Wiley, 2001;
13. I. Ristea, C. A. Popescu, *Stabilizatoare de tensiune*, Ed. Tehnică, 1983;
14. M. Ciugudean, *Proiectarea unor circuite electronice*, Ed. Facla, 1983;
15. A. Lăzăroi, Ș. Naicu, *Generatoare de semnal analogice și digitale - scheme practice*, Matrixrom, 2000;
16. <http://www.dce.pub.ro>;
17. Norocel Codreanu, Ciprian Ionescu, Mihaela Pantazică, Alina Marcu, “Tehnici CAD de realizare a modulelor electronice - suport de curs și laborator”, Editura Cavallioti, PIM , Iași, Decembrie 2017;
18. <http://www.cetti.ro/v2/tehniciad.php>;
19. <http://www.cetti.ro/v2/labtie.php>;
20. <http://www.elect2eat.eu>;
21. Harper C. A., „Electronic packaging and interconnection handbook”, McGraw-Hill, 2000;
22. Coombs C. F., Jr., „Printed circuits handbook” – ediția a VI-a, McGraw Hill Professional, 1000 p., 2007, ISBN 978-0071510790;

23. Herniter M.E., Schematic Capture with Cadence Pspice, Prentice Hall, 2001;
24. Mitzner, K. , Complete PCB design using OrCAD Capture and PCB editor, Newnes, 2009;
25. www.ipc.org.