



이수찬 &lt;lsc2687@gmail.com&gt;

## Re: 논리설계 기말 프로젝트 관련해 질문드립니다.

2개의 메일

Junhyeok Choi &lt;jhchoi2015@mmlab.snu.ac.kr&gt;

2015년 6월 10일 오전 11:45

받는사람: 이수찬 &lt;lsc2687@snu.ac.kr&gt;

참조: ld-ta@mmlab.snu.ac.kr

1. FPGA의 VREF와 같은 버스에 연결하시면 됩니다
2. VCCO는 모두 같은 버스에 연결해 주세요
3. 실제 디바이스 로직에서 쓰이는 전압입니다.
4. 연결하셔야 합니다. Vcco Vref 모두 3.3V면 적당할 듯 하네요
5. 필요없을 듯 합니다
6. 적절한 전압이라면 가능합니다.
7. 그렇게 하시면 됩니다.

매뉴얼에서는 각 핀에 부여된 역할이나 적정 전압 정도만 정확히 확인하시고 사용하시면 될 것 같습니다.

논리설계 조교 드림

2015년 6월 9일 오후 10:25, "이수찬" &lt;lsc2687@snu.ac.kr&gt;님이 작성:

안녕하세요. 논리설계 강좌 17조 이수찬입니다.

스파르탄3를 보드에 연결하려고 하는데요, 몇 가지 모르는 부분이 있어서 질문드립니다.

스파르탄3에 연결해야되는 와이어의 종류가 다음과 같이 있는 것 같은데요,

- User IO
- JTAG
- Etc(VCCO, VREF, GND ...)

User IO는 Xilinx에서 핀을 설정하고 연결하면 되는 것 같은데 나머지 두 개를 잘 모르겠네요.

질문들이 좀 많습니다... ㅎㅎ

1. JTAG에서 TDI, TDO, TCK, TMS는 FPGA에도 하나씩 밖에 없어서 거기에 연결하면 될 것 같은데 VREF는 어디에 연결해야 하나요?
2. VCCO가 한 뱅크에 2개씩 있는데 둘을 같은 전압으로 연결해야 하나요?
3. 각 뱅크의 아웃풋 전압이 VCCO의 전압이 되는건가요?
4. VREF가 user IO 또는 reference voltage로 활용될 수 있다는데 reference voltage로 어떻게 활용하나요? 아예 연결 안해도 되는건가요?
5. 아웃풋에 대해 pull-down 저항이나 pull-up 저항을 넣어줘야 하나요?
6. 3번이 맞다면 적정 전압의 아웃풋을 LED나 7-segment display로 저항을 거치지 않고 직접 연결해도 될까

요?

7. Voltage divider를 이용해 적정 전압을 걸어주라고 하셨는데 부하가 뭐가 걸리는지에 따라서 전압이 달라지지 않나요? 그냥 단순히 5V 전원에서 2V를 얻고 싶으면 3kOhm, 2kOhm 저항을 사용해도 되나요?

이상입니다. 혹시라도 이외에 보고 참고할만한 자료가 있으면 추천해주시면 감사하겠습니다. 메뉴얼들이 다들 수백 페이지 분량이라 읽을 엄두가 안나네요ㅠㅠ

---

이수찬 <lsc2687@gmail.com>

2015년 6월 10일 오후 12:26

받는사람: 전창민 <wisechang1@naver.com>

[받은메일 숨김]