Logic Design Project Đồ án thiết kế luận lý

HỌC KỲ HK232 NGÀNH KỸ THUẬT MÁY TÍNH

Giới thiệu: RISC-V và VexRiscv

- RISC-V là Kiến trúc tập lệnh mã nguồn mở (ISA) có khả năng linh hoạt trong tùy chỉnh. RISC-V đặc biệt phù hợp để phát triển nhiều ứng dụng khác nhau, đặc biệt là những bộ vi điều khiển chuyên dụng bị hạn chế về tài nguyên và năng lượng.
- Trong đề tài này, sinh viên được yêu cầu tìm hiểu và hiện thực 1 core RISC-V cụ thể là VexRiscv* và tích hợp một ứng dụng Deep Learning.



Bảng Extension phổ biến của RISC-V

Extension	Description	
1	Integer	
M	Integer Multiplication and Division	
Α	Atomics	
F	Single-Precision Floating Point	
D	Double-Precision Floating Point	
G	General Purpose = IMAFD	
С	16-bit Compressed Instructions	
Non-	Non-Standard User-Level Extensions	
Xext	Non-standard extension "ext"	

^{*} VexRiscv: https://github.com/SpinalHDL/VexRiscv

Giới thiệu: Xilinx DPU

- Deep Learning Processor Unit (DPU) là là một Engine được thiết kế để triển khai Convolutional neural network (CNN) trên thiết bị của Xilinx.
- IP DPU có thể được tích hợp thành một khối trong programmable logic (PL)



*Ref: https://www.xilinx.com/products/intellectual-property/dpu.html

Giới thiệu: Ứng dụng Deep Learning (DL)

Một số ứng dụng DL có thể triển khai từ DPU IP bao gồm các ứng dụng xử lý ảnh, bao gồm:

- Image Classification
- Object Detection
- Semantic Segmentation
- Super Resolution

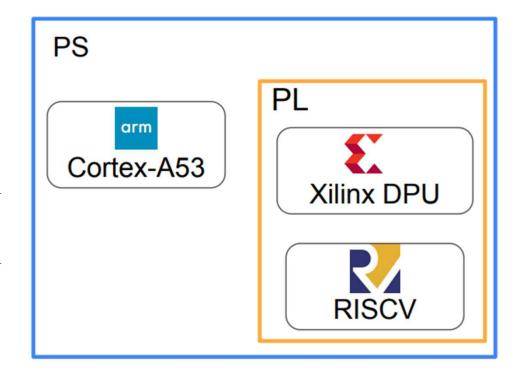
•

Kiến trúc tổng quát

Sinh viên được yêu cầu tích hợp một ứng dụng DL bất kì với core RISC-V VexRiscv trên khối Programmable logic (PL).

- Lõi ARM chịu trách nhiệm kiểm soát tổng thể
- DPU và RISCV được điều khiển bởi lõi ARM

Ngoài ra sinh viên có thể chọn core RISC-V bất kì phù hợp.



Các công cụ có thể sử dụng để hiện thực

- PYNQ: python wrapper dùng để setup ARM bằng python
- Pentalinux: Yocto dùng để setup OS hoạt động trên ARM
- Pytorch: Framework để train và inference mô hình Deep Learning
- Vitis/Vivado: Công cụ của Xilinx dùng để xây dựng phần cứng

Thiết bị: Nhóm 1

Ultra96-V2:

Arm-based, AMD Xilinx Zynq UltraScale+ TM MPSoC development board



Thiết bị: Nhóm 2

Kria KV260 Vision AI Starter Kit:

Arm-based, AMD Xilinx Zynq UltraScale+ TM MPSoC development board



Reference

- 1. https://github.com/lp6m/VexRiscv Ultra96
- 2. https://github.com/ninfueng/aiedge5
- 3. https://github.com/Vertical-Beach/ai-edge-contest-5
- 4. https://github.com/AEC2022-Team-T-T/ai-edge-contest-pointpillars