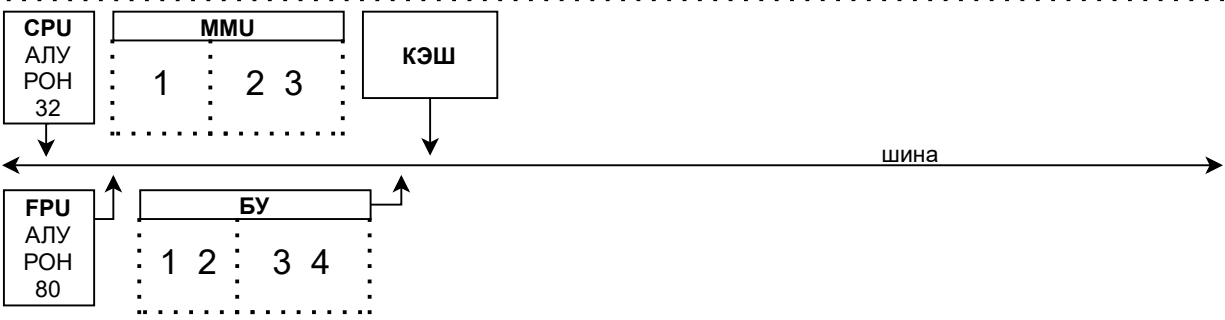


- Архитектура процессора
- 1) система команд
 - 2) типы и форматы данных
 - 3) режим адресации
 - 4) кол-во и распределение регистров
 - 5) способы взаимодействия с памятью
 - 6) взаимодействие в др. устройствах
 - 7) прерывание, прямой доступ к памяти
 - ...

- * На одном кристалле процессор и запоминающие устройства для команд и для данных
- * Фактически отсутствует внешн. память
- * Целочисл., невысокоразряд.
- * Прimitивный набор команд
- * Прimitивн. система адресации
- * Оператива в несколько Кб
- * минимал. тактовая частота
- * межнар система работы с периферией
- * набор программ через программатор
- * дешевые

- Характеристики
- 1) Архитектура
Арх. Фон Неймана (общ.память для команд и данных)
Гарвардская арх.
 - 2) Виды и форматы данных
Только целочисл. и (int+float)
 - 3) Емкость прямоадрес. памяти
 - 4) Частота внешн. синхронизации - обмен инфой при увелич.: растет энергопотребл. из-за физ.предела плат, не было многопоточности
 - 5) Производительность

- Требования к МП
- 1) Синхронизация (макс.частота+стабильность)
 - 2) Номинал потребление электроэнергии (<5V)
 - 3) Норм. мощность рассеяния
 - 4) Уровни сигнала 0-0V, 1-макс.потенциал
 - 5) Температурные параметры (-40; 80)
 - 6) Помехоустойчивость
 - 7) Нагруз.способность
 - 8) Коэфф. ветвления
 - 9) тех.процесс



- Intel Arch. - 32**
- CPU** - central processing unit
 - FPU** - floating-point unit
 - MMU** - memory management unit
 - 1 - блок сегментации
 - 2 - блок странич. адресации
 - 3 - блок ассоциатив. трансляции странич. адреса
 - БУ** - блок управления. Преобразует код команды в управляющие сигналы
 - 1 - устройство управления
 - 2 - блок управления защитой памяти