Organização de Computadores I DCC006

Aula 3 – Linguagem de Máquina (Instruções)

Prof. Omar Paranaiba Vilela Neto



Instruções:

- Linguagem de Máquina
- Mais <u>primitiva</u> que linguagens de alto nível i.e., controle de fluxo não sofisticado
- Muito restritiva
 ex. MIPS Instruções Aritméticas
- Nós trabalharemos com a arquitetura do conjunto de instruções do MIPS
 - similar a outras arquiteturas desenvolvidas após 1980's
 - Mais de 100 milhões de processadores MIPS fabricados em 2009
 - usado pela NEC, Nintendo, Silicon Graphics, Sony

- Todas instruções tem 3 operandos
- A ordem dos operandos é fixa (destino primeiro)

Exemplo:

```
Código C: A = B + C
```

Código MIPS: add \$s0, \$s1, \$s2

(associação com variáveis pelo compilador)

Principio de projeto: simplicidade favorece a regularidade.

```
• Código C: A = B + C + D;

E = F - A;
```

Código MIPS: add \$t0, \$s1, \$s2 add \$s0, \$t0, \$s3 sub \$s4, \$s5, \$s0

- Operandos devem ser registradores, só existem 32 registradores
 - Tamanho dos registradores: 32 bit. (MIPS-32)
- Principio de Projeto: Menor é mais rápido.
 - Razão para poucos registradores

- Operandos de instruções Aritméticas devem ser registradores,
 - só 32 registradores existem
- Compilador associa variáveis com registradores

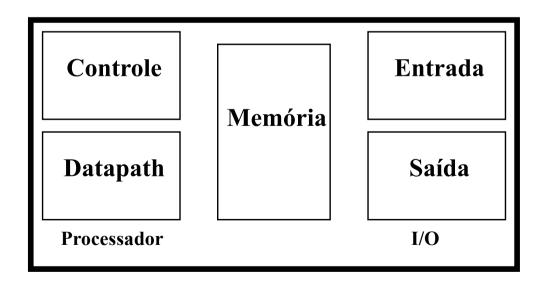
Registradores

Name	Register number	Usage				
\$zero	0	the constant value 0				
\$ v 0 - \$ v 1	2-3	values for results and expression evaluatio				
\$a0-\$a3	4-7	arguments				
\$t0-\$t7	8-15	temporaries				
\$s0-\$s7	16-23	saved				
\$t8-\$t9	24-25	more temporaries				
\$ g p	28	global pointer				
\$ s p	29	stack pointer				
\$fp	30	frame pointer				
\$ra	31	return address				

Como fazer quando um programa tem muitas variáveis?

Registradores X Memória

Por quê não usamos a Memória?



Organização da Memória

- Visto como uma matriz unidimensional, com um endereço.
- Um endereço de memória é um índice em uma matriz
- endereçamento de Byte aponta para um byte da memória.

0	8 bits de dados
1	8 bits de dados
2	8 bits de dados
3	8 bits de dados
4	8 bits de dados
5	8 bits de dados
6	8 bits de dados

...

Organização da Memória

- Bytes são pequenos, mas vários dados usam "words" (palavra)
- Para o MIPS, uma palavra tem 32 bits ou 4 bytes.

0	32 bits de dados
4	32 bits de dados
8	32 bits de dados
12	32 bits de dados

Registradores retém 32 bits de dados

• • •

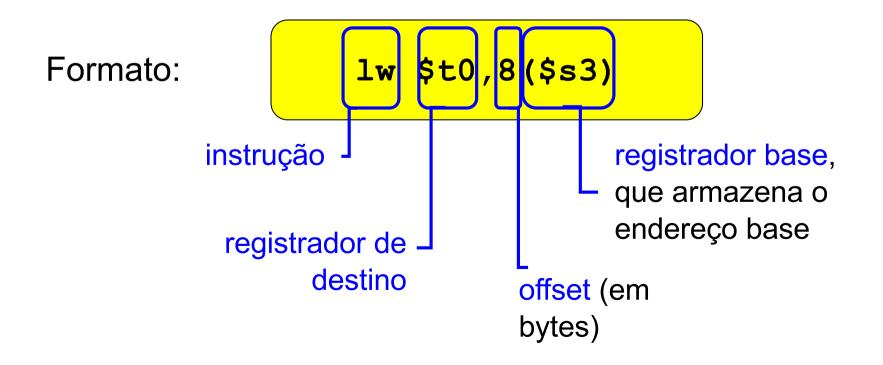
- 2³² bytes com endereço de byte de 0 to 2³²-1
- 2³⁰ palavras com endereço de byte 0, 4, 8, ... 2³²-4

Instruções – Acesso a Memória

- Instruções load e store
- Load Carrega conteúdo da memória para o registrador
 - lw \$t0, 32(\$s3)
- Store Copia conteúdo do registrador na memória
 - sw \$t0, 32(\$s3)

Instruções – Acesso a Memória

Copiar dados de → para	Instrução		
Memória → Registrador	load word (lw)		
Registrador → Memória	store word (sw)		



Instruções

- Instruções load e store
- Exemplo:

```
Código C: A[8] = h + A[8];
```

```
Código MIPS: lw $t0, 32($s3)
add $t0, $s2, $t0
sw $t0, 32($s3)
```

- Store tem destino por último
- Relembre operandos aritméticos são registradores, não memória!

Continuamos a Conhecer o MIPS:

MIPS

- carrega palavras mas endereça bytes
- aritmética somente em registradores

<u>Instrução</u>

add \$s1, \$s2, \$s3

Resultado

O Primeiro Exemplo

Análise o código gerado.

```
swap(int v[], int k);
{ int temp;
temp = v[k]
v[k] = v[k+1];
v[k+1] = temp;
}
```

```
muli $2, $5, 4
add $2, $4, $2
lw $15, 0($2)
lw $16, 4($2)
sw $16, 0($2)
```

swap:

sw \$15, 4(\$2) jr \$31

Principio de Projeto: Agilize os casos mais comuns. (Lembre a Lei de Amdahl)

- Instruções, como registradores e palavras, são de 32 bits
 - Exemplo: add \$t0, \$s1, \$s2
 - registradores tem números, \$t0=9, \$s1=17, \$s2=18
- Formato de Instrução:

ор	rs	rt	rd	shamt	funct
----	----	----	----	-------	-------

- op: opcode Operação básica da instrução
- rs: registrador do primeiro operando de origem
- rt: registrador do segundo operando de origem
- rd: registrador do operando de destino
- shamt: quantidade de deslocamento
- funct: função. Seleciona a variante de op.

Principio de Projeto: bom projeto exige bons compromissos

- Instruções devem ter o mesmo tamanho.
- Tipo R

	op	rs	rt	rd	shamt	funct
# de bits →	6	5	5	5	5	6

• Tipo I

	op	rs	rt	Const. ou ender.
# de bits →	6	5	5	16

• Instruções – Código de máquina

Instruction	Format	ор	rs	rt	rd	shamt	funct	address
add	R	0	reg	reg	reg	0	32 _{ten}	n.a.
sub (subtract)	R	0	reg	reg	reg	0	34 _{ten}	n.a.
add immediate	I	8 _{ten}	reg	reg	n.a.	n.a.	n.a.	constant
1w (load word)	ı	35 _{ten}	reg	reg	n.a.	n.a.	n.a.	address
sw (store word)	ı	43 _{ten}	reg	reg	n.a.	n.a.	n.a.	address

Exemplo

```
A[300] = h + A[300];
is compiled into

lw $t0,1200($t1) # Temporary reg $t0 gets A[300]

add $t0,$s2,$t0 # Temporary reg $t0 gets h + A[300]

sw $t0,1200($t1) # Stores h + A[300] back into A[300]
```

ор	rs	rt	rd	address/ shamt	funct	
35	9	8	1200			
0	18	8	8	0	32	
43	9	8	1200			

100011	01001	01000	0000 0100 1011 0000			
₹000000	10010	01000	01000 00000 100		100000	
101011	01001	01000	0000 0100 1011 0000			

swap(int v[], int k)

temp = v[k];

v[k] = v[k+1];

{int temp;

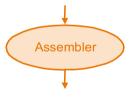
High-level language program (in C)

v[k+1] = temp;
}
C compiler

Agora vocês entendem!

Assembly language program (for MIPS)

swap: muli \$2, \$5,4 add \$2, \$4,\$2 lw \$15, 0(\$2) lw \$16, 4(\$2) sw \$16, 0(\$2) sw \$15, 4(\$2) ir \$31



Binary machine language program (for MIPS)

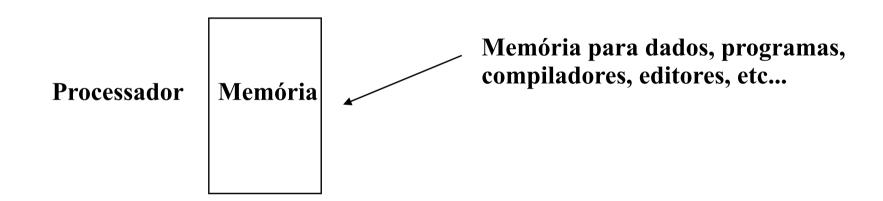
Lógica

Operações Lógicas

	and	and	\$s1,\$s2,\$s3	\$s1 = \$s2 & \$s3	Three reg. operands; bit-by-bit AND
	or	or	\$s1,\$s2,\$s3	\$s1 = \$s2 \$s3	Three reg. operands; bit-by-bit OR
	nor	nor	\$s1,\$s2,\$s3	\$s1 = ~ (\$s2 \$s3)	Three reg. operands; bit-by-bit NOR
Logical	and immediate	andi	\$s1,\$s2,100	\$s1 = \$s2 & 100	Bit-by-bit AND reg with constant
	or immediate	ori	\$s1,\$s2,100	\$s1 = \$s2 100	Bit-by-bit OR reg with constant
	shift left logical	sll	\$s1,\$s2,10	\$s1 = \$s2 << 10	Shift left by constant
	shift right logical	srl	\$\$s1,\$s2,10	\$s1 = \$s2 >> 10	Shift right by constant
	shift right logical	srl	\$\$s1,\$s2,10	\$s1 = \$s2 >> 10	Shift right by constant

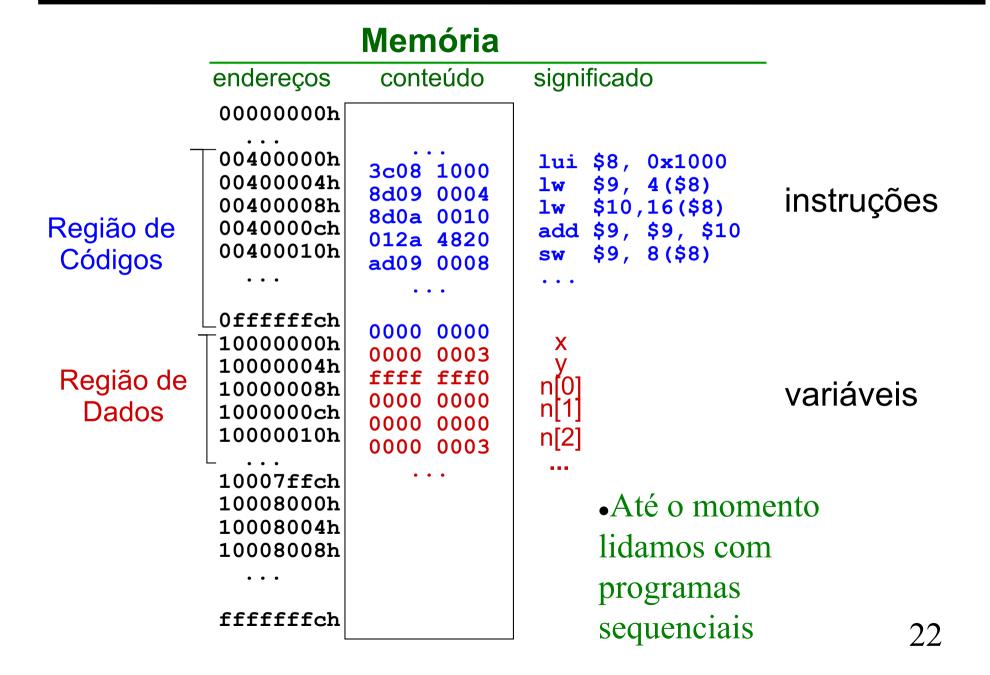
Programa armazenado - Conceito

- Instruções são bits
- Programas são armazenados em memória
 - lido ou escritos da mesma forma que dados



- Fetch (Busca) & Execute Cycle (Ciclo de Execução)
 - ▶1. Instruções são buscadas e colocadas em um registrador especial
 - 2. Registrador de controle indica as ações subsequentes
 - 3. Executa a instrução e endereço da próxima instrução calculado

Programas Sequenciais



- Instruções para tomada de decisão
 - Alteram o fluxo de controle do programa
 - Alteram a "próxima" instrução a ser executada

- •Instruções de controle:
 - Salto condicional
 - Salto incondicional

- •Instruções MIPS para salto condicional:
 - Branch on equal (beq)
 - Branch on not equal (bne)
 - Set on less than (slt)
 - Set on less than immediate (slti)
- Instruções MIPS para salto incondicional:
 - jump (j)

Branch on not equal (bne)

O Desvia o programa para < label 1> se \$t0 != \$t1

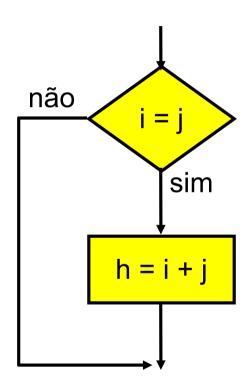
```
bne $t0, $t1, label1 #if ($t0 != $t1) goto label1
```

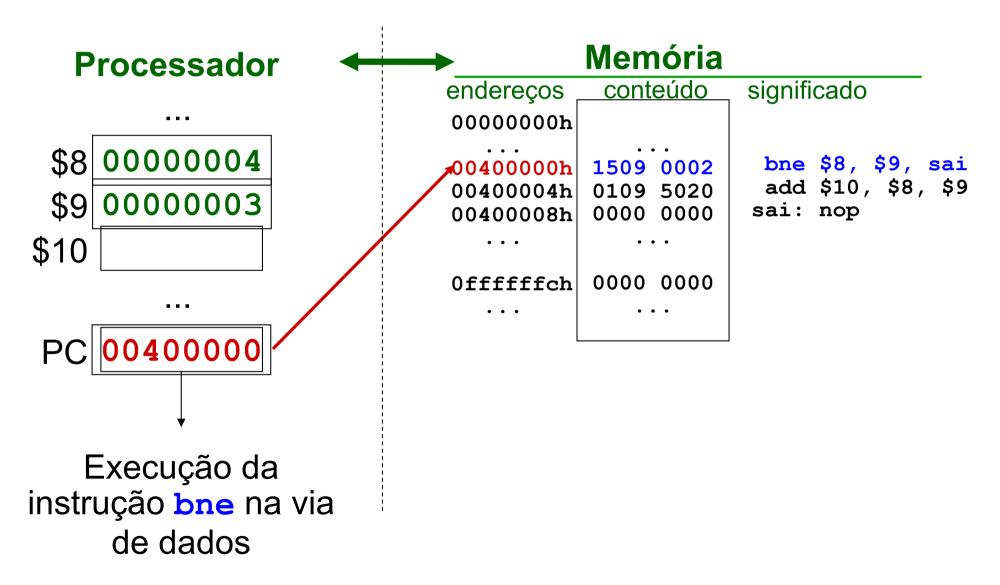
Branch on equal (beq)

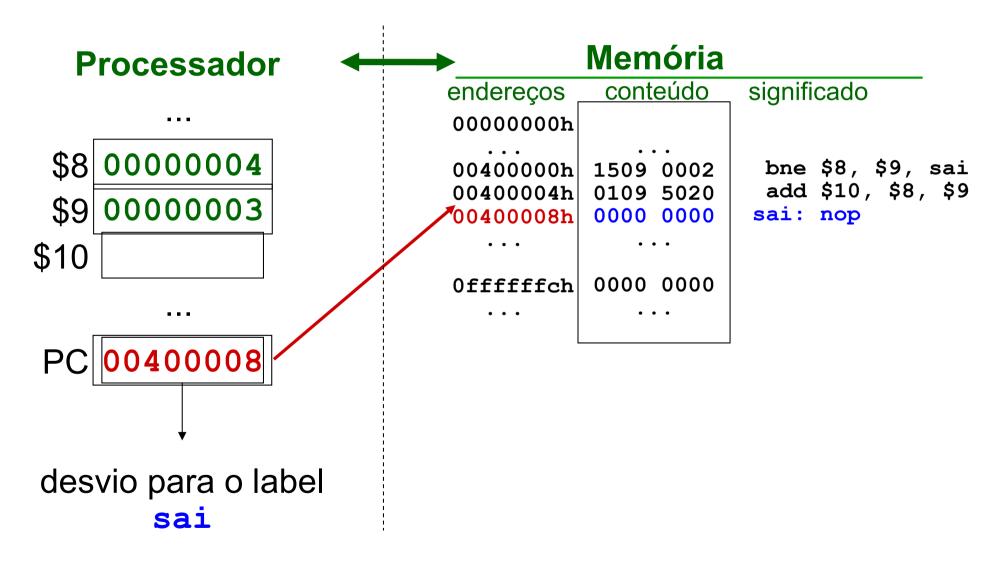
O Desvia o programa para < label2 > se \$t0 == \$t1

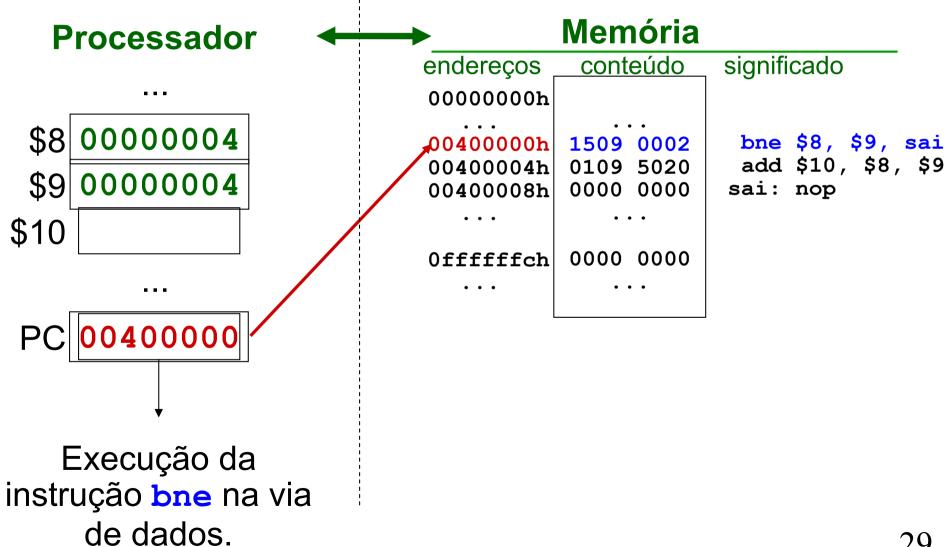
```
beq $t0, $t1, label2 #if ($t0 == $t1) goto label2
```

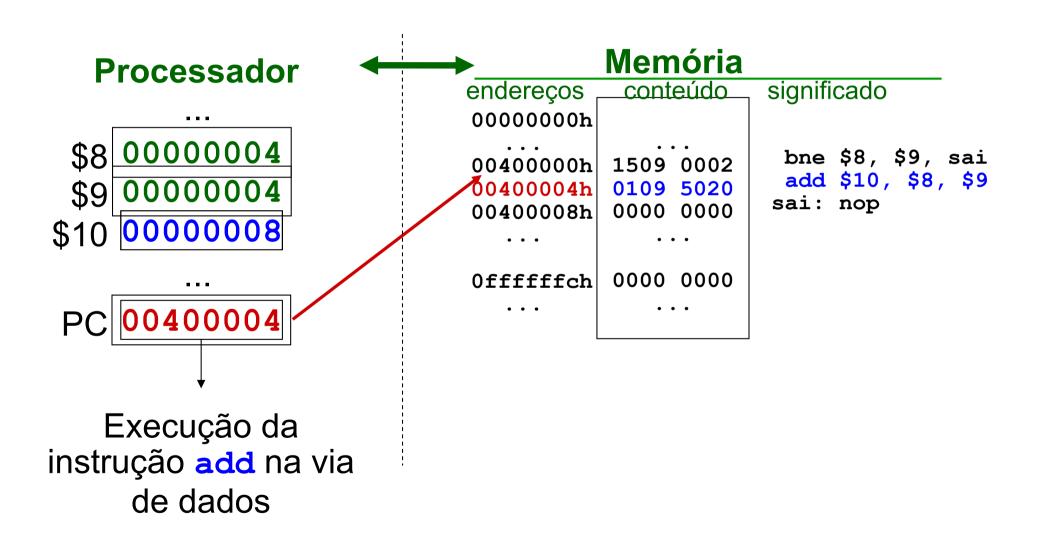
```
bne $8, $9, sai
add $10, $8, $9
sai: nop
```

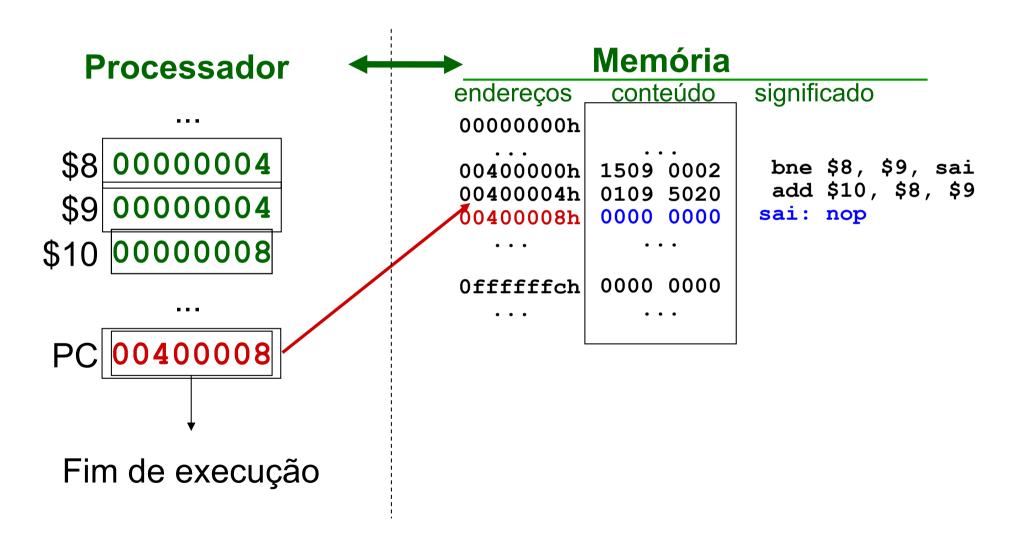












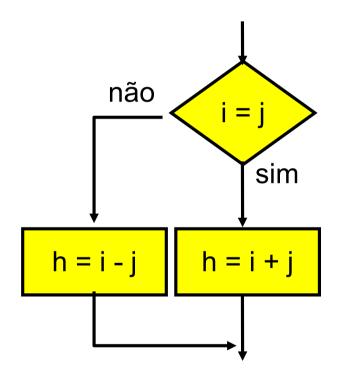
•Jump (j)

 Desvio incondicional para um endereço de memória apontado por um label

```
j label
```

- Instruções do tipo branch indicam desvio da sequência do programa mediante análise de uma condição
- Instruções do tipo jump indicam desvio incondicional da sequência do programa

```
bne $8, $9, else
  add $10, $8, $9
  j sai
else: sub $10, $8, $9
sai: nop
```



Então:

Instrução

Resultado

```
add $$1,$$2,$$3 $$1 = $$2 + $$3

sub $$1,$$2,$$3 $$1 = $$2 - $$3

lw $$1,100($$2) $$1 = Memória[$$2+100]

sw $$1,100($$2) Memória[$$2+100] = $$1

bne $$4,$$5,L próxima instr. é Label se $$4 ≠ $$5

beq $$4,$$5,L próxima instr. é Label se $$4 = $$5

j Label próxima instr. é Label
```

Formatos:

R	op	rs	rt	rd	shamt	funct	
I	op	rs	rt	16 bit endereço			
J	op	26 bit endereço					

Controle de Fluxo

- Nós Temos: beq, bne, como produzir Branch-if-less-than?
- Nova Instrução:

```
if $s1 < $s2 then
   $t0 = 1
else
   $t0 = 0

slt $t0, $s1, $s2</pre>
```

- Pode usar esta instrução para integrar "blt \$s1, \$s2, Label"
 - Podemos fazer uma instrução geral de controle
- Note que o montador precisa de registradores para isso,
 - existe uma política convencionada para uso de registradores

Controle de Fluxo

- Set on less than (slt)
 - Compara dois registradores

```
slt $s1, $s2, $s3 #if ($s2 < $s3) $s1 = 1
#else $s1 = 0
```

- Set on less than immediate (slti)
 - Compara um registrador e uma constante

Constantes

Pequenas constantes são usadas frequentemente (50% dos operandos)

$$A = A + 5;$$

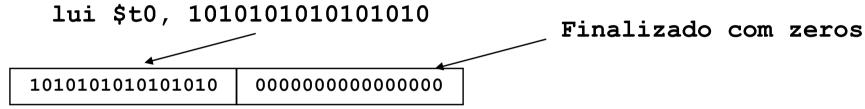
 $B = B + 1;$
 $C = C - 18;$

- Soluções?
 - Colocar constantes típicas em memória e carrega-las.
 - criar hard-wired registros (como \$zero) para constantes como um
- MIPS Instruções:

Como nós fazemos este trabalho?

Qual o tamanho das constantes?

- Nós gostaríamos de ser capazes de carregar uma constante de 32 bit em um registrador
- Deve ser usado duas novas instruções "load upper immediate"



Então buscamos os bits de mais baixa ordem da direita.

ori \$t0, \$t0, 10101010101010

	1010101010101010	000000000000000
•	0000000000000000	1010101010101010
ori		
	1010101010101010	1010101010101010

Instruções de Ponto Flutuante no MIPS

MIPS floating-point operands				
Name	Example	Comments		
32 floating- point registers	\$f0, \$f1, \$f2,, \$f31	MIPS floating-point registers are used in pairs for double precision numbers.		
2 ³⁰ memory words	Memory[0], Memory[4], , Memory[4294967292]	Accessed only by data transfer instructions. MIPS uses byte addresses, so sequential word addresses differ by 4. Memory holds data structures, such as arrays, and spilled registers, such as those saved on procedure calls.		

MIPS floating-point assembly language

Category	Instruction	Example	Meaning	Comments
	FP add single	add.s \$f2,\$f4,\$f6	\$f2 = \$f4 + \$f6	FP add (single precision)
	FP subtract single	sub.s \$f2,\$f4,\$f6	\$f2 = \$f4 - \$f6	FP sub (single precision)
	FP multiply single	mul.s \$f2,\$f4,\$f6	$$f2 = $f4 \times $f6$	FP multiply (single precision)
Arithmetic	FP divide single	div.s \$f2,\$f4,\$f6	\$f2 = \$f4 / \$f6	FP divide (single precision)
Anthrieuc	FP add double	add.d \$f2,\$f4,\$f6	\$62 = \$64 + \$66	FP add (double precision)
	FP subtract double	sub.d \$f2,\$f4,\$f6	\$f2 = \$f4 - \$f6	FP sub (double precision)
	FP multiply double	mul.d \$f2,\$f4,\$f6	\$f2 = \$f4 × \$f6	FP multiply (double precision)
	FP divide double	div.d \$f2,\$f4,\$f6	\$f2 = \$f4 / \$f6	FP divide (double precision)
Data	load word copr. 1	lwc1 \$f1,100(\$s2)	\$f1 = Memory[\$s2 + 100]	32-bit data to FP register
transfer	store word copr. 1	swc1 \$f1,100(\$s2)	Memory[\$s2 + 100] = \$f1	32-bit data to memory
	branch on FP true	bclt 25	if (cond == 1) go to PC + 4 + 100	PC-relative branch if FP cond.
Condi-	branch on FP false	bc1f 25	if (cond == 0) go to PC + 4 + 100	PC-relative branch if not cond.
tional branch	FP compare single (eq,ne,lt,le,gt,ge)	c.lt.s \$f2,\$f4	if (\$f2 < \$f4) cond = 1; else cond = 0	FP compare less than single precision
	FP compare double (eq,ne,lt,le,gt,ge)	c.lt.d \$f2,\$f4	if (\$f2 < \$f4) cond = 1; else cond = 0	FP compare less than double precision

Exemplo

```
Float f2c (float fahr)
{
    return((5.0/9.0) * (fahr - 32.0))
}
```


Linguagem Assembly X Linguagem de Máquina

- Assembly provê representação simbólica conveniente
 - mais fácil que escrever números
- Linguagem de Máquina é a mais real
- Assembly pode prover 'pseudoinstruções'
 - e.g., "move \$t0, \$t1" existe somente em Assembly
 - Pode ser implementado usando "add \$t0,\$t1,\$zero"
- Quando consideramos desempenho você poderia contar como instrução real

Outras miscelâneas

- Coisas que não foram cobertas ainda suporte para procedimentos linkers, loaders, layout de memória stacks, frames, recursividade manipulação de strings e pointers interrupções e exceções chamadas do sistema e convenções
- Vários destes itens abordaremos mais tarde
- Nós focaremos na arquitetura
 - linguagem assembly do MIPS e código de máquina
 - como integramos um processador para executar estas instruções.

Overview do MIPS

- Instruções simples todas com 32 bits
- estruturada,
- somente três formatos de instrução

R	op	rs	rt	rd	shamt	funct
I	op	rs	rt	16 bit address		ess
J	op		26 b	it addre	ess	

- facilitar o compilador para bom desempenho
 - Quais são os objetivos dos compiladores?
- Ajudar o compilador onde nós podemos

Resumindo:

MIPS operands

Name	Example	Comments	
\$s0-\$s7, \$t0-\$t9, \$zero,		Fast locations for data. In MIPS, data must be in registers to perform	
32 registers	\$a0-\$a3, \$v0-\$v1, \$gp,	arithmetic. MIPS register \$zero always equals 0. Register \$at is	
\$fp, \$sp, \$ra, \$at reserved for the assembler to ha		reserved for the assembler to handle large constants.	
	Memory[0],	Accessed only by data transfer instructions. MIPS uses byte addresses, so	
2 ³⁰ memory	Memory[4],,	sequential words differ by 4. Memory holds data structures, such as arrays,	
words	Memory[4294967292] and spilled registers, such as those saved on procedure calls.		

MIPS assembly language

Category	Instruction	Example	Meaning	Comments
	add	add \$s1, \$s2, \$s3	\$s1 = \$s2 + \$s3	Three operands; data in registers
Arithmetic	subtract	sub \$s1, \$s2, \$s3	\$s1 = \$s2 - \$s3	Three operands; data in registers
	add immediate	addi \$s1, \$s2, 100	\$s1 = \$s2 + 100	Used to add constants
	load word	lw \$s1, 100(\$s2)	\$s1 = Memory[\$s2 + 100]	Word from memory to register
	store word	sw \$s1, 100(\$s2)	Memory[\$s2 + 100] = \$s1	Word from register to memory
Data transfer	load byte	lb \$s1, 100(\$s2)	\$s1 = Memory[\$s2 + 100]	Byte from memory to register
	store byte	sb \$s1, 100(\$s2)	Memory[\$s2 + 100] = \$s1	Byte from register to memory
	load upper immediate	lui \$s1, 100	\$s1 = 100 * 2 ¹⁶	Loads constant in upper 16 bits
	branch on equal	beq \$s1, \$s2, 25	if (\$s1 == \$s2) go to PC + 4 + 100	Equal test; PC-relative branch
Conditional	branch on not equal	bne \$s1, \$s2, 25	if (\$s1 != \$s2) go to PC + 4 + 100	Not equal test; PC-relative
branch	set on less than	slt \$s1, \$s2, \$s3	if (\$s2 < \$s3) \$s1 = 1; else \$s1 = 0	Compare less than; for beq, bne
	set less than immediate	slti \$s1, \$s2, 100	if (\$s2 < 100) \$s1 = 1; else \$s1 = 0	Compare less than constant
	jump	j 2500	go to 10000	Jump to target address
Uncondi-	jump register	jr \$ra	go to \$ra	For switch, procedure return
tional jump	jump and link	jal 2500	\$ra = PC + 4; go to 10000	For procedure call