

Aufgabe: Cache - Speicher

Gegeben seien ein Direct-Mapped-Cache (DM) und ein 4-Way-Set-Associative Cache (A4). Die beiden Cache-Speicher haben jeweils eine Speicherkapazität von **128 Byte** und werden in Blöcken von je **16 Byte** geladen. Die Hauptspeicheradresse umfasst 32 Bit. Falls notwendig, wird die LRU („Least Recently Used“) - Ersetzungsstrategie verwendet.

- a) Welche Bits der 32-Bit Adresse bilden Byte-Offset, Tag und Index? Skizzieren Sie hierzu die Unterteilung der Hauptspeicheradresse für die beiden Cache-Speicher.
- b) Betrachten Sie die Folge der Lesezugriffe auf die folgenden in hexadezimaler Schreibweise angegebenen Hauptspeicheradressen:

\$2D, \$38, \$9E, \$D4, \$19, \$29, \$3E, \$9D, \$CA

Nehmen Sie an, die Cache-Speicher seien zu Beginn leer. Kennzeichnen Sie in der folgenden Tabelle für jeden Cache-Speicher, ob es sich beim Lesezugriff auf die jeweiligen Adressen um einen Cache-Miss (Kennzeichnung „–“) oder um einen Cache-Hit (Kennzeichnung „x“) handelt.

Resultat:

Adresse	\$2D	\$38	\$9E	\$D4	\$19	\$29	\$3E	\$9D	\$CA
DM									
A4									

Cache-Miss (Kennzeichnung „–“)

Cache-Hit (Kennzeichnung „x“)